

Ευφυείς Τεχνικές Διαμόρφωσης Τάσης Δικτύου,
με βάση κανόνες Κυψελωτών Αυτομάτων και
υλοποίηση σε διάταξη FPGA.

Γρηγόριος Ζιγκιρκάς
Διεθνές Πανεπιστήμιο της Ελλάδος

Σέρρες, 19 Μαΐου 2020

Εργασία που υποβλήθηκε στο
Πρόγραμμα Μεταπτυχιακών Σπουδών στη Ρομποτική,
του Διεθνούς Πανεπιστημίου της Ελλάδος,
για τη μερική εκπλήρωση υποχρεώσεων για το Δίπλωμα Ειδίκευσης στη
Ρομποτική

Επιβλέπων Καθηγητής: Ιωάννης Καλόμοιρος

Περίληψη:

Η παρούσα διπλωματική εργασία αφορά την ανάπτυξη ευφυών τεχνικών διαμόρφωσης για τον έλεγχο της εναλλασσόμενης τάσης ηλεκτρικών φορτίων που συνδέονται στο ηλεκτρικό δίκτυο ενέργειας. Οι ευφυείς τεχνικές διαμόρφωσης που παρουσιάζονται, έχουν ως σκοπό να αναπτύξουν νέα πρότυπα διαμόρφωσης συμβατικών σημάτων, περιορίζοντας παράλληλα το υπολογιστικό κόστος που απαιτείται. Στο προτεινόμενο σύστημα η αναπαραγωγή των σημάτων διαμόρφωσης βασίζεται στους κανόνες και την εξέλιξη των μονοδιάστατων δυαδικών Κυψελωτών Αυτομάτων. Η επιλογή των μονοδιάστατων Κυψελωτών Αυτομάτων προήλθε από την επιθυμία να αναπτυχθεί μία ευφυής διάταξη που να προσφέρει πολλαπλές δυνατότητες δημιουργίας και σύνθεσης σημάτων ελέγχου ημιαγωγικών διακοπών, που μπορούν να χρησιμοποιηθούν στην διαμόρφωση εναλλασσόμενης τάσης. Κατόπιν εργαστηριακών και πειραματικών παρατηρήσεων αποδείχθηκε ότι αυτό είναι εφικτό ανοίγοντας έναν εναλλακτικό δρόμο για την γέννηση ευφυών τεχνικών δημιουργίας σημάτων. Λόγω της μορφή που έχουν τα Κυψελωτά Αυτόματα, η καταλληλότερη διάταξη για την ανάπτυξη τους, είναι τα FPGAs. Η υλοποίηση των σημάτων πραγματοποιείται από την αναπτυξιακή πλατφόρμα D10-Lite της εταιρίας Terasic που φέρει ένα FPGA της οικογένειας MAX10 της Altera. Ο έλεγχος των ηλεκτρικών χαρακτηριστικών των φορτίων γίνεται με ηλεκτρονικά ισχύος. Στη συγκεκριμένη εργασία επιλέχθηκε η διάταξη ενός καταμητή εναλλασσομένου ρεύματος AC Chopper.

Περιεχόμενα

ΚΕΦΑΛΑΙΟ 1: ΕΙΣΑΓΩΓΗ.....	7
1.1 Η Κατάσταση της Τέχνης και η συνεισφορά της παρούσας εργασίας.....	8
ΚΕΦΑΛΑΙΟ 2: Έλεγχος εναλλασσόμενης τάσης με ηλεκτρονικά ισχύος.....	11
2.1 Εισαγωγή.....	11
2.2 Τεχνική ελέγχου φάσης (phase control).....	11
2.3 Τεχνική ελέγχου αγωγής και αποκοπής (ON-OFF control).....	12
2.4 Τεχνική κατάτμησης (AC chopping).....	14
2.5 Ρύθμιση της τάσης σε επαγωγικά φορτία.....	16
2.6 Το κύκλωμα ισχύος του προτεινόμενου ελεγκτή.....	17
ΚΕΦΑΛΑΙΟ 3: Κυψελωτά Αυτόματα.....	19
3.1 Ορισμός και δομή Κυψελωτών Αυτομάτων.....	19
3.2 Μονοδιάστατα δυαδικά Κυψελωτά Αυτόματα.....	21
3.3 Πολυδιάστατα Κυψελωτά Αυτόματα.....	26
3.4 Οριακά κύτταρα στο πλέγμα CA.....	27
3.5 Ολοκληρωτικά Κυψελωτά Αυτόματα.....	28
3.6 Εφαρμογές Κυψελωτών Αυτομάτων.....	29
ΚΕΦΑΛΑΙΟ 4: Σχεδίαση του ελεγκτή Κυψελωτής Αυτοματοποίησης.....	31
4.1 Ανάπτυξη σημάτων από Κυψελωτά Αυτόματα.....	31
4.2 Λογική Μονάδα Κυτταρικής Αυτοματοποίησης.....	35
4.3 Διαμόρφωση εναλλασσόμενης τάσης με σήματα CA.....	37
4.4 Το λειτουργικό διάγραμμα βαθμίδων του ελεγκτή.....	41
ΚΕΦΑΛΑΙΟ 5: Η υπόσταση του ελεγκτή Κυτταρικής Αυτοματοποίησης στο FPGA.....	43
5.1 Η αναπτυξιακή πλατφόρμα DE10-Lite.....	43
5.2 Οι λειτουργικές βαθμίδες του συστήματος σε γλώσσα VHDL.....	45
ΚΕΦΑΛΑΙΟ 6: Εξακρίβωση λειτουργίας και απόκριση του ελεγκτή τάσης....	52
6.1 Η απόκριση των σημάτων στην διάταξη FPGA.....	52
6.2 Η απόκριση του κυκλώματος ισχύος με τεχνικές κατάτμησης.....	58
6.2.1 Έλεγχος AC τάσης με συμβατικό PWM σήμα διαμόρφωσης.....	58
6.2.2 Έλεγχος AC τάσης με centroid PWM σήμα διαμόρφωσης.....	60
6.2.3 Έλεγχος AC τάσης με asymmetrical PWM σήμα διαμόρφωσης.....	62
6.2.4 Έλεγχος AC τάσης με symmetrical PWM σήμα διαμόρφωσης.....	64
6.2.5 Έλεγχος AC τάσης με random PWM σήμα διαμόρφωσης.....	66
6.3 Η απόκριση του κυκλώματος ισχύος με τεχνικές ON – OFF Control.....	68
6.4 Η απόκριση του κυκλώματος ισχύος με τεχνικές ελέγχου φάσης.....	71
6.4.1 Έλεγχος AC τάσης με Phase control σήμα διαμόρφωσης.....	72
6.4.2 Έλεγχος AC τάσης με Invert Phase control σήμα διαμόρφωσης.....	74
6.5 Η απόκριση του κυκλώματος ισχύος σε μεμονωμένους κανόνες.....	76
6.5.1 Έλεγχος AC τάσης εφαρμόζοντας τον κανόνα 127.....	76
6.5.2 Έλεγχος AC τάσης εφαρμόζοντας τον κανόνα 250.....	77
6.5.3 Έλεγχος AC τάσης εφαρμόζοντας τον κανόνα 190.....	78
6.5.4 Έλεγχος AC τάσης εφαρμόζοντας τον κανόνα 214.....	80
6.6 Οι κανόνες ολίσθησης 174 και 244.....	81
6.7 Έλεγχος φάσης ρεύματος και διόρθωση Συντελεστή Ισχύος.....	83

<i>ΚΕΦΑΛΑΙΟ 7: Συμπεράσματα.....</i>	92
<i>Βιβλιογραφία.....</i>	94
<i>ΠΑΡΑΡΤΗΜΑ Ι.....</i>	95
<i>ΠΑΡΑΡΤΗΜΑ ΙΙ.....</i>	99
<i>ΠΑΡΑΡΤΗΜΑ ΙΙΙ.....</i>	105

Περιεχόμενα Εικόνων

Εικόνα 2.1	Βασικό κύκλωμα μονοφασικού ελεγκτή πλήρους κύματος.....	12
Εικόνα 2.2	Διάταξη μονοφασικού ελεγκτή on-off control.....	13
Εικόνα 2.3	Απόκριση τεχνικής on – off control.....	13
Εικόνα 2.4	Ρύθμιση τάσης με παλμούς μεταβλητού εύρους (PWM).....	15
Εικόνα 2.5	Διάταξη μονοφασικού ελεγκτή κατάτμησης.....	15
Εικόνα 2.6	Απόκριση ελεγκτών σε επαγωγικό φορτίο.....	16
Εικόνα 2.7	Βασικό κύκλωμα AC Chopper με freewheeling path.....	17
Εικόνα 2.8	Κύκλωμα ισχύος AC Chopper αποτελούμενο από δύο bidirectional ημιαγωγικούς διακόπτες (FETs).....	18
Εικόνα 3.1	Πλέγμα ανάπτυξης Κυψελωτού Αυτόματου.....	20
Εικόνα 3.2	Εξέλιξη μονοδιάστατου Κυψελωτού Αυτόματου.....	21
Εικόνα 3.3	Γραφική αναπαράσταση του κανόνα 254.....	22
Εικόνα 3.4	Πρότυπο και γραφική αναπαράσταση του κανόνα 250.....	23
Εικόνα 3.5	Πρότυπο και γραφική αναπαράσταση του κανόνα 90.....	24
Εικόνα 3.6	Το πρότυπο του κανόνα 90 μετά από αρκετά βήματα εξέλιξης όπου απεικονίζονται μικρά αντίγραφα του συνολικού προτύπου.....	24
Εικόνα 3.7	Πρότυπο και γραφική αναπαράσταση του κανόνα 30.....	25
Εικόνα 3.8	Ο θαλάσσιος οργανισμός Conus textile εμφανίζει στο κέλυφος του ένα πρότυπο CA.....	26
Εικόνα 3.9	Σχηματισμοί κελιών CA.....	27
Εικόνα 3.10	Παράδειγμα τοροειδούς διαρρυθμικής δισδιάστατου Κυψελωτού Αυτόματου.....	27
Εικόνα 3.11	Γραφική αναπαράσταση του ολοκληρωτικού κανόνα 777.....	28
Εικόνα 3.12	Πρότυπο και γραφική απεικόνιση ολοκληρωτικού CA.....	29
Εικόνα 3.13	Εικαστική δημιουργία εμπνευσμένη από τα Κυψελωτά Αυτόματα.....	30
Εικόνα 4.1	Εξέλιξη μονοδιάστατου Κυψελωτού Αυτόματου με βάση τον κανόνα 220.....	32
Εικόνα 4.2	Διαδικασία διεύρυνσης του εύρους τετραγωνικού παλμού με τον κανόνα 220.....	32
Εικόνα 4.3	Δημιουργία σήματος μέσω σειριακής μετάδοσης της πληροφορίας του Κυψελωτού Αυτόματου.....	33
Εικόνα 4.4	Πρότυπο και γραφική αναπαράσταση του κανόνα 174.....	34
Εικόνα 4.5	Διαδικασία περιορισμού του εύρους τετραγωνικού παλμού με τον κανόνα 174.....	34
Εικόνα 4.6	Block διάγραμμα της Λογικής Μονάδας Κυτταρικής Αυτοματοποίησης.....	36
Εικόνα 4.7	Μορφή Zero - Cross παλμού.....	38
Εικόνα 4.8	Παλμοί ελέγχου που περιέχουν νεκρούς χρόνους.....	40
Εικόνα 4.9	Χρόνοι αποκατάστασης αγωγής – αποκοπής διακόπτη σε αρνητική τάση εισόδου.....	40
Εικόνα 4.10	Block διάγραμμα του προτεινόμενου μονοφασικού ελεγκτή τάσης.....	41
Εικόνα 5.1	Η αναπτυξιακή πλατφόρμα DE10-Lite.....	44
Εικόνα 5.2	Γραφική απεικόνιση της λειτουργίας διαχωρισμού της δυαδικής πληροφορίας τρέχουσας γενιάς σε ομάδες των 3 bits.....	46
Εικόνα 6.1	Απόκριση του πολυπλέκτη σειριακής μετάδοσης.....	52
Εικόνα 6.2	Συμπληρωματική λειτουργία σημάτων διαμόρφωσης του AC Chopper.....	53
Εικόνα 6.3	Μέτρηση της τάσης του παλμού διαμόρφωσης.....	54
Εικόνα 6.4	Δημιουργία PWM παλμού από τις συνεχόμενες προσπελάσεις των καναλιών του πολυπλέκτη.....	55
Εικόνα 6.5	Μέτρηση του Duty Cycle κατά την εφαρμογή του κανόνα 220.....	55
Εικόνα 6.6	Μέτρηση του Duty Cycle κατά την εφαρμογή του κανόνα 174.....	56
Εικόνα 6.7	Μεταβολή του Duty Cycle στα σήματα διαμόρφωσης των ηλεκτρονικών διακοπών.....	56
Εικόνα 6.8	Συγχρονισμός του σήματος διαμόρφωσης με τον παλμό Zero-Cross.....	57
Εικόνα 6.9	Διαμόρφωση εναλλασσόμενης τάσης με παλμούς PWM.....	59
Εικόνα 6.10	Μεταβολή του Duty Cycle της AC τάσης στο φορτίο.....	59
Εικόνα 6.11	Πρότυπο του κανόνα 222.....	60
Εικόνα 6.12	Διαμόρφωση εναλλασσόμενης τάσης με σήμα centroid PWM εφαρμόζοντας τον κανόνα 222.....	61

Εικόνα 6.13	Τάση και ένταση σε ωμικό και επαγωγικό φορτίο εφαρμόζοντας τον κανόνα 222.....	61
Εικόνα 6.14	Πρότυπο του κανόνα 62.....	62
Εικόνα 6.15	Διαμόρφωση εναλλασσόμενης τάσης με σήμα asymmetrical PWM εφαρμόζοντας τον κανόνα 62.....	63
Εικόνα 6.16	Τάση και ένταση σε ωμικό και επαγωγικό φορτίο εφαρμόζοντας τον κανόνα 62.....	64
Εικόνα 6.17	Διαμόρφωση εναλλασσόμενης τάσης με σήμα symmetrical PWM εφαρμόζοντας τον κανόνα 150.....	64
Εικόνα 6.18	Πρότυπα κανόνων για την δημιουργία symmetrical PWM σημάτων.....	65
Εικόνα 6.19	Διαμόρφωση εναλλασσόμενης τάσης με σήμα symmetrical PWM εφαρμόζοντας τον κανόνα 126.....	65
Εικόνα 6.20	Διαμόρφωση εναλλασσόμενης τάσης με σήμα symmetrical PWM εφαρμόζοντας τους κανόνες 165 και 167.....	66
Εικόνα 6.21	Πρότυπα κανόνων για την δημιουργία random PWM σημάτων.....	67
Εικόνα 6.22	Διαμόρφωση εναλλασσόμενης τάσης με σήμα random PWM εφαρμόζοντας τον κανόνα 30.....	67
Εικόνα 6.23	Πρότυπα κανόνων για την δημιουργία σημάτων ON – OFF Control.....	68
Εικόνα 6.24	Διαμόρφωση εναλλασσόμενης τάσης με σήματα ON – OFF Control.....	69
Εικόνα 6.25	Μετατροπή εναλλασσόμενης τάσης και συχνότητας με σήματα ON – OFF Control...	70
Εικόνα 6.26	Βασικό κύκλωμα Matrix Converter που τροφοδοτείται από 2~ ηλεκτρική πηγή.....	71
Εικόνα 6.27	Πρότυπο του κανόνα 206.....	72
Εικόνα 6.28	Διαμόρφωση εναλλασσόμενης τάσης με σήματα ελέγχου φάσης.....	73
Εικόνα 6.29	Πρότυπο του κανόνα 220.....	74
Εικόνα 6.30	Διαμόρφωση εναλλασσόμενης τάσης με σήματα ανάστροφου ελέγχου φάσης.....	75
Εικόνα 6.31	Πρότυπο του κανόνα 127.....	76
Εικόνα 6.32	Έλεγχος εναλλασσόμενης τάσης με τον κανόνα 127.....	77
Εικόνα 6.33	Πρότυπο του κανόνα 250.....	77
Εικόνα 6.34	Έλεγχος εναλλασσόμενης τάσης με τον κανόνα 250.....	78
Εικόνα 6.35	Πρότυπο του κανόνα 190.....	79
Εικόνα 6.36	Έλεγχος εναλλασσόμενης τάσης με τον κανόνα 190.....	79
Εικόνα 6.37	Πρότυπο του κανόνα 214.....	80
Εικόνα 6.38	Έλεγχος εναλλασσόμενης τάσης με τον κανόνα 214.....	80
Εικόνα 6.39	Τα πρότυπα των κανόνων 174 και 244.....	81
Εικόνα 6.40	Δημιουργία τάσης 160 Vrms με τον κανόνα 254.....	82
Εικόνα 6.41	Εφαρμογή κανόνων ολίσθησης.....	82
Εικόνα 6.42	Τάση και ένταση εφαρμόζοντας AC PWM διαμόρφωση.....	84
Εικόνα 6.43	Τάση και ένταση εφαρμόζοντας Fuzzy Asymmetrical PWM διαμόρφωση.....	85
Εικόνα 6.44	Τάση και ένταση εφαρμόζοντας Phase Control διαμόρφωση.....	86
Εικόνα 6.45	Τάση και ένταση εφαρμόζοντας Invert Phase Control διαμόρφωση.....	87
Εικόνα 6.46	Πρότυπο του κανόνα 246.....	88
Εικόνα 6.47	Τάση και ένταση εφαρμόζοντας Cellular Automata διαμόρφωση με τον κανόνα 246.....	88
Εικόνα 6.48	Συχνότητα διαμόρφωση και διαφορά φάσης από την εφαρμογή του κανόνα 246.....	89
Εικόνα 6.49	Αποτελέσματα ευφυούς τεχνικής διαμόρφωσης από την χρήση των Κυψελωτών Αυτομάτων.....	90

1. Εισαγωγή.

Ο έλεγχος ηλεκτρικών χαρακτηριστικών σε φορτία ισχύος έχει σήμερα τον πρωταγωνιστικό ρόλο στον σύγχρονο κόσμο της αυτοματοποίησης του Internet of Things (IoT) και της ρομποτικής. Με την ευρεία καθιέρωση των ηλεκτρονικών ισχύος, σε εφαρμογές όπως ο έλεγχος της ταχύτητας κινητήρων, ο έλεγχος της τάσης γεννητριών, ο έλεγχος θερμοκρασίας και φωτισμού, η επαγωγική θέρμανση μετάλλων, οι επιμεταλλώσεις, η φόρτιση συσσωρευτών, η μετατροπή τάσεων DC και AC [1], αναπτύσσονται και εξελίσσονται συστήματα, που ενσωματώνονται στις ολοένα αυξανόμενες απαιτήσεις της διαχείρισης της ηλεκτρικής ενέργειας. Στην παρούσα εργασία αναπτύσσεται ένας ελεγκτής ισχύος εναλλασσομένου ρεύματος, που ως σκοπό έχει να ελέγχει ηλεκτρικές καταναλώσεις, εφαρμόζοντας νέες τεχνικές διαμόρφωσης, περιορίζοντας παράλληλα, σε πολύ μεγάλο βαθμό, το υπολογιστικό κόστος που απαιτείται για την δημιουργία των σημάτων διαμόρφωσης. Με τη διαμόρφωση της τάσης που αναπτύσσει ο ελεγκτής, επιτυγχάνεται ρύθμιση των ηλεκτρικών χαρακτηριστικών στα φορτία που συνδέονται σε αυτόν. Στο προτεινόμενο σύστημα διερευνώνται τεχνικές διαμόρφωσης της τάσης του δικτύου των 230V/50Hz που βασίζονται στα μονοδιάστατα δυαδικά Κυψελωτά Αυτόματα (Cellular Automata – CA). Τα Κυψελωτά Αυτόματα [CA] είναι εμπνευσμένα από την βιολογική αναπαραγωγή και εξέλιξη των οργανισμών πάνω στην γη. Στην επιστήμη των μαθηματικών και της υπολογιστικής θεωρίας, τα Κυψελωτά Αυτόματα είναι αλγόριθμοι που αναπαράγουν τον εαυτό τους σύμφωνα με ένα σύνολο καθορισμένων κανόνων μετατροπής. Τα μονοδιάστατα CA στην ουσία είναι ένας εξελικτικός αλγόριθμος που απαρτίζεται από 256 κανόνες. Η εφαρμογή τους προσφέρει μία πληθώρα σύνθεσης και ανάπτυξης σημάτων διαμόρφωσης, άξια προς διερεύνηση, για την ρύθμιση και τον έλεγχο της τάσης ηλεκτρικών φορτίων όπως αναλυτικότερα θα δούμε παρακάτω. Ο κάθε κανόνας παράγει το δικό του, ξεχωριστής μορφής σήμα, καθώς ο αλγόριθμος εξελίσσεται από γενιά σε γενιά. Ο ελεγκτής μας, εκμεταλλευόμενος το γεγονός της εξέλιξης, διαμορφώνει την εναλλασσόμενη τάση με ένα συγκεκριμένο πρότυπο που εξαρτάται από τον κανόνα που επιλέγει ο χρήστης και τον αριθμό των γενεών που θα λάβουν χώρα. Η τελική έξοδος του ελεγκτή οδηγείται από ένα κατατμητή εναλλασσομένου ρεύματος (AC Chopper) [1][2] ο οποίος αποτελείται από δύο δικατευθυντήριους solid state ηλεκτρονικούς ημιαγωγικούς διακόπτες ισχύος. Η κατάσταση αγωγής ή αποκοπής των διακοπών (ON – OFF) ελέγχεται από τους παλμούς που αναπτύσσει ο αλγόριθμος CA. Με

βάση αυτή την διαδικασία η τάση εξόδου του ελεγκτή, εμφανίζεται κατατμημένη, σε σχέση με την τάση εισόδου του δικτύου, σύμφωνα με την λογική κατάσταση των σημάτων διαμόρφωσης. Η τάση στην έξοδο, ακολουθεί στην εξέλιξη των γενεών, προκαλώντας την διαφοροποίηση της τιμής της, από γενιά σε γενιά, σύμφωνα με την μετατροπή που υπαγορεύει ο κανόνας επιλογής.

1.1 Η Κατάσταση της Τέχνης και η συνεισφορά της παρούσας εργασίας.

Σήμερα οι διαμορφώσεις χρησιμοποιούνται εκτενέστερα σε εφαρμογές ηλεκτρικής κίνησης, ελέγχου σύνθετων ηλεκτρικών φορτίων, τηλεπικοινωνιών συστημάτων, κωδικοποίησης, Internet κτλ. Διατάξεις ισχύος όπως Inverters, Converters, Choppers, Ανορθωτικές συσκευές και γενικά συστήματα ρύθμισης που επεμβαίνουν στα ηλεκτρικά χαρακτηριστικά φορτίων, στηρίζονται σε τεχνικές διαμόρφωσης. Τα σήματα διαμόρφωσης στην πραγματικότητα είναι παλμοί που ελέγχουν την αγωγή ή/και την αποκοπή ημιαγωγικών διακοπών ισχύος που παρεμβάλλονται μεταξύ ενός φορτίου και μίας ηλεκτρικής πηγής. Με τις διάφορες τεχνικές διαμόρφωσης που έχουν αναπτυχθεί, επιτυγχάνεται έλεγχος της τάσης, έλεγχος της συχνότητας, έλεγχος του ρεύματος, έλεγχος της φάσης κτλ.

Οι μέθοδοι ανάπτυξης παλμών για τον έλεγχο AC τάσης χωρίζονται σε δύο βασικές κατηγορίες:

- i) Μέθοδος ελέγχου γωνιακής φάσης και
- ii) Μέθοδος ελέγχου εύρους παλμών (PWM).

Η μέθοδος της πρώτης κατηγορίας ελέγχει το ρεύμα που ρέει στο φορτίο, ρυθμίζοντας την γωνία έναυσης των διακοπών ισχύος [3]. Οι ελεγκτές αυτής της κατηγορίας κατασκευάζονται από κυκλώματα που περιέχουν Thyristors ή Triacs, αλλά όπως είναι ήδη γνωστό, τα συστήματα αυτά επηρεάζονται σημαντικά από αρμονική παραμόρφωση (THD) και παρουσιάζουν χαμηλό συντελεστή ισχύος (PF) στην είσοδο [4]. Από την άλλη πλευρά, οι PWM τεχνικές έχουν την ικανότητα να αναπαράγουν σχεδόν ημιτονικές κυματομορφές και να βελτιώνουν την αρμονική παραμόρφωση καθώς και τον χαμηλό συντελεστή ισχύος [5]. Αυτού του είδους οι ελεγκτές είναι γνωστοί ως κατατμητές ή AC Choppers.

Τα τελευταία χρόνια, έχουν αναπτυχθεί αρκετές υπολογιστικές μέθοδοι, προσανατολισμένες να βελτιώσουν την απόκριση των ελεγκτών τάσης [6]. Τεχνικές τεχνητής νοημοσύνης έχουν εφαρμοστεί για τον έλεγχο γωνιακής φάσης και για τον

έλεγχος εύρους παλμών. Στόχος τους είναι να βελτιώσουν την έξοδο αυτών των συστημάτων, αναφορικά με το αρμονικό τους περιεχόμενο, τον συντελεστή ισχύος, την γραμμική τους απόκριση κτλ. Ένα μεγάλος αριθμός τεχνικών και αλγορίθμων έχει προταθεί για την ανάπτυξη βέλτιστων προτύπων παλμοδότησης. Σε αυτή την κατεύθυνση έχουν εφαρμοστεί και έχουν μελετηθεί μέθοδοι: γενετικών αλγορίθμων [7][8], νευρωνικών δικτύων [9], έξυπνων αλγορίθμων βελτιστοποίησης σμήνους σωματιδίων (PSO) [10], ασαφής λογικής [11][12], αλγορίθμων βελτιστοποίησης αποικίας μελισσών (BCO) [13] καθώς και συνδυασμοί αυτών [14].

Τα μοντέλα ελεγκτών που προκύπτουν από τις ανωτέρω μεθόδους καθορίζουν την απόκριση των συστημάτων, δίνοντας σε κάθε περίπτωση, διαφορετική μορφή στην τάση εξόδου. Η διαμόρφωση στην έξοδο προκύπτει από την βέλτιστη οδήγηση των διακοπών ισχύος που πραγματοποιείται από τους παλμούς που δρομολογεί και παράγει ο κάθε ελεγκτής. Η ανάπτυξη των παλμών στοχεύει κάθε φορά στην επίτευξη ενός σκοπού που συνήθως είναι ο αποδοτικός έλεγχος της τάσης και ο περιορισμός του αρμονικού περιεχομένου παραμόρφωσης (THD) του ρεύματος εξόδου. Τα παραγόμενα σήματα παλμοδότησης που αναπτύσσονται στα κυκλώματα των ελεγκτών δοκιμάζονται σε πραγματικές εφαρμογές και υποστηρίζονται από ένα κατάλληλο μικροελεγκτή.

Στην παρούσα εργασία προτείνεται ένας ελεγκτής τάσης σύνθετων ηλεκτρικών φορτίων με επαγωγικό και ωμικό χαρακτήρα. Συνήθως αυτού του είδους τα φορτία είναι ηλεκτρικοί επαγωγικοί κινητήρες που η συμπεριφορά τους διαφοροποιείται στην εκκίνηση, στις αυξομειώσεις του φορτίου στον άξονα, στην κράτηση, στην ρύθμιση στροφών κτλ. Ο ελεγκτής που σχεδιάζουμε, εκτελεί την διαμόρφωση της τάσης με μία διαφορετική προσέγγιση, που στηρίζεται στα Κυψελωτά Αυτόματα. Οι παλμοί ελέγχου αγωγής και αποκοπής των ηλεκτρονικών διακοπών που παράγει το σύστημα προέρχονται από την εξέλιξη των μονοδιάστατων Κυψελωτών Αυτόματων που βασίζεται σε 256 κανόνες. Ο κάθε κανόνας γεννά ένα διαφορετικό πρότυπο παλμών που αξιοποιείται στοχευμένα, ανάλογα με την συμπεριφορά του φορτίου. Παράδειγμα αποτελεί ο έλεγχος των ηλεκτρικών κινητήρων. Για κάθε λειτουργική κατάσταση που μπορεί να εμφανιστεί κατά την εκκίνηση ή κράτηση με ή χωρίς φορτίο, κατά τον έλεγχο της φάσης του ρεύματος, κατά τις μεταβολές του φορτίου στον άξονα, κατά την ρύθμιση των στροφών κτλ, εφαρμόζεται η κατάλληλη διαμόρφωση που αντλείται από τον αντίστοιχο κανόνα ή την αλληλουχία εφαρμογής κανόνων. Το σύστημα μας μπορεί και διασφαλίζει την βέλτιστη διαμόρφωση της

τάσης στο φορτίο, μέσω της βέλτιστης παλμοδότησης των διακοπών ισχύος, ώστε αυτό να προσαρμόζεται στις λειτουργικές συνθήκες που ανακύπτουν με ευφυή τρόπο. Η απόκριση του ελεγκτή εξαρτάται από το πρότυπο (pattern) του κανόνα και την εξέλιξη των γενεών που αναλώνονται σε όλη την δυναμική περιοχή της εισόδου. Παράλληλα με όλα αυτά, το προτεινόμενο σύστημα με την υιοθέτηση του Κυψελωτού Αυτόματου εκμηδενίζει το υπολογιστικό κόστος που απαιτείται για την γέννηση των παλμών. Από την φύση του, το Κυψελωτό αυτόματο είναι μία υπολογιστική διαδικασία που στηρίζεται σε λογικές μετατροπές, οι οποίες υλοποιούνται παράλληλα σε ένα FPGA.

Μέχρι σήμερα η ανάπτυξη σημάτων διαμόρφωσης γινόταν από συστήματα που τους είχε ανατεθεί να δημιουργούν ένα fixed πρότυπο παλμοσειρών. Η έλλειψη ενός συστήματος που μπορεί να προσφέρει σύνθετες και πολυεπίπεδες διαμορφώσεις καλύπτεται από τον ελεγκτή που προτείνουμε. Η έρευνα στην μέχρι τώρα βιβλιογραφία δεν ανέδειξε κάποιο παρόμοιο σύστημα που θεραπεύει τέτοια ζητήματα και που βρίσκεται στο πλαίσιο των προδιαγραφών που έχουμε θέσει.

2. Έλεγχος εναλλασσόμενης τάσης με ηλεκτρονικά ισχύος.

2.1 Εισαγωγή.

Οι διατάξεις ελέγχου ισχύος εναλλασσομένου ρεύματος χρησιμοποιούνται για να ρυθμίσουν την AC ισχύ που παρέχει το ηλεκτρικό δίκτυο, σε κάποιο συνδεδεμένο φορτίου σύνθετου χαρακτήρα (κυρίως ωμικό – επαγωγικό).

Αυτό επιτυγχάνεται με την παρεμβολή ενός ημιαγωγικού στοιχείου που παίζει τον ρόλο του ηλεκτρονικού διακόπτη, μεταξύ της πηγής ισχύος και της αντίστασης του φορτίου. Ο ηλεκτρονικός διακόπτης έχει solid state μορφή και με βάση τα σήματα ελέγχου που δέχεται, επιτρέπει ή όχι την διέλευση του εναλλασσομένου ρεύματος προς το φορτίο, σύμφωνα με ένα προκαθορισμένο κανόνα.

Οι AC διατάξεις ελέγχου [1][2], ανάλογα με την τεχνική που εφαρμόζουν, χωρίζονται σε τρεις βασικές κατηγορίες :

α) Στις διατάξεις ελέγχου φάσης (phase control).

β) Στις διατάξεις ελέγχου αγωγής και αποκοπής των ηλεκτρονικών διακοπών (ON-OFF control).

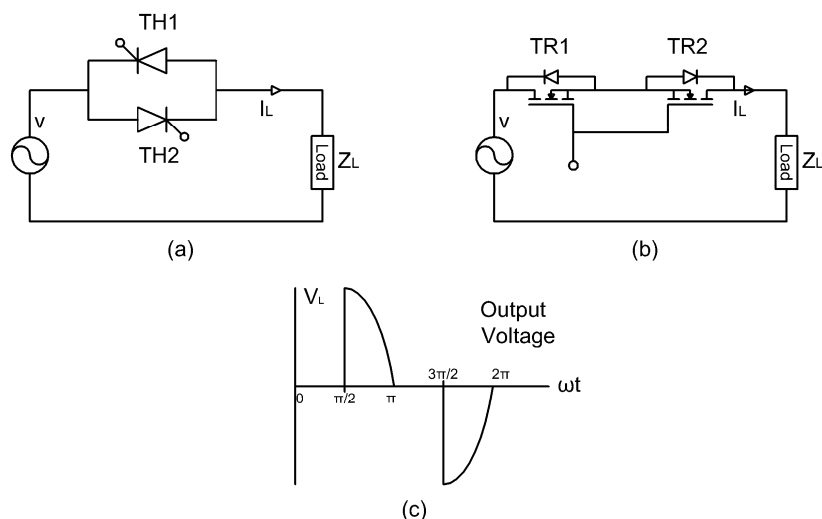
γ) Στις διατάξεις καταταμητών (AC choppers).

Τα στοιχεία ελέγχου στις παραπάνω διατάξεις, ανάλογα με τον σχεδιασμό, τις απαιτήσεις και τις ανάγκες των κυκλωμάτων ισχύος, μπορεί να είναι Thyristors, Triacs, Power Transistors, FETs, IGBTs κτλ.

2.2 Τεχνική ελέγχου φάσης (phase control).

Η τεχνική ελέγχου φάσης στις εφαρμογές ισχύος είναι η δημοφιλέστερη μέθοδος στους περισσότερους ελεγκτές εναλλασσομένου ρεύματος. Τα ημιαγωγικά στοιχεία που απαρτίζουν αυτού του είδους τα κυκλώματα είναι κυρίως τα Thyristors και τα TRIACs (TRIACs = δύο αντιπαράλληλα Thyristors), χωρίς να αποκλείονται τα Transistor ισχύος για την υλοποίηση τέτοιων συστημάτων [1][2]. Με την αγωγή και αποκοπή των ημιαγωγικών στοιχείων ελέγχεται η ροή ισχύος από την πηγή στο φορτίο. Στην Εικόνα 2.1 που ακολουθεί παρουσιάζεται το βασικό κύκλωμα ενός μονοφασικού ελεγκτή πλήρους κύματος. Οι δύο ημιαγωγοί που υπάρχουν σε κάθε κύκλωμα, παίζουν τον ρόλο των διακοπών για τις θετικές και αρνητικές ημιπεριόδους αντίστοιχα. Για να ελεγχθεί η τάση στα άκρα του φορτίου στο κύκλωμα της Εικόνας 2.1a, πραγματοποιείται έλεγχος της αγωγής του Thyristor. Όπως είναι γνωστό η αγωγή του Thyristor απαιτεί ένα παλμό μικρής διάρκειας που αναπτύσσεται

στα χρονικά όρια της ημιπεριόδου του δικτύου των 230V/50Hz (δηλαδή το σήμα ελέγχου που έχει συχνότητα $1/(T/2)=1/0,01s= 100 \text{ Hz}$). Για την αποκοπή του Thyristor εκμεταλλευόμαστε τον μηδενισμό και στην συνέχεια την αντιστροφή της ανοδικής τάσης του δικτύου που συμβαίνει στους χρόνους $T/2, T, 3T/2, \dots$. Σε περιπτώσεις όμως που το σήμα ελέγχου του Thyristors είναι μεγαλύτερο των 100 Hz, (δηλαδή επιβάλλεται στο Thyristor να ανάψει και να σβήσει πολλές φορές κατά την διάρκεια της ημιπεριόδου) πρέπει να προβλεφθούν σύνθετα κυκλώματα που επιτελούν το έργο της σβέσης. Αντίθετα, όταν το διακοπτικό στοιχείο απαρτίζεται από Transistor ισχύος, όπως παρουσιάζεται στο κύκλωμα της Εικόνας 2.1b, η αγωγή και η αποκοπή του ηλεκτρονικού διακόπτη πραγματοποιείται σύμφωνα με την λογική κατάσταση του σήματος ελέγχου των ημιαγωγών (δηλαδή όταν το σήμα ελέγχου βρίσκεται σε λογικό '1' το Transistor άγει, ενώ όταν βρίσκεται σε λογικό '0' το Transistor είναι σε αποκοπή).

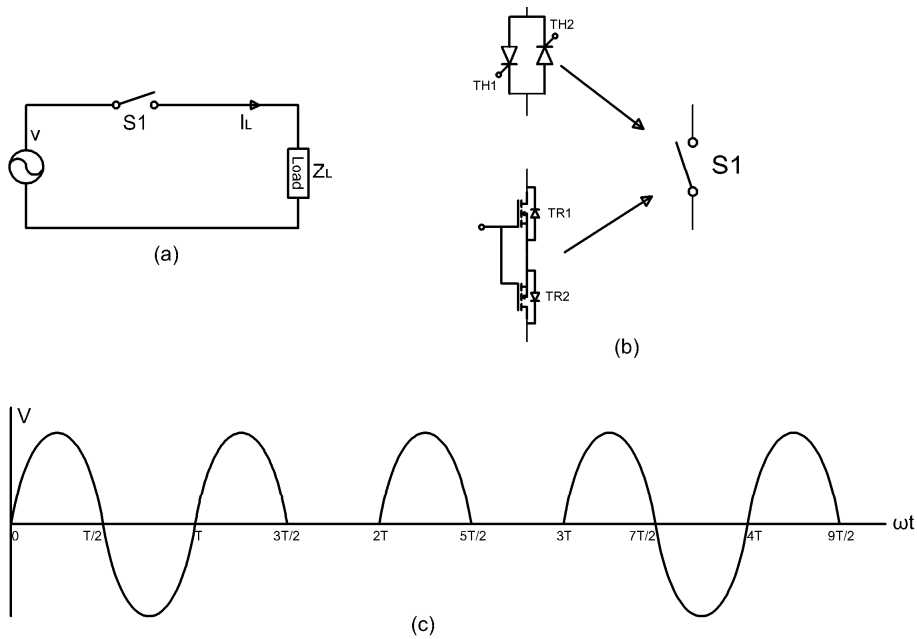


Εικόνα 2.1

Βασικό κύκλωμα μονοφασικού ελεγκτή πλήρους κύματος: a) Με Thyristors, b) Με Transistors, c) Μορφή της τάσης στην έξοδο.

2.3 Τεχνική ελέγχου αγωγής και αποκοπής (ON-OFF control).

Στον έλεγχο αγωγής αποκοπής ή «διακοπών – αποκαταστάσεων» [1][2] το χρησιμοποιούμενο ημιαγωγικό στοιχείο επιτρέπει την διέλευση προς το φορτίο ενός ολοκληρωμένου αριθμού περιόδων (integral-cycle triggering technique) ή ολοκληρωμένων ημιπεριόδων (half-cycle triggering technique), όπως παρουσιάζεται στην Εικόνα 2.2 .

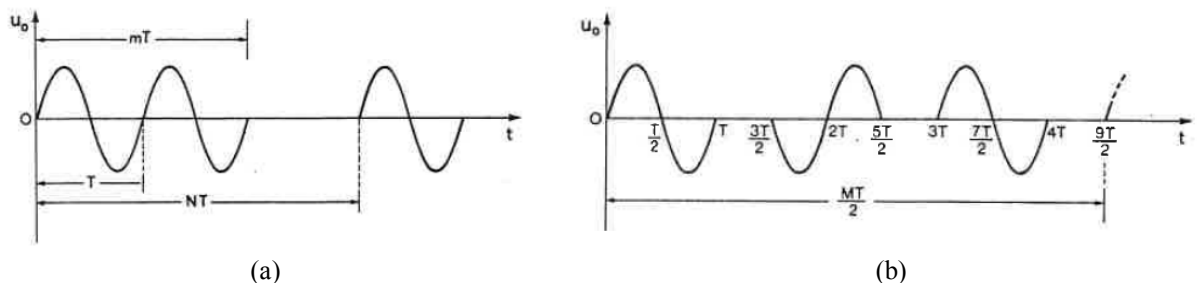


Εικόνα 2.2

Διάταξη μονοφασικού ελεγκτή on-off control: a) Βασικό κύκλωμα αγωγής - αποκατάστασης b) Διακοπτικά στοιχεία με Thyristors ή Transistors, c) Μορφή της τάσης στην έξοδο.

Η τεχνική αυτή χρησιμοποιείται εκτενώς στην βιομηχανία και συγκεκριμένα σε εφαρμογές που έχουν να κάνουν με τον έλεγχο θερμοκρασίας και την φόρτιση συσσωρευτών κτλ. Τα ημιαγωγικά στοιχεία που ενδείκνυνται για αυτές τις διατάξεις είναι τα Thyristors και τα Triacs γιατί προσφέρουν «αυτόματη» σβέση στο σημείο εναλλαγής της πολικότητας της AC τάσης, χωρίς να αποκλείονται και τα Transistor ισχύος. Η τάση εξόδου στα συστήματα αυτά, βασίζεται στον αριθμό των περιόδων ή/και τον ημιπεριόδων του συμμετέχουν ώστε να διαμορφωθεί η τελική έξοδος, ενώ η λογική του ελέγχου στηρίζεται στην καταμέτρησή τους.

Σύμφωνα με την μέθοδο, επιτρέπεται να εμφανίζεται στα άκρα του φορτίου, ένας ακέραιος αριθμός m ολοκληρωμένων περιόδων T ή l ημιπεριόδων $T/2$ της τάσης του δικτύου (Εικόνα 2.3).



Εικόνα 2.3

Απόκριση τεχνικής on - off control: a) integral-cycle triggering technique b) half-cycle triggering technique.

Αντίστοιχα, το κύκλωμα ελέγχου απαγορεύει την εμφάνιση ακέραιου αριθμού (N-m) περιόδων T ή (M-l) ημιπεριόδων T/2 στα άκρα του φορτίου μέσα σε χρονικό διάστημα N ολοκληρωμένων περιόδων T ή M ολοκληρωμένων ημιπεριόδων T/2. Με τον τρόπο αυτό σε φορτία με καθαρά ωμικό χαρακτήρα, τόσο η έναυση όσο και η αποκοπή των ημιαγωγών συμβαίνει σε μηδενικές τιμές της τάσης του δικτύου προσδίδοντας ένα σημαντικό πλεονέκτημα όσον αφορά το ρεύμα ζεύξης του ημιαγωγικού διακόπτη.

Κατά συνέπεια η ενεργός τιμή της τάσης εξόδου εξαρτάται από τον αριθμό των ολοκληρωμένων περιόδων m ή των ολοκληρωμένων ημιπεριόδων l που συμμετέχουν στο χρονικό διάστημα N περιόδων ή στο χρονικό διάστημα M ημιπεριόδων αντίστοιχα.

$$P_o = \frac{m}{N} \cdot \frac{E^2}{R_L} \quad \text{για integral-cycle triggering technique}$$

$$P_o = \frac{l}{M} \cdot \frac{E^2}{R_L} \quad \text{για half-cycle triggering technique}$$

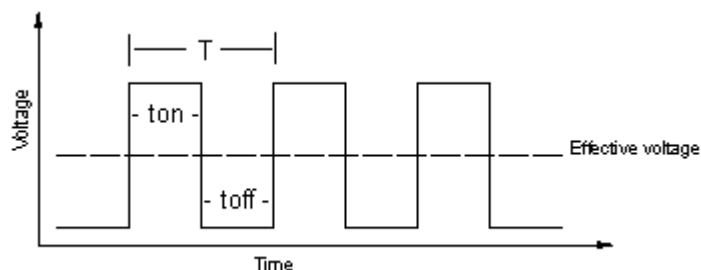
Από τις παραπάνω σχέσεις προκύπτει ότι μπορούμε να μεταβάλουμε την ισχύ εξόδου, ρυθμίζοντας τον αριθμό m πλήρων περιόδων ή τον αριθμό l ημιπεριόδων που διαμορφώνουν την τιμή της ενεργού τιμής της τάσης στο φορτίο. Επειδή όμως οι αριθμοί m και l είναι ακέραιοι, η τάση εξόδου δεν θα μεταβάλλεται με συνεχή και αναλογικό τρόπο, αλλά κατά βήματα που καθορίζει ο λόγος m/N και l/M αντίστοιχα.

2.4 Τεχνική κατάτμησης (AC chopping).

Η τεχνική της κατάτμησης αρχικά εφαρμόστηκε σε ελεγκτές ισχύος Συνεχούς Ρεύματος, ωστόσο μπορεί να προσφέρει έλεγχο πλήρους κύματος. Η αγωγή και αποκοπή των ημιαγωγικών διακοπών πραγματοποιείται με παλμούς υψηλής σχετικά συχνότητας (άνω του 1KHz) για να διαμορφώνουν την τάση εξόδου του μετατροπέα. Το αποτέλεσμα αυτής της λειτουργίας είναι να μεταβάλλεται η μέση τιμή της τάσης εξόδου του ελεγκτή σε σχέση με την τάση που δέχεται. Μεταβάλλοντας δηλαδή την διάρκεια των παλμών που ελέγχουν την αγωγή και την αποκοπή των ημιαγωγών, αντίστοιχα μεταβάλλεται και η τάση στην έξοδο του μετατροπέα [1][2]. Με άλλα λόγια η τάση εξόδου εξαρτάται από το Duty Cycle των παλμών ελέγχου που εκφράζει το ποσοστό διάρκειας που ο παλμός είναι ενεργός, βρίσκεται δηλαδή σε λογικό '1'

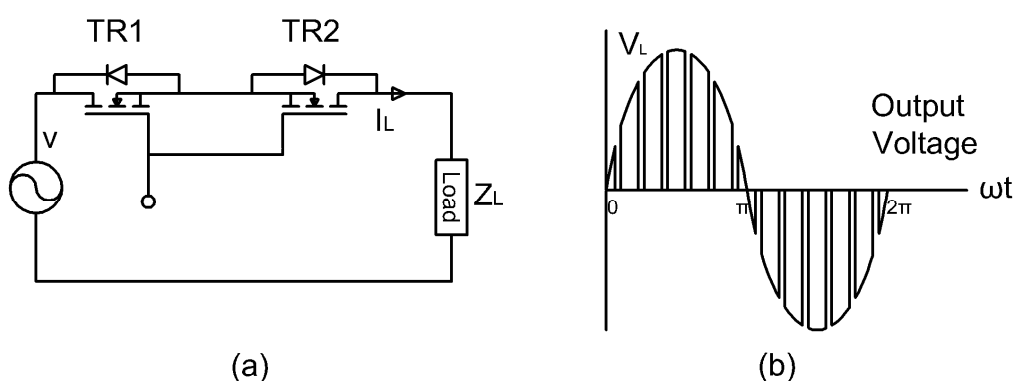
(Εικόνα 2.4), σε σχέση με την συνολική διάρκεια του (περίοδος T του παλμού). Η παραπάνω λειτουργία εκφράζεται με την ακόλουθη μαθηματική σχέση:

$$V_{Lrms} = V_{INrms} \times \frac{DutyCycle(\%)}{100}$$



Εικόνα 2.4
Ρύθμιση τάσης με παλμούς μεταβλητού εύρους (PWM) .

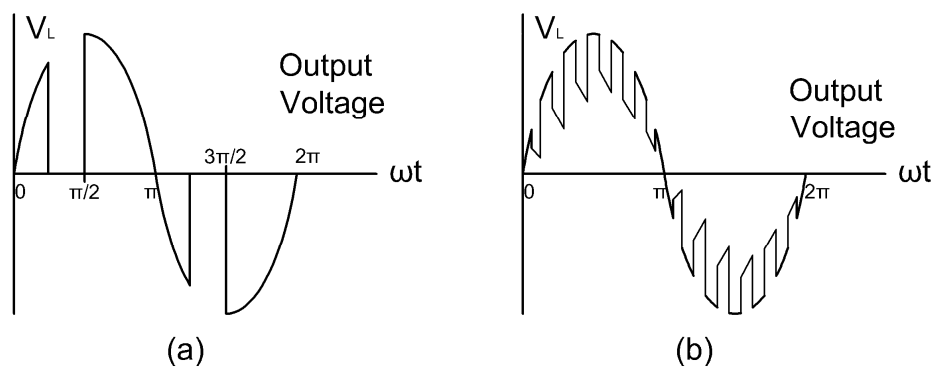
Η τεχνική της κατάτμησης εισήχθη στους AC ελεγκτές ισχύος για να μειώσει επιπρόσθετα τις απώλειες από την χαμηλή συχνότητα διακοπών και αποκαταστάσεων από την χρήση των Thyristors καθώς επίσης και την ανάγκη σύνθετων κυκλωμάτων που χρειάζονται για την αποκοπή τους. Τα παραπάνω μειονεκτήματα, μπορούν να περιορισθούν αρκετά, χρησιμοποιώντας Transistors ισχύος. Στα περισσότερα κυκλώματα κατάτμησης σήμερα χρησιμοποιούνται FETs και IGBTs. Όπως παρουσιάζεται στην Εικόνα 2.5 το βασικό κύκλωμα ενός AC chopper, αποτελείται από ένα bidirectional ημιαγωγικό διακόπτη που ως σκοπό έχει να ελέγχει την τάση, από την πηγή στο φορτίο με συνεχείς διακοπές και αποκαταστάσεις έτσι ώστε η μέση τιμή της, που θα εφαρμοστεί στο φορτίο να είναι μειωμένη.



Εικόνα 2.5
Διάταξη μονοφασικού ελεγκτή κατάτμησης: α) Κύκλωμα AC κατατμητή (AC Chopper) β) Μορφή της τάσης εξόδου .

2.5 Ρύθμιση της τάσης σε επαγωγικά φορτία

Οι παραπάνω αναφερόμενες τεχνικές, όπως έχουμε δει, υλοποιούνται κυκλωματικά με ηλεκτρονικούς διακόπτες ισχύος. Οι ηλεκτρονικοί διακόπτες είναι ημιαγωγικά στοιχεία, (Thyristors, TRIACs, FETs, IGBTs κτλ) τα οποία έχουν πιο γρήγορους χρόνους αγωγής και διακοπής από ότι τους κοινούς ηλεκτρομηχανικούς διακόπτες. Σκοπός των ημιαγωγικών διακοπών είναι να ελέγχουν την ροή ενέργειας από μία ηλεκτρική πηγή στο τελικό φορτίο. Ανεξάρτητα από το είδος του ημιαγωγικού στοιχείου, οι ελεγκτές αυτού του τύπου όμως παρουσιάζουν μία σημαντική δυσχέρεια όταν το φορτίο που συνδέεται στα άκρα τους, έχει έντονο επαγωγικό χαρακτήρα [1][2]. Συγκεκριμένα, εξαιτίας της αυτεπαγωγής του φορτίου, λίγο πριν την αποκοπή, αναπτύσσεται επαγωγικά μία ΗΕΔ στην αντίσταση Z_L του φορτίου. Αυτή η ΗΕΔ δημιουργεί ένα επαγωγικό ρεύμα, ομόρροπο προς εκείνο που κυκλοφορεί κατ' εκείνη την στιγμή στο φορτίο, με αποτέλεσμα να παρατείνει την αγωγιμότητα του ημιαγωγού και μετά τον μηδενισμό της τάσης του δικτύου (Εικόνα 2.6).

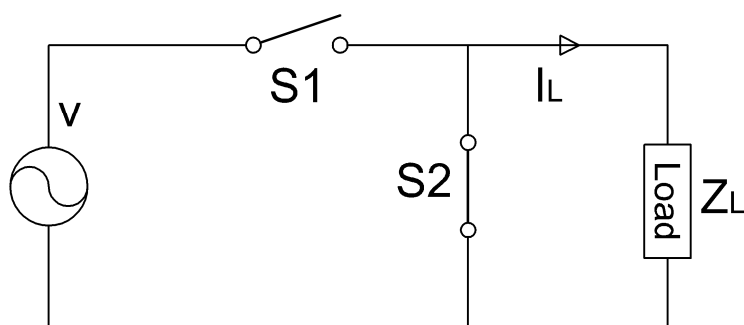


Εικόνα 2.6

Απόκριση ελεγκτών σε επαγωγικό φορτίο: a) Με την τεχνική ελέγχου φάσης b) Με την τεχνική της κατάτμησης.

Αυτό έχει ως αποτέλεσμα η τάση εξόδου να μην παίρνει την τιμή που ορίζει το σύστημα και να προσβάλλει την αξιοπιστία του ελεγκτή ως προς την ακρίβεια των ρυθμίσεων που παρέχει.

Για να αντιμετωπιστεί αυτή η δυσλειτουργία, θα πρέπει να συνδεθεί παράλληλα προς τη αντίσταση Z_L ένας ημιαγωγικός διακόπτης όπως παρουσιάζεται στην Εικόνα 2.7.



Εικόνα 2.7
Βασικό κύκλωμα AC Chopper με freewheeling path.

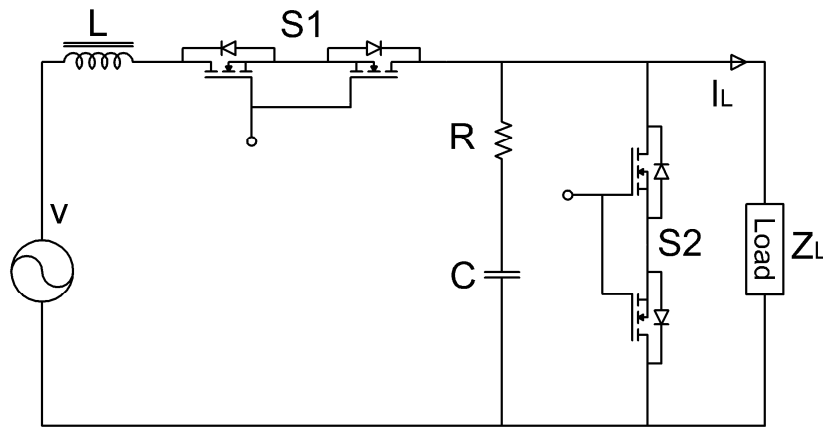
Το επαγωγικό ρεύμα που δημιουργείται από την ΗΕΔ της αυτεπαγωγής, διέρχεται από τον ημιαγωγικό διακόπτη S2 και όχι από τον ημιαγωγικό διακόπτη S1, που κανονικά πρέπει να είναι σε αποκοπή. Με τον τρόπο αυτό η αποθηκευμένη ενέργεια του πηνίου φθίνει και το επαγωγικό ρεύμα καταναλώνεται στο κλειστό κύκλωμα διακόπτη S2 και αντίστασης του φορτίου. Ο παράλληλος ημιαγωγικός διακόπτης είναι γνωστός και ως διάυλος ελεύθερης ροής ή freewheeling path. Η προσάρτηση στο κύκλωμα ισχύος, του freewheeling ημιαγωγικού διακόπτη, κάνει πιο ακριβή τον ελεγκτή στις ρυθμίσεις που προσφέρει με αποτέλεσμα να ανακτάται η αξιοπιστία του.

2.6 Το κύκλωμα ισχύος του προτεινόμενου ελεγκτή

Το κύκλωμα ισχύος που υιοθετείται για την ανάπτυξη του ελεγκτή στηρίζεται στο βασικό κύκλωμα της Εικόνας 2.7 . Οι ημιαγωγικοί διακόπτες του κυκλώματος επιλέχθηκε να απαρτίζονται από τα FETs IRF460 . Η επιλογή των Transistors ισχύος σε σχέση με τα Thyristors έγινε για δύο βασικούς λόγους:

- i) Τα Thyristors δεν έχουν την δυνατότητα να λειτουργούν σε υψηλές συχνότητες. Έτσι, για τον περιορισμό κρουστικών τάσεων και ρευμάτων στην έξοδο –όπου απαιτείται– χρησιμοποιούνται παθητικά φίλτρα L-C μεγάλων τιμών, τα οποία αυξάνουν το βάρος, τον όγκο και το κόστος του ελεγκτή [1].
- ii) Τα Thyristors για την εξαναγκασμένη σβέση, στην περίπτωση που είναι αναγκαία η αποκοπή τους όταν δεν αντιστρέφεται η ανοδική τάση, απαιτούν σύνθετα και πολύπλοκα κυκλώματα που αυξάνουν το υπολογιστικό κόστος στην μικροϋπολογιστική λογική μονάδα ανάπτυξης των σημάτων πύλης [1].

Λαμβάνοντας υπόψη όλα τα παραπάνω, το κύκλωμα ισχύος που έχει ο ελεγκτής μας παρουσιάζεται στην ακόλουθη εικόνα 2.8 .



Εικόνα 2.8

Κύκλωμα ισχύος AC Chopper αποτελούμενο από δύο bidirectional ημιαγωγικούς διακόπτες (FETs).

Ο AC Chopper, αποτελείται από δύο δικατευθυντικούς (bidirectional) ημιαγωγικούς διακόπτες για την δυνατότητα ελέγχου σύνθετων (ωμικών – επαγωγικών) φορτίων. Ο διακόπτης S1 ελέγχει την ροή ισχύος από ο δίκτυο των 230V/50Hz στο φορτίο, ενώ ο διακόπτης S2 προσφέρει freewheeling path, μειώνοντας την ενέργεια της αυτεπαγωγής του φορτίου που αποθηκεύεται ως μαγνητισμός (νόμος του Heinrich Friedrich Emil Lenz), όταν ο διακόπτης S1 είναι σε κατάσταση αποκοπής. Οι ηλεκτρονικοί διακόπτες S1 & S2 έχουν solid state μορφή και αποτελούνται από FETs συνδεδεμένα σε σειρά. Ο έλεγχος της τάσης επιτυγχάνεται μέσω σημάτων που εφαρμόζονται στις πύλες των FETs. Σε κάθε διακόπτη, το ένα FET αναλαμβάνει να ελέγξει τις θετικές ημιπεριόδους της AC τάσης τροφοδοσίας, ενώ το άλλο FET ελέγχει τις αρνητικές ημιπεριόδους. Συνεπώς ο ελεγκτής προσφέρει μονοφασικό έλεγχο πλήρους κύματος.

3. Κυβελωτά Αυτόματα.

Τα Κυβελωτά Αυτόματα (Cellular Automata, CA) ήταν μία ιδέα που ανακαλύφθηκε και μελετήθηκε αρχικά, από τους Stanislaw Ulam και John von Neumann στη δεκαετία του 1940 [15]. Το ενδιαφέρον τους στα Κυβελωτά Αυτόματα στράφηκε εξαιτίας μίας μελέτης, σε ευφυή συστήματα που έχουν δυνατότητα να αναπαράγουν αντίγραφα του εαυτού τους. Ο John von Neumann, στις μελέτες του, ασχολήθηκε εκτενώς με την συμπεριφορά σύνθετων υπολογιστικών μηχανών, που προσομοιάζουν την λειτουργία του ανθρώπινου εγκεφάλου, με την δυνατότητα να επισκευάζουν και να αναπαράγουν τον εαυτό τους [15]. Όλα αυτά τα θέματα πυροδότησαν το ενδιαφέρον του για τα CA.

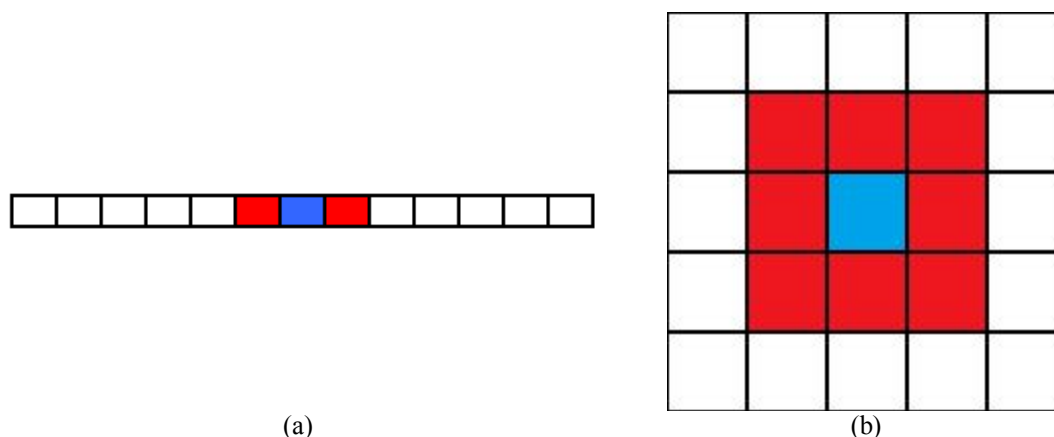
Αργότερα, στην δεκαετία του 1980 ο Steven Wolfram διεξήγαγε θεμελιώδη έρευνα στα CA. Οι ολοκληρωμένες μελέτες του, κατέληξαν στην έκδοση του βιβλίου του "Ένα Νέο Είδος Επιστήμης" ("*A New Kind of Science*", S. Wolfram 2002) στο οποίο ο S. Wolfram παρουσιάζει μια γιγαντιαία συλλογή αποτελεσμάτων και μια σειρά πρωτοποριακών και νέων ανακαλύψεων στα Κυβελωτά Αυτόματα [17]. Στο βιβλίο του καταγράφεται ότι, γενικά και αφηρημένα συστήματα βασίζονται κατά κάποιο τρόπο σε ορισμένους κανόνες [18]. Ο S. Wolfram προσδιόρισε μια οικογένεια απλών κανόνων για μονοδιάστατα δυαδικά Κυβελωτά Αυτόματα (κανόνες Wolfram) αποδεικνύοντας πως ακόμα και οι πιο απλοί κανόνες, μπορούν να προσομοιώσουν πολύπλοκη συμπεριφορά όπως βιολογικά και χημικά συστήματα του πραγματικού κόσμου. Υποστήριξε ότι τα CA μπορούν να συσχετιστούν και να δώσουν μία άλλη διάσταση σε επιστήμες όπως, τα Μαθηματικά, την Φυσική, την Βιολογία, τους Η/Υ, την Τέχνη, την Φιλοσοφία, την Κοινωνιολογία, την Τεχνολογία κτλ. Ειδικότερα για την τεχνολογική εξέλιξη, εξέφρασε την άποψη ότι με τα CA μπορεί πιθανότατα, να αναπτυχθεί ένα νέο είδος τεχνολογίας, που ουσιαστικά αποκτά την ίδια επιτηδειότητα και «γνώση» που παρουσιάζει η φύση.

3.1 Ορισμός και δομή Κυβελωτών Αυτομάτων.

Κυβελωτό Αυτόματο είναι ένα διακριτό σύνολο κυττάρων (κελιών), όπου κάθε κύτταρο έχει ένα σύνολο διακριτών καταστάσεων. Το σχήμα και το μέγεθος του κυβελωτού αυτομάτου, εξελίσσεται σύμφωνα με μία συνάρτηση μετάβασης που βασίζεται στην κατάσταση του ίδιου και των γειτονικών κυττάρων δίπλα σε αυτό [17]. Συνοψίζοντας, ένα CA είναι ένα διακριτό πλέγμα που η κατάστασή και η εξέλιξή του βασίζεται σε μία θεωρία υπολογισμού. Κατά μία έννοια, τα κυβελωτά

αυτόματα είναι μια γενικευμένη αναπαράσταση διαφορικών εξισώσεων πάνω σε ένα διακριτό πλέγμα [16].

Τα Κυψελωτά Αυτόματα τα συναντάμε σε διάφορα σχήματα και ποικιλίες, και αποτελούνται κατά κανόνα, από μία συλλογή κυττάρων του ίδιου τύπου. Μία από τις πιο θεμελιώδεις τοπολογίες των Κυψελωτών Αυτομάτων είναι η τοπολογία του πλέγματος στην οποία αναπτύσσονται. Το απλούστερο "πλέγμα" είναι μια μονοδιάστατη γραμμή, από όπου τους αποδίδεται ο όρος Μονοδιάστατα Κυψελωτά Αυτόματα και με τα οποία ασχολείται αυτή η εργασία (Εικόνα 3.1a). Τα κυτταρικά αυτοματοποιημένα συστήματα μπορούν επίσης να κατασκευαστούν σε καρτεσιανά πλέγματα σε αυθαίρετους αριθμούς διαστάσεων (Εικόνα 3.1b). Τα πιο συνηθισμένα είναι τα διδιάστατα. Στα διδιάστατα CA, τα κελιά στο πλέγμα εκτός από την αναμενόμενη τετραγωνική μορφή, μπορεί να έχουν τριγωνική, εξαγωνική κτλ.



Εικόνα 3.1

Πλέγμα ανάπτυξης Κυψελωτού Αυτόματου: a) Σε μονοδιάστατη μορφή, b) Σε διδιάστατη μορφή.

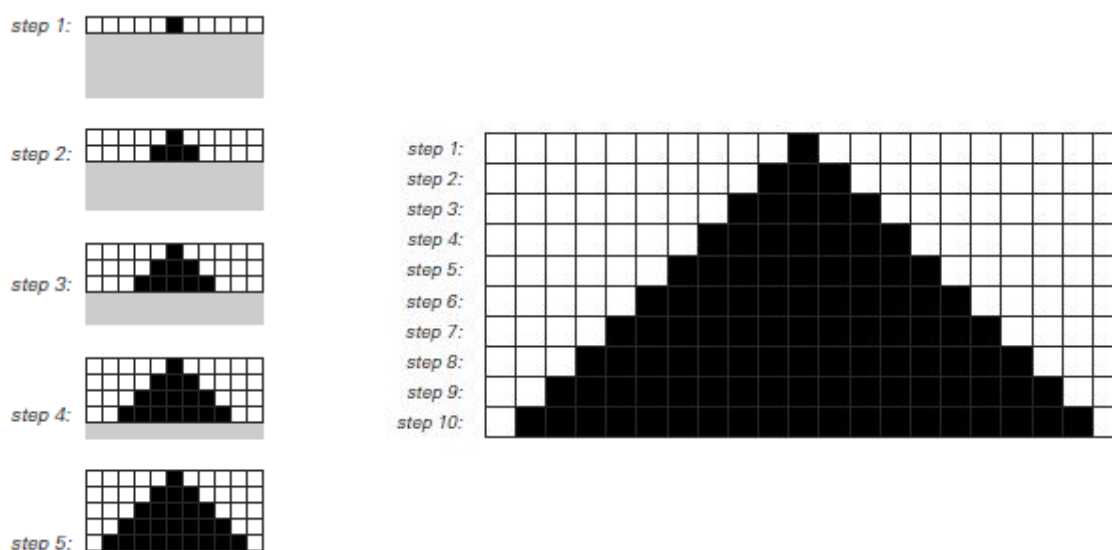
Κάθε κύτταρο ή κελί, μπορεί να βρίσκεται σε μία κατάσταση από ένα σύνολο συγκεκριμένων καταστάσεων που μπορεί να έχει. Το πιο απλό Κυψελωτό Αυτόματο είναι το δυαδικό CA που μπορεί να έχει μόνο δύο καταστάσεις '0' ή '1' (λευκό ή μαύρο). Φυσικά δεν αποκλείεται να υπάρξουν κυτταρικά αυτοματοποιημένα συστήματα με παραπάνω από δύο καταστάσεις που να έχουν ένα φάσμα πιθανών τιμών.

Η κατάσταση κάθε κελιού αλλάζει σε διακριτά χρονικά τμήματα (ή γενιές) και αυτή η αλλαγή γίνεται συντεταγμένα για όλα τα κύτταρα πάνω στο πλέγμα. Οι αλλαγές που πραγματοποιούνται στα κύτταρα, εξαρτώνται από την κατάσταση που βρίσκονται τα γειτονικά κελιά που εφάπτονται σε αυτά και με βάση ένα κανόνα

μετατροπής. Ο κανόνας της εξέλιξης του κυψελωτού αυτόματου είναι ομοιόμορφος και αιτιοκρατικός ως προς τον χώρο και τον χρόνο καθώς αναπτύσσεται το Κυψελωτό Αυτόματο [16].

3.2 Μονοδιάστατα δυαδικά Κυψελωτά Αυτόματα.

Ένα σημαντικό χαρακτηριστικό των Κυψελωτών Αυτομάτων είναι ότι, η διαδικασία της εξέλιξης τους μπορεί να αναπαρίσταται γραφικά. Στην Εικόνα 3.2 που ακολουθεί παρουσιάζεται ένα μονοδιάστατο δυαδικό Κυψελωτό Αυτόματο, στην απλούστερη μορφή του, καθώς εξελίσσεται σε 10 βήματα (ή γενεές) [18].

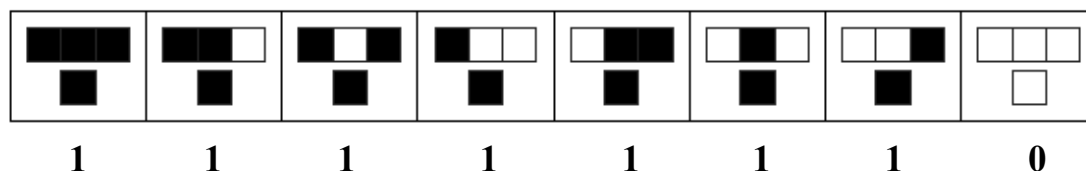


Εικόνα 3.2
Εξέλιξη μονοδιάστατου Κυψελωτού Αυτόματου.

Το CA αποτελείται από μία γραμμή κελιών (Εικόνα 3.2α) που το καθένα είναι χρωματισμένο λευκό ή μαύρο (δυαδικά: ‘0’ ‘η’ ‘1’). Κάθε οριζόντια γραμμή στο δυσδιάστατο πλέγμα της Εικόνα 3.2β, παρουσιάζει την εξέλιξη του μονοδιάστατου CA από βήμα σε βήμα (ή από γενεά σε γενεά). Στην πρώτη γενεά, το κεντρικό κελί είναι μαύρο και όλα τα υπόλοιπα είναι λευκά. Το κελί που χρωματίζεται μαύρο στην αφετηρία της εξέλιξης ονομάζεται σπόρος (seed) και η επιλογή της θέσης του στο πλέγμα, καθορίζει την μορφή και το σχήμα της εξέλιξης. Σε κάθε βήμα, με βάση τον ισχύοντα κανόνα μετατροπής (Εικόνα 3.2β), καθορίζεται ο χρωματισμός κάθε κελιού, σύμφωνα από τον χρωματισμό του αντίστοιχου κελιού της προηγούμενης γενεάς και των κελιών που εφάπτονται γραφικά σε αυτό (δηλαδή με τα εφαπτόμενα κελιά αριστερά και δεξιά). Επομένως η κατάσταση ενός κελιού εξαρτάται από την

προηγούμενη κατάσταση που είχε και από την κατάσταση των πλησιέστερων γειτόνων που στα μονοδιάστατα CA είναι το κελί δεξιά και το κελί αριστερά, της προηγούμενης γενεάς.

Για το συγκεκριμένο κυψελοειδές αυτόματο, της προηγούμενης εικόνας, ο κανόνας που ισχύει, ορίζει ότι ένα κελί πρέπει να είναι μαύρο σε όλες τις περιπτώσεις όπου το ίδιο ή κάποιο από τους γείτονές του ήταν μαύρο στο προηγούμενο βήμα. Μία γραφική αναπαράσταση του κανόνα που αναφερόμαστε εμφανίζεται στην Εικόνα 3.3.

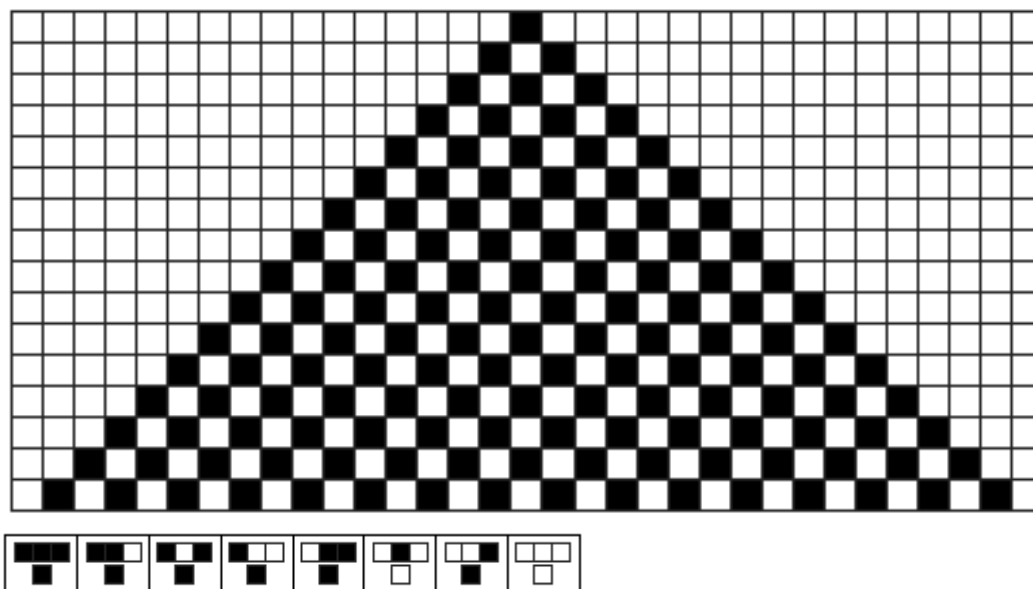


Εικόνα 3.3
Γραφική αναπαράσταση του κανόνα 254.

Η πρώτη σειρά, για καθένα από τα οκτώ ($2^3=8$) πλαίσια της Εικόνας 3.3, απεικονίζει έναν από τους πιθανούς συνδυασμούς χρωμάτων (ή δυαδικών τιμών ‘0’ ή ‘1’) του κεντρικού κυττάρου με τους άμεσους γείτονές του. Η δεύτερη σειρά καθορίζει το χρώμα (ή δυαδική τιμή) που θα πρέπει να αποκτήσει το αντίστοιχο κεντρικό κελί στην επόμενη γενιά, σύμφωνα με τις οκτώ πιθανές περιπτώσεις που μπορεί να εμφανιστούν. Μετατρέποντας τον χρωματισμό (λευκό ή μαύρο) σε δυαδικές τιμές, προκύπτουν $2^8 = 256$ (0 ως 255) κανόνες που μπορούν να εφαρμοστούν στα μονοδιάστατα δυαδικά Κυψελωτά Αυτόματα (στο Παράρτημα I παρουσιάζονται τα πρότυπα των 256 κανόνων). Ο κανόνας της Εικόνας 3.3, είναι ο 254 ($254_{10} = 11111110_2$) και η γραφική απεικόνιση του μετά από 10 γενεές φαίνεται στην Εικόνα 3.2. Ο κανόνας 254 υπαγορεύει ότι η κατάσταση ενός κελιού έρχεται σε λογικό ‘1’ όταν το ίδιο το κελί ή ένας από τους γείτονές του βρισκόταν σε λογική κατάσταση ‘1’ στο προηγούμενο βήμα. Ξεκινώντας λοιπόν από ένα μαύρο κελί που βρίσκεται τοποθετημένο στο κέντρο του πλέγματος, η εξέλιξη του CA οδηγείται έτσι ώστε από γενεά σε γενεά το Κυψελωτό Αυτόματο γεμίζει συμμετρικά με μαύρο χρώμα όλα τα κελιά του [18].

Στην περίπτωση που αλλάξει η λογική της μετατροπής ενός κανόνα, προκύπτει ένας διαφορετικός νέος κανόνας. Η αλλαγή του κανόνα, θα επιφέρει μια εξέλιξη του Κυψελωτού Αυτόματου που θα δώσει αμέσως ένα άλλο διαφορετικό πρότυπο. Ας πάρουμε το παράδειγμα όπου όταν το κεντρικό κελί της προηγούμενης γενεάς είναι μαύρο και τα δύο γειτονικά λευκά ή το κεντρικό κελί μαζί με τους γείτονες του είναι

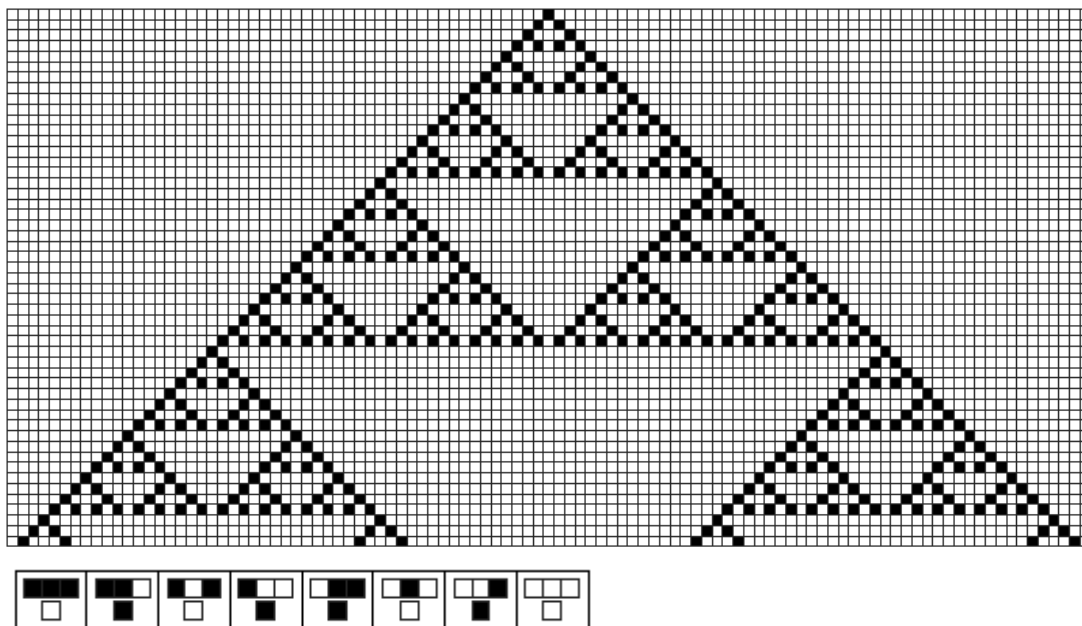
λευκά, τότε χρωματίζει το κεντρικό κελί της επόμενης γενεάς λευκό. Τότε, προκύπτει ένα πρότυπο που θυμίζει μία σκακιέρα, εναλλάσσοντας τον χρωματισμό των κελιών από άσπρο σε μαύρο κοκ. Το αποτέλεσμα της διαδικασίας αυτής παρουσιάζεται στην Εικόνα 3.3 και ο κανόνας που δημιουργεί αυτό το μοτίβο είναι ο 250 [18].



Εικόνα 3.4
Πρότυπο και γραφική αναπαράσταση του κανόνα 250.

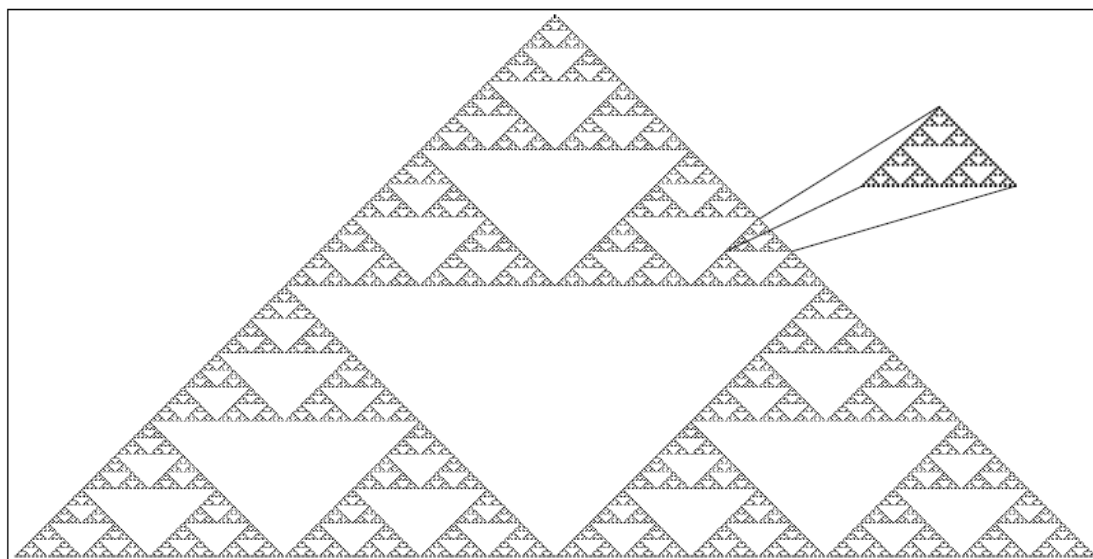
Τα πρότυπα τέτοιου είδους θεωρούνται απλά και λίγο πολύ προβλέψιμα, ωστόσο η εφαρμογή τους σε τεχνικές διαμόρφωσης ηλεκτρικής AC τάσης στηρίζεται κυρίως σε αυτά.

Η παρακάτω Εικόνα 3.4, εμφανίζει το πρότυπο που παράγεται από τον κανόνα 90 με την τεχνική που είδαμε στις προηγούμενες περιπτώσεις. Η λογική του κανόνα 90 είναι να χρωματίζει το κεντρικό κελί τη επόμενης γενεάς μαύρο, όταν ένα μόνο γειτονικό κελί της προηγούμενης γενεάς ήταν μαύρο.



Εικόνα 3.5
Πρότυπο και γραφική αναπαράσταση του κανόνα 90.

Η εφαρμογή του κανόνα 90 δημιουργεί μια όχι και τόσο απλή αναπαράσταση. Αν όμως τρέξουμε την εξέλιξη του CA για αρκετά βήματα, τότε εμφανίζεται ένα αρκετά περίπλοκο μοτίβο. (Εικόνα 3.5).



Εικόνα 3.6
Το πρότυπο του κανόνα 90 μετά από αρκετά βήματα εξέλιξης όπου απεικονίζονται μικρά αντίγραφα του συνολικού προτύπου.

Όσο όμως και αν φαίνεται σύνθετο, το μοτίβο έχει μία πολύ σαφή κανονικότητα, καθώς εύκολα διακρίνει κάποιος τα ένθετα τρίγωνα που το συνθέτουν. Εστιάζοντας περισσότερο εικονίζεται η ικανότητα των CA να αναπαράγουν τον εαυτό τους. Καθένα από τα κομμάτια που συνθέτουν το μοτίβο είναι ουσιαστικά ένα μικρό

εξαιρετικά περίπλοκο και αν παρουσιάζεται ένα σύστημα, βασίζεται σε απλούς κανόνες και ξεκινά από απλές αρχικές συνθήκες. Το θεμελιώδες αυτό αξίωμα είναι τελικά το πρίσμα που ξεδιαλώνει την πολυπλοκότητα όπως την αντιλαμβανόμαστε στην φύση [18]. Την θεωρία αυτή την βλέπουμε να εμφανίζεται ως βιολογική διεργασία σε οργανισμούς που η ανάπτυξή τους προσομοιάζει τα Κυψελωτά Αυτόματα (Εικόνα 3.8)

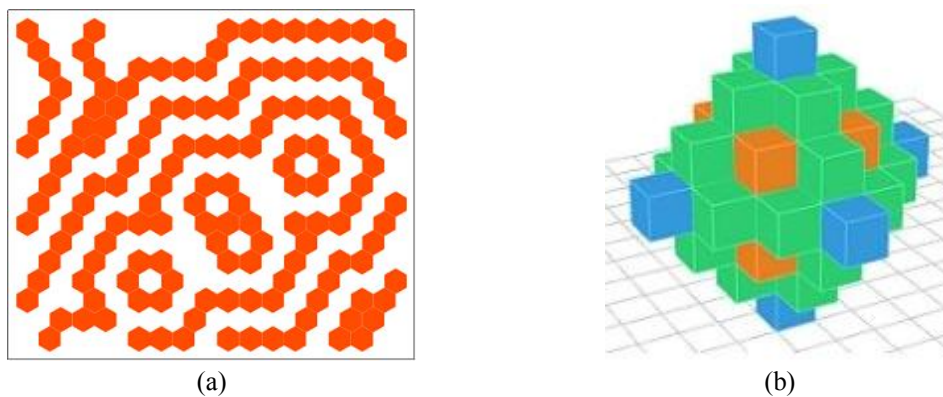


Εικόνα 3.8

Ο θαλάσσιος οργανισμός *Conus textile* εμφανίζει στο κέλυφος του ένα πρότυπο CA.

3.3 Πολυδιάστατα Κυψελωτά Αυτόματα.

Εκτός από τα μονοδιάστατα Κυψελωτά Αυτόματα υπάρχουν και τα πολυδιάστατα που μπορούν να έχουν δυο, τρεις ,... έως N διαστάσεις. Η εξέλιξη ενός πολυδιάστατου CA ξεκινά από ένα κύτταρο και διευρύνεται ταυτόχρονα προς κάθε διάσταση καθώς αλλάζουν οι γενιές (ή βήματα). Οι κανόνες μετατροπής των πολυδιάστατων CA γίνονται πιο σύνθετοι καθώς αυξάνονται οι διαστάσεις. Τα πολυδιάστατα CA θεωρούνται πολύπλοκα συστήματα και γι' αυτό τον λόγο απαιτούν πολλές και επίμονες υπολογιστικές πράξεις. Αυτός είναι και ο κύριος λόγος που τα κάνουν δύσχρηστα, με αποτέλεσμα στις περισσότερες εφαρμογές να χρησιμοποιούνται Κυψελωτά Αυτόματα μόνο δύο και τριών διαστάσεων. Ωστόσο, τα πολυδιάστατα CA είναι κατάλληλα για την επίλυση δύσκολων προβλημάτων, την προσομοίωση πολύπλοκων διεργασιών και την πρόβλεψη της συμπεριφοράς συστημάτων.

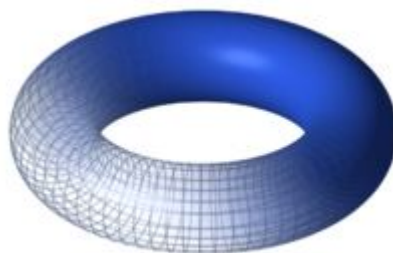


Εικόνα 3.9

Σχηματισμοί κελιών CA: a) 2D πλέγμα με μορφή κελιού εξάγωνο, b) 3D πλέγμα με μορφή κελιού κύβο.

3.4 Οριακά κύτταρα στο πλέγμα CA.

Τα Κυψελωτά Αυτοματοποιημένα συστήματα τα συναντάμε κυρίως σε ένα πεπερασμένο πλέγμα ανάπτυξης παρά σε ένα άπειρο πλέγμα. Στην μία διάσταση το πλέγμα εμφανίζεται ως μία αλυσίδα κελιών, στις δύο διαστάσεις το πλέγμα έχει την μορφή ενός πίνακα, στις τρεις διαστάσεις το πλέγμα έχει την μορφή του χώρου ενώ σε περισσότερες διαστάσεις το πλέγμα είναι ένα υπέρ-σύμπαν. Το προφανές πρόβλημα με τα πεπερασμένα πλέγματα είναι πώς να διαχειρίζεται ένα κυτταρικό αυτόματο σύστημα τα κελιά του στα άκρα, καθώς ο αριθμός τους αυξάνεται με την αύξηση των διαστάσεων και των γενεών. Ο τρόπος χειρισμού τους επηρεάζει σημαντικά το σχήμα της εξέλιξης σε όλο το Κυψελωτό Αυτόματο. Μία μέθοδος που επικρατεί λόγω της απλότητας της, είναι να παραμείνουν οι τιμές των κυττάρων στα όρια σταθερές. Μια άλλη μέθοδος είναι να ορίσουμε διαφορετικά τις γειτονιές για αυτά τα κύτταρα. Δηλαδή να μπορούσαμε να πούμε ότι έχουν λιγότερους γείτονες. Αλλά τότε θα έπρεπε να ορισθούν νέοι κανόνες για τα ακριανά κελιά. Τέλος μία τρίτη λύση είναι να γειτονεύουν με τα αντίστοιχα απέναντι άκρα τους. Για παράδειγμα στην περίπτωση ενός πεπερασμένου διδιάστατου πλέγματος θα έπρεπε να έρθουν σε επαφή οι απέναντι πλευρές του, δημιουργώντας με αυτό τον τρόπο μία τοροειδή διαρρύθμιση στο Κυψελωτό Αυτόματο [15] (Εικόνα 3.10).

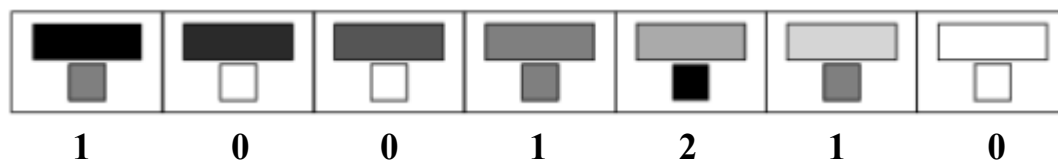


Εικόνα 3.10

Παράδειγμα τοροειδούς διαρρύθμισης διδιάστατου Κυψελωτού Αυτόματου.

3.5 Ολοκληρωτικά Κυψελωτά Αυτόματα.

Ένα ολοκληρωτικό Κυψελωτό Αυτόματο είναι ένα αυτοματοποιημένο σύστημα στο οποίο οι κανόνες εξαρτώνται μόνο από τον μέσο όρο των τιμών των κυττάρων σε μια γειτονιά (Εικόνα 3.11).

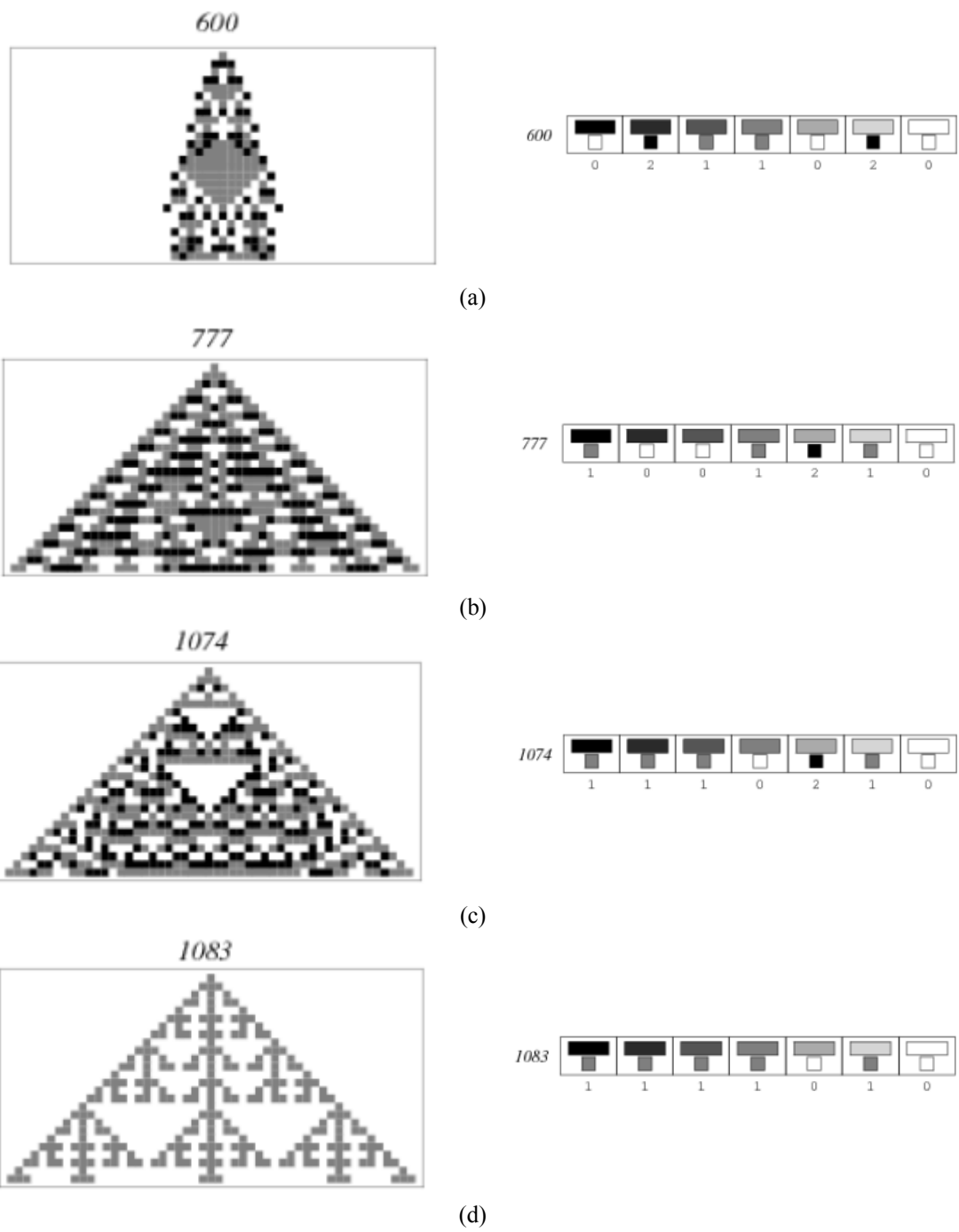


Εικόνα 3.11

Γραφική αναπαράσταση του ολοκληρωτικού κανόνα 777.

Όπως είδαμε παραπάνω στα μονοδιάστατα CA, η εξέλιξη ενός μονοδιάστατου ολοκληρωτικού Κυψελωτού Αυτόματου μπορεί να περιγραφεί πλήρως, από έναν πίνακα που προσδιορίζει την κατάσταση που θα έχει ένα δεδομένο κελί στην επόμενη γενιά με βάση τη **μέση** τιμή του εαυτού του και των γειτόνων του. Δηλαδή την μέση τιμή που προκύπτει από την αξία του ίδιου του κυττάρου και την αξία των κυττάρων που βρίσκονται δεξιά και αριστερά του.

Στο παραπάνω γραφικό διάγραμμα, οι πιθανές μέσες τιμές των τριών γειτονικών κυττάρων κωδικοποιούνται με 7 χρώματα (ή 7 αριθμητικές τιμές) και εμφανίζονται στην πάνω σειρά κάθε πίνακα ενώ η προκύπτουσα τιμή που λαμβάνει το κεντρικό κύτταρο στην επόμενη γενιά φαίνεται αμέσως μετά στο κέντρο. Ο κανόνας που περιγράφεται στην Εικόνα 3.11 είναι ο κανόνας 777 ($777_{10} = 1001210_3$) και το πρότυπο από την εφαρμογή του σε ένα μονοδιάστατο ολοκληρωτικό CA απεικονίζεται, μεταξύ άλλων, στην ακόλουθη Εικόνα 3.12. [17].



Εικόνα 3.12

Πρότυπο και γραφική απεικόνιση ολοκληρωτικού CA: a) ολοκληρωτικός κανόνας 600, b) ολοκληρωτικός κανόνας 777, c) ολοκληρωτικός κανόνας 1074 και d) ολοκληρωτικός κανόνας 1083.

3.6 Εφαρμογές Κυψελωτών Αυτομάτων.

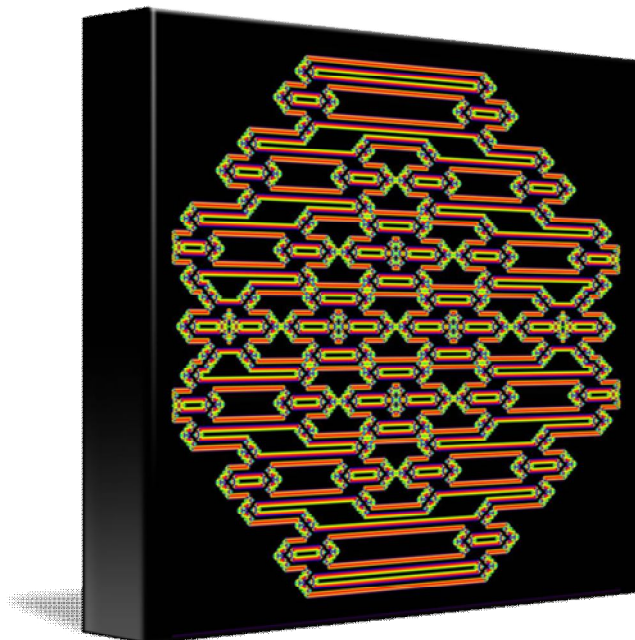
Τα τελευταία χρόνια, τα Κυψελωτά Αυτόματα έχουν εισαχθεί από την βιολογία και την χημεία, προσομοιώνοντας βιολογικές και χημικές διεργασίες, μέχρι τους επεξεργαστές H/Y, όπου έχουν αναπτυχθεί διαμορφωμένες συστοιχίες επεξεργαστών Κυψελοειδούς Αυτοματισμού, με κυτταρική αλληλεπίδραση. Μετά την έκδοση του βιβλίου "A New Kind of Science", ο S. Wolfram υποστήριξε ότι, τα CA είναι το κλειδί

για την κατανόηση μιας ποικιλίας θεμάτων, συμπεριλαμβανομένης και της φυσικής. Επιπρόσθετα τα Κυψελωτά Αυτόματα εφαρμόστηκαν στα μαθηματικά, στην κρυπτογράφηση καθώς και στην κωδικοποίηση διόρθωσης σφαλμάτων κατά την μετάδοση δεδομένων [15].

Εκτός των παραπάνω, τα Κυψελωτά Αυτόματα υπήρξε έδαφος να εισέλθουν:

- Στην επεξεργασία εικόνας και στην υπολογιστική όραση [20][21],
- Στα γραφικά H/Y, που με την χρήση τους αναπτύχθηκαν μέθοδοι γραφικών μετασχηματισμών και μορφοποίησης [19][16],
- Στην προσομοίωση της οδικής κυκλοφοριακής κίνησης και στην εφαρμογή νέων μεθόδων, βέλτιστης διαχείρισης και ελέγχου φωτεινών σηματοδοτών [22][23],
- Στην πρόβλεψη εξάπλωσης δασικών πυρκαγιών, ώστε να αναπτυχθούν βέλτιστα σχέδια κατάσβεσης [24][25],
- Στην δημιουργία και σύνθεση μουσικής [26] κτλ.

Είναι προφανές ότι τα CA με την απλότητα που προσφέρουν, εκτός από το σύνολο των επιστημών και την τεχνολογία που έχουν διεισδύσει, εμπνέουν και καλλιτεχνικές δημιουργίες στην μουσική, στην γλυπτική, στα εικαστικά κτλ (Εικόνα 3.12).



Artist: Rafael Espericueta

Collection: Math

Description: Evolved from a single line of ones in an ocean of zeros, this is generation 1231. This cellular automata's transition rules are to sum the squares of the 9 nearest neighbours, modulo 256.

Εικόνα 3.13

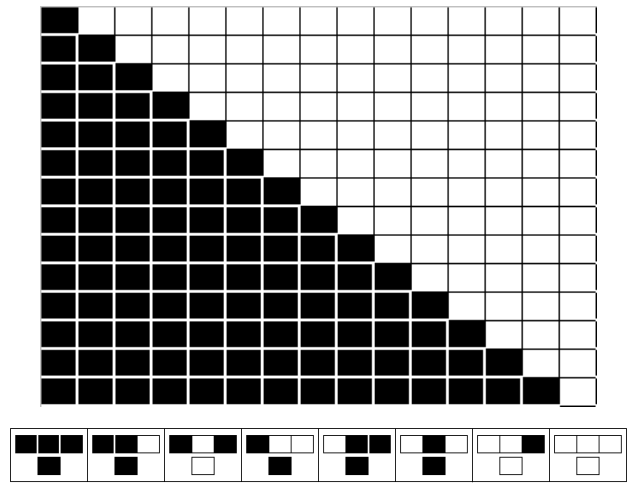
Εικαστική δημιουργία εμπνευσμένη από τα Κυψελωτά Αυτόματα.

4. Σχεδίαση του ελεγκτή Κυψελωτής Αυτοματοποίησης.

Ο έλεγχος της τάσης στην έξοδο του ελεγκτή που προτείνουμε, πραγματοποιείται ελέγχοντας αντίστοιχα τους ημιαγωγικούς διακόπτες του AC Chopper, στο κύκλωμα ισχύος όπως ήδη αναφέρθηκε. Η αγωγή και η αποκοπή των ηλεκτρονικών διακοπών γίνεται με τετραγωνικούς παλμούς που εφαρμόζονται στις πύλες των FETs. Η λογική κατάσταση των παλμών καθορίζει αντίστοιχα την διέλευση ή την διακοπή του ρεύματος μέσα από τους ημιαγωγούς. Τα μονοδιάστατα δυαδικά CA που υιοθετούνται από τον ελεγκτή, έχουν σκοπό να παράγουν τετραγωνικούς παλμούς που η ανάπτυξή τους στηρίζεται και προσομοιάζει τα 256 πρότυπα των κανόνων. Η θεωρία των CA ταιριάζει για την παραγωγή ψηφιακών παλμών γιατί τα σήματα παλμών έχουν μονοδιάστατη δομή και δυαδική κατάσταση ($0V \rightarrow$ λογικό '0', $3.3V \rightarrow$ λογικό '1') παρόμοια με τα μονοδιάστατα δυαδικά Κυψελωτά Αυτόματα.

4.1 Ανάπτυξη σημάτων από Κυψελωτά Αυτόματα.

Αρχικά, η ύπαρξη ενός Κυψελωτού Αυτόματου απαιτεί ένα πλέγμα όπου πάνω σε αυτό αναπτύσσεται μία οντότητα - κύτταρο. Συγκεκριμένα, για την δημιουργία ενός σήματος χρειάζεται ένα πεπερασμένο μονοδιάστατο πλέγμα που ομοιάζει με μία αλυσίδα κελιών. Στο πλέγμα αυτό, απαραίτητη προϋπόθεση για να αναπτυχθεί το CA είναι να αρχικοποιηθεί ένα κελί «κύτταρο» με λογική κατάσταση '1'. Η Εικόνα 4.1 που ακολουθεί, παρουσιάζει το πρότυπο του κανόνα 220, όπου η αρχικοποίηση ή με άλλα λόγια η τοποθέτηση του σπόρου (seed) στο πλέγμα, έγινε στο πρώτο κελί που βρίσκεται αριστερά. Η τιμή του κελιού της επόμενης γενεάς εξαρτάται από την τιμή που είχε το ίδιο και οι γείτονές του πριν (δεξιά και αριστερά), καθώς και από το αποτέλεσμα των λογικών μετατροπών του κανόνα.

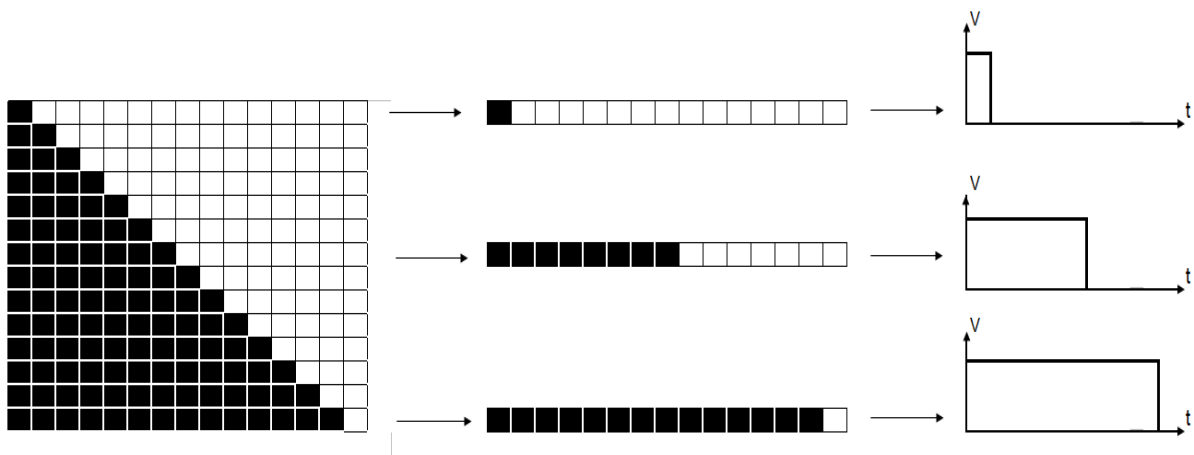


Εικόνα 4.1

Εξέλιξη μονοδιάστατου Κυψελωτού Αυτόματου με βάση τον κανόνα 220.

Η εξέλιξη του CA από βήμα σε βήμα (ή από γενιά σε γενιά), δίνει μία μορφή ορθογωνίου τριγώνου στο πρότυπο. Κάνοντας τον συλλογισμό ότι ένα bit μπορεί να αντιπροσωπεύσει την λογική κατάσταση ενός κελιού, το CA μπορεί να πάρει υλική μορφή σε ένα ψηφιακό κύκλωμα. Συνεπώς το πεπερασμένο μήκος της αλυσίδας των κελιών του CA, αναπαρίσταται ως μία ψηφιολέξη όπου πάνω σε αυτή επιτελείται η εξέλιξη των «κυττάρων». Η ψηφιολέξη, μπορεί να αποθηκευθεί σε ένα καταχωρητή με εύρος bits, όσο και το εύρος του πλέγματος. Η πληροφορία που φέρει ο καταχωρητής δύναται με αυτό τον τρόπο να επεξεργαστεί περαιτέρω και να δημιουργήσει ένα σήμα.

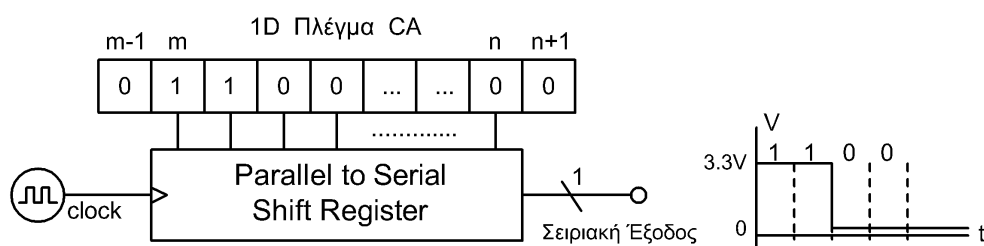
Βλέποντας με μία δεύτερη ματιά το ίδιο πρότυπο στην Εικόνα 4.2, παρατηρούμε ότι ο κανόνας 220 κατασκευάζει ένα παλμό που αρχικά έχει μικρό εύρος και καθώς εξελίσσεται ο αλγόριθμος, σταδιακά, αυξάνει το εύρος του λόγω της κατάστασης των κελιών που βρίσκονται σε λογικό '1' (Εικόνα 4.2).



Εικόνα 4.2

Διαδικασία διεύρυνσης του εύρους τετραγωνικού παλμού με τον κανόνα 220.

Επειδή όμως οι ψηφιακοί παλμοί είναι μονοδιάστατα σήματα που η κατάσταση τους μεταβάλλεται στο χρόνο, πρέπει η πληροφορία της δομής του παλμού που εμπεριέχει η ψηφιολέξη να εξαχθεί σειριακά. Αυτό επιτυγχάνεται κυκλωματικά με έναν παράλληλο σε σειριακό καταχωρητή ολίσθησης (parallel to serial shift register). Εξαιρέση στην μετάδοση, αποτελούν τα οριακά κελιά του πλέγματος τα οποία δεν λαμβάνονται υπόψη. Για λόγους απλότητας και κατανόησης δεν εμφανίζονται στην Εικόνα 4.2, αλλά εννοούνται ότι υπάρχουν στα άκρα της αλυσίδας κελιών. Σύμφωνα με όσα ειπώθηκαν στο κεφάλαιο 3.4, τα συγκεκριμένα κελιά επιλέχθηκε να έχουν σταθερές μηδενικές τιμές δεδομένου ότι, η συμμετοχή τους στο ωφέλιμο πλέγμα από m έως n , της Εικόνας 4.3, δεν υφίσταται. Η παραπάνω διαδικασία γεννά ένα μονοδιάστατο σήμα που η λογική του κατάσταση μεταβάλλεται στον χρόνο. Η συχνότητα χρονισμού του καταχωρητή ολίσθησης, επηρεάζει τον χρόνο μετάδοσης της παράλληλης πληροφορίας και κατά συνέπεια την συχνότητα του εξαγόμενου παλμού (Εικόνα 4.3). Μία άλλη προσέγγιση για την μετάδοση του σήματος είναι να χρησιμοποιηθεί αντί του parallel to serial shift register, ένας πολυπλέκτης. Σκοπός του πολυπλέκτη είναι να εξάγει bit προς bit, την παράλληλη πληροφορία που λαμβάνει από τον καταχωρητή που βρίσκεται αποθηκευμένη η ψηφιολέξη. Όσο πιο γρήγορα σαρώνονται τα κανάλια του πολυπλέκτη, το ένα μετά το άλλο, τόσο γρηγορότερος θα είναι ο ρυθμός μετάδοσης, ή αλλιώς η συχνότητα, του παλμού στην έξοδο.

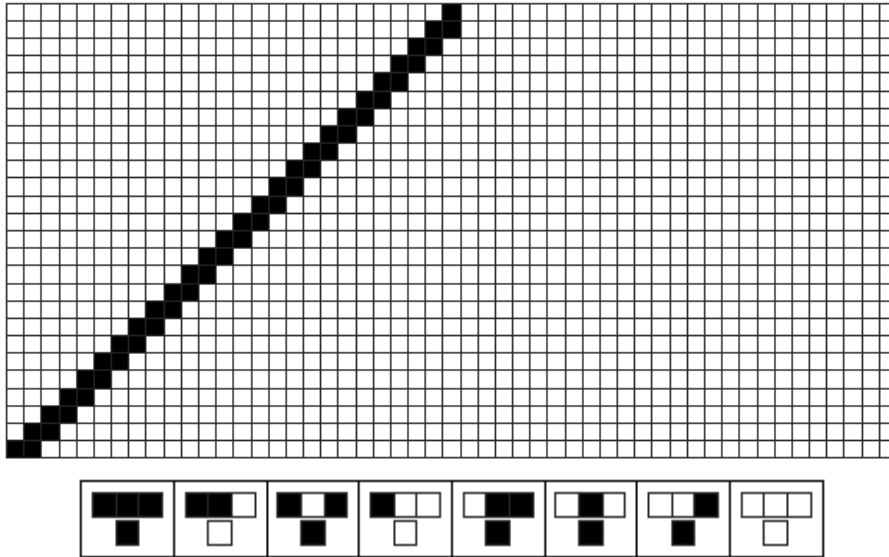


Εικόνα 4.3

Δημιουργία σήματος μέσω σειριακής μετάδοσης της πληροφορίας του Κυψελωτού Αυτόματου.

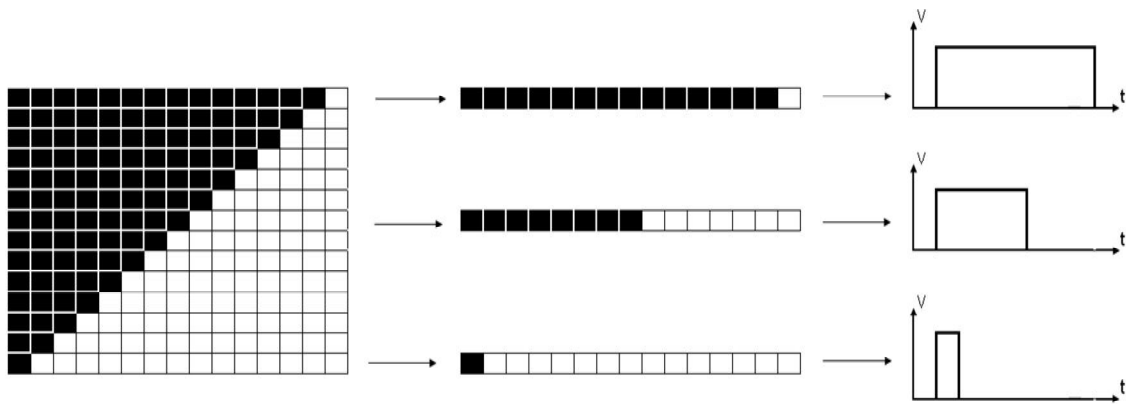
Ο κανόνας 220 αναπαράγει στο CA, ένα αντίστοιχο πρότυπο, που με την σειρά του, δημιουργεί ένα παλμό με αυξανόμενο εύρος από γενιά σε γενιά. Το ερώτημα που τίθεται τώρα όμως είναι, με ποιό τρόπο ο παραγόμενος παλμός μπορεί να μειώσει το εύρος του;

Στην Εικόνα 4.4 που ακολουθεί, παρουσιάζεται ο κανόνας 174 με το πρότυπο του σε ένα δυαδικό μονοδιάστατο Κυψελωτό Αυτόματο.



Εικόνα 4.4
Πρότυπο και γραφική αναπαράσταση του κανόνα 174.

Εφαρμόζοντας τον κανόνα 174 στο πλέγμα του CA που δημιουργήθηκε από την προηγούμενη εφαρμογή του κανόνα 220 παρατηρούμε ότι αναπτύσσεται ένα πρότυπο με μορφή ανεστραμμένου τριγώνου σε σχέση με αυτό της Εικόνας 4.2, το οποίο φθίνει σταδιακά από γενιά σε γενιά (Εικόνα 4.5).



Εικόνα 4.5
Διαδικασία περιορισμού του εύρους τετραγωνικού παλμού με τον κανόνα 174.

Από το πρότυπο που προκύπτει, γεννιέται μία αντίστοιχη μορφή παλμού, που καθώς αλλάζουν οι γενιές μειώνεται το εύρος του, λόγω της κατάστασης των κελιών που βρίσκονται σε λογικό '0'.

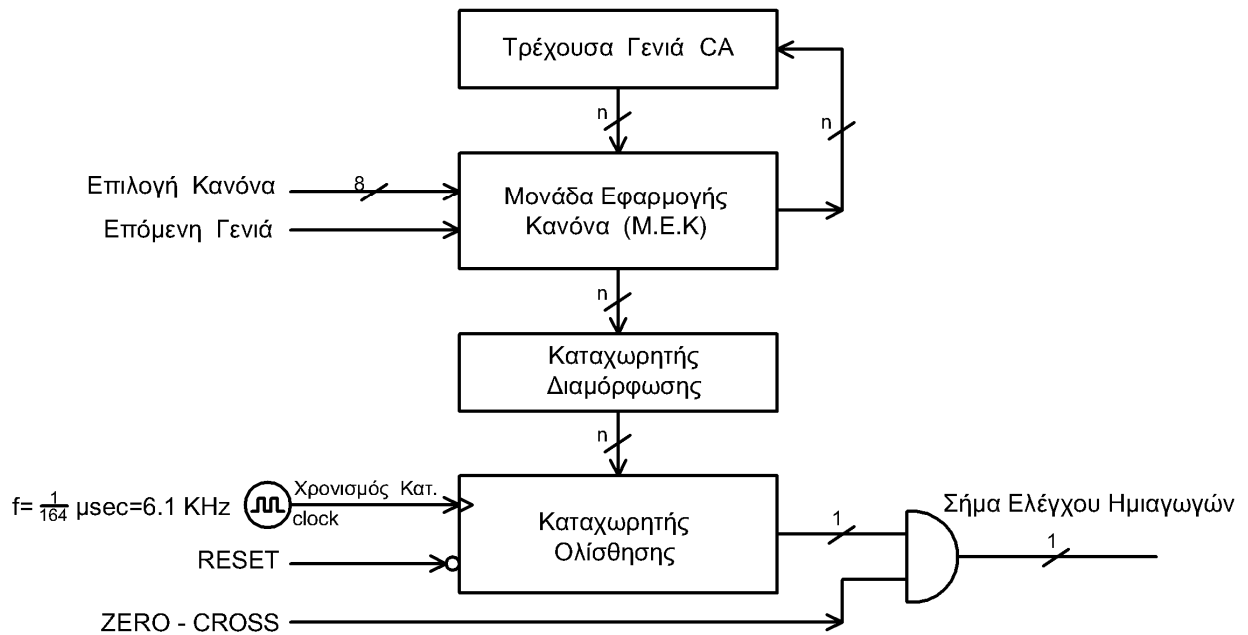
Γίνεται λοιπόν σαφές ότι η λογική τιμή κάθε κελιού στο πλέγμα, καθορίζει το εύρος των λογικών καταστάσεων ('0' ή '1') του παλμού και κατ' επέκταση, έχει την έννοια του σταθμικού βήματος στην τελική έξοδο του ελεγκτή. Όσα περισσότερα είναι τα σταθμικά βήματα, τόσο μεγαλύτερο είναι το εύρος διαφορετικών τιμών που μπορεί

να αποδώσει ο ελεγκτής. Από την άλλη πλευρά, οι γενιές εξέλιξης του CA είναι αυτές που αναλαμβάνουν να αναπαράγουν τον παλμό από την προηγούμενη κατάσταση, λαμβάνοντας υπόψη την λογική δυαδική πληροφορία που φέρουν τα «κύτταρα - κελιά». Βλέπουμε ότι αριθμός κελιών και γενιές είναι δύο μεγέθη αλληλένδετα. Όσο περισσότερα είναι τα κελιά στο πλέγμα τόσο περισσότερες γενιές χρειάζονται για να συγκροτηθεί και να αναλωθεί η τελική πληροφορία.

Τα όσα αναφέρθηκαν μέχρι τώρα σε αυτό το κεφάλαιο, αποτελούν μία ευφυή τεχνική δημιουργίας PWM παλμών που στηρίζονται σε Κυψελωτά Αυτόματα. Η γέννηση του παλμού ξεκινά από την οριοθέτηση του σπόρου (seed) στο πλέγμα και την αρχικοποίηση του, με λογικό '1'. Η αυξομείωση του Duty Cycle επιτυγχάνεται από τις μετατροπές που ορίζουν οι κανόνες 220 και 174 κατά περίπτωση. Η συχνότητα των παλμών, καθορίζεται από την συχνότητα χρονισμού του κυκλώματος σειριακής μετάδοσης της ψηφιολέξης. Στην παρούσα σχεδιαστική ιδέα, αναδεικνύεται η δύναμη της απλότητας των Κυψελωτών Αυτόματων, σε αντίθεση με τις συμβατικές μεθόδους που παρουσιάζουν αυξημένη πολυπλοκότητα τόσο στο κομμάτι του υλικού όσο και το κομμάτι του λογισμικού. Παράδειγμα αποτελούν τα κανάλια PWM των Μικροελεγκτών (M/E). Εκτός από τα κυκλώματα παραγωγής PWM παλμών που φέρουν, απαιτούν και ένα αριθμό εντολών για την ρύθμιση της λειτουργίας των διατάξεων. Η ανάπτυξη παλμών που στηρίζεται στα Κυψελωτά Αυτόματα είναι ευκολότερη και γρηγορότερη, καθώς επίσης και πολυεπίπεδη επειδή παρέχει την δυνατότητα δημιουργίας μιας μεγάλης ποικιλίας σημάτων που στηρίζονται στους 256 κανόνες. Τα ψηφιακά σήματα στην έξοδο παίρνουν μορφή από το πρότυπο που προσφέρει η επιλογή ενός κανόνα ή το αποτέλεσμα μίας ακολουθίας κανόνων. Κάθε κανόνας έχει ένα ιδιαίτερο πρότυπο και κρίνεται το αν ταιριάζει σε κάποια εφαρμογή, από το αποτέλεσμα που παράγει.

4.2 Λογική Μονάδα Κυτταρικής Αυτοματοποίησης.

Με βάση όλα όσα αναπτύχθηκαν σχετικά με την δημιουργία σημάτων που στηρίζονται στην θεωρία των CA, η Εικόνα 4.6 που ακολουθεί παρουσιάζει το block διάγραμμα της λογικής μονάδας Κυτταρικής Αυτοματοποίησης του ελεγκτή μας. Η λογική μονάδα Κυτταρικής Αυτοματοποίησης αποτελεί το βασικότερο συστατικό του συστήματος επειδή από αυτή γεννιούνται τα σήματα ελέγχου των ημιαγωγικών διακοπών.



Εικόνα 4.6
Block διάγραμμα της Λογικής Μονάδας Κυτταρικής Αυτοματοποίησης.

Στο block διάγραμμα της λογικής μονάδας, διακρίνονται:

Ο Καταχωρητής Τρέχουσας Γενιάς CA. Ο ρόλο που έχει ο καταχωρητής είναι να συγκρατεί την τρέχουσα δυαδική πληροφορία των κελιών του πλέγματος από την οποία αναπαράγεται το Κυψελωτό Αυτόματο. Η εξέλιξη του CA στηρίζεται στα δεδομένα που παρέχει ο καταχωρητής Τρέχουσας Γενιάς και από αυτόν εκκινεί πάντα το CA επειδή περιέχει τον αρχικό σπόρο seed. Το περιεχόμενο του καταχωρητή ανανεώνεται σε κάθε γενιά και τα προηγούμενα δεδομένα που είχε χάνονται.

Ο Καταχωρητής Διαμόρφωσης. Σε αυτόν αποθηκεύεται η δυαδική πληροφορία που προκύπτει από το αποτέλεσμα της ψηφιακής μετατροπής που επιβάλλει ο κανόνας στα δεδομένα του καταχωρητή Τρέχουσας Γενιάς. Η πληροφορία που περιέχει ο καταχωρητής Διαμόρφωσης, μεταβιβάζεται περεταιίρω για σειριακή μετάδοση. Το περιεχόμενο του καταχωρητή είναι αυτό που καθορίζει την μορφή του σήματος διαμόρφωσης.

Η Είσοδος Επιλογής Κανόνα από την Βάση. Η βάση κανόνων περιέχει την δυαδική πληροφορία αναπαράσταση των 256 κανόνων. Το αποτέλεσμα κάθε κανόνα προκύπτει από τις 8 πιθανές δυαδικές τιμές που μπορεί να πάρουν τριάδες κελιών (κεντρικό κελί με τους γείτονές του, δεξιά και αριστερά) πάνω στο μονοδιάστατο πλέγμα. Η εκλογή του κανόνα γίνεται από τον χρήστη και εισέρχεται στο CA από την 8bit είσοδο επιλογής κανόνα..

Η Μονάδα Εφαρμογής Κανόνων. Στην μονάδα αυτή γεννιέται η επόμενη γενιά του CA, με βάση τον κανόνα που έχει επιλεγεί. Τα δεδομένα της τρέχουσας γενιάς από τον αντίστοιχο καταχωρητή, εισέρχονται στην μονάδα και ομαδοποιούνται ανά τριάδες (κεντρικό bit με τους δύο γείτονες). Η λογική κατάσταση κάθε bit της επόμενης γενιάς προκύπτει από την μέθοδο ψηφιακής μετατροπής του εκάστοτε κανόνα που λαμβάνει υπόψη του την λογική κατάσταση που είχε το ίδιο bit και τα γειτονικά του στην προηγούμενη γενιά. Η ψηφιακή μετατροπή γίνεται σύγχρονα για όλα τα bits και στο τέλος το αποτέλεσμα ανανεώνει τα περιεχόμενα των καταχωρητών Τρέχουσας Γενιάς και Διαμόρφωσης, ώστε η μονάδα να είναι έτοιμη για το επόμενο βήμα εξέλιξης.

Ο Καταχωρητής Ολίσθησης. Ο καταχωρητής Ολίσθησης όπως έχουμε είδη περιγράψει, αναλαμβάνει να εξάγει το σήμα διαμόρφωσης. Η πληροφορία του σήματος διαμόρφωσης ανατίθεται σε αυτόν από τον καταχωρητή Διαμόρφωσης. Για να αποδοθεί η μονοδιάστατη δομή στο σήμα διαμόρφωσης, απαιτείται τα δεδομένα που εισέρχονται στον ολισθητή να μεταδοθούν σειριακά. Η μετάδοση του σήματος από τον καταχωρητή υποστηρίζεται από ένα εξωτερικό παλμό ρολογιού κατάλληλης συχνότητας. Η συχνότητα των παλμών χρονισμού του καταχωρητή Ολίσθησης έχει άμεση σχέση με τον ρυθμό μετάδοσης και συνεπώς με την συχνότητα του σήματος διαμόρφωσης.

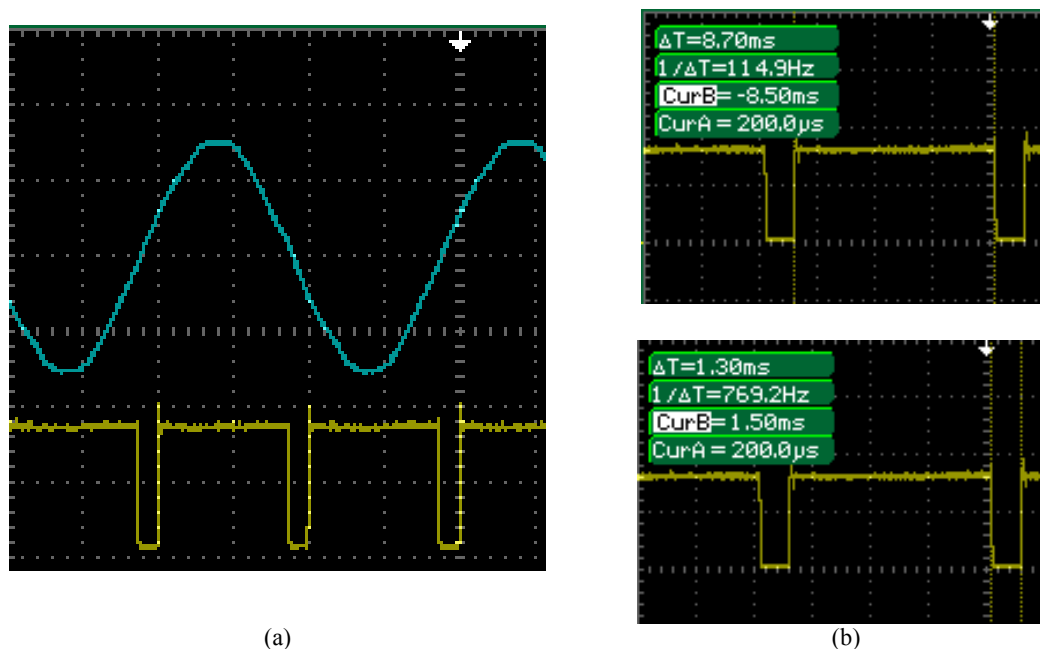
Ολοκληρώνοντας η **Λογική Μονάδα Κυτταρικής Αυτοματοποίησης** αποτελεί την καρδιά του συστήματος μας. Η λειτουργία της είναι σύγχρονη και για αυτό τον λόγο θεωρείται κατάλληλη για συστήματα πραγματικού χρόνου όπως, ο ελεγκτής τάσης που παρουσιάζουμε.

4.3 Διαμόρφωση εναλλασσόμενης τάσης με σήματα CA.

Ο προσανατολισμός του ελεγκτή, είναι τέτοιος ώστε να διαχειρίζεται φορτία εναλλασσόμενης τάσης που συνδέονται στο δίκτυο των 230V/50Hz. Το γεγονός αυτό μας κατευθύνει από μόνο του, στο να οριοθετηθούν τα χωρικά όρια του πλέγματος που αναπτύσσεται το CA, στα χωρικά όρια μίας ημιπεριόδου. Απαιτείται λοιπόν, ο χρόνος μετάδοσης της παράλληλης πληροφορίας των κελιών, να καταναλώνεται σε 10msec, όσο δηλαδή ο χρόνος που διαρκεί μία ημιπερίοδος (για $f=50\text{Hz} \rightarrow T=0.02\text{sec}$ οπότε $T/2= 0.01 \text{ sec}$ ή 10msec). Το αποτέλεσμα συγχρονισμού των δύο μεγεθών αντανακλάται στην μορφή της διαμορφωμένης τάσης στην έξοδο. Η σύνθεση της τάσης, ακολουθεί την μορφή του προτύπου που σχηματίζεται από τον

εκάστοτε κανόνα, βήμα προς βήμα. Ο συγχρονισμός, πραγματοποιείται τόσο για τις θετικές όσο και για τις αρνητικές ημιπεριόδους, με αποτέλεσμα η διαμορφωμένη τάση εξόδου να έχει συμμετρική μορφή στις θετικές και αρνητικές τιμές.

Εκ των πραγμάτων λοιπόν, το σύστημα πρέπει να γνωρίζει με κάποιο τρόπο πότε ξεκινά μία ημιπερίοδος. Αυτό πραγματοποιείται με ένα κύκλωμα ανίχνευσης διέλευσης από το μηδέν, Zero – Cross Detector (ZC), της εναλλασσόμενης τάσης του δικτύου. Στην Εικόνα 4.7a, απεικονίζεται το σήμα ZC που παράγει το κύκλωμα ανίχνευσης διέλευσης από το μηδέν. Όταν η εναλλασσόμενη τάση διέρχεται από τιμές που πλησιάζουν στο μηδέν, το σήμα παρουσιάζει λογικό ‘0’ για ένα πολύ στενό χρονικό περιθώριο της τάξης των 1.30msec (Εικόνα 4.7b). Αντίθετα για τις υπόλοιπες τιμές που ανακτά η τάση του δικτύου, το σήμα βρίσκεται σε λογικό ‘1’ για διάστημα 8.70msec (Εικόνα 4.7b).



Εικόνα 4.7

Μορφή Zero - Cross παλμού: a) Σύσχετιση παλμού με την εναλλασσόμενη τάση του δικτύου, b) Χρόνοι λογικών καταστάσεων παλμών Zero – Cross.

Η σειριακή μετάδοση του σήματος ελέγχου των ημιαγωγών, πρέπει να γίνεται όταν το σήμα ZC βρίσκεται σε λογικό ‘1’. Επιπρόσθετα στο ίδιο χρονικό διάστημα, θα πρέπει να μεταδίδεται ολόκληρη η παράλληλη πληροφορία από τον καταχωρητή Ολίσθησης στις πύλες των ημιαγωγικών διακοπών. Συνεπώς η περίοδος του παλμού που χρονίζει τον καταχωρητή ολίσθησης, προκύπτει από το πηλίκο της διαίρεσης του χρονικού διαστήματος που παλμός ZC, που βρίσκεται σε λογικό ‘1’, προς τον αριθμό των bits που έχει ο καταχωρητής ολίσθησης. Δηλαδή το χρονικό άθροισμα των

παλμών που απαιτούνται για την μετάδοση όλων των bits ισούται με το χρονικό διάστημα του παλμού ZC, όταν βρίσκεται σε λογικό '1'.

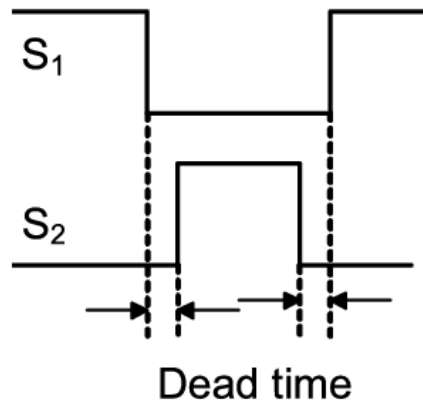
Ο μέγιστος αριθμός των σταθμικών βημάτων που θα παρέχει ο ελεγκτής είναι άμεσα συνυφασμένος με τον αριθμό των κελιών που έχει το πλέγμα του CA και συμπίπτει με τον αριθμό των bits, του καταχωρητή Ολίσθησης. Στον ελεγκτή που σχεδιάζουμε επιλέχθηκε ο αριθμός των μέγιστων σταθμικών βημάτων να είναι $N=64$. Αυτό συνεπάγεται ότι ο αριθμός των κελιών στο πλέγμα του CA καθώς και των bits των καταχωρητών στην λογική μονάδα Κυτταρικής Αυτοματοποίησης είναι ό ίδιος με τον μέγιστο αριθμό σταθμικών βημάτων. Άρα για να μεταδοθεί σειριακά η λογική κατάσταση των bits που συνθέτουν την μορφή του σήματος, απαιτείται κάθε bits να έχει παρουσία στην έξοδο για χρόνο:

$$t_{reg} = \frac{t_{ZC}}{N} = \frac{8.7msec}{64} \approx 136\mu sec$$

Ο χρόνος των 136μsec που προκύπτει, συμπίπτει με τον περίοδο του παλμού που χρονίζει τον καταχωρητή Ολίσθησης ή το κύκλωμα επιλογής καναλιού στην περίπτωση που η σειριακή μετάδοση γίνει με πολυπλέκτη.

Επομένως, αν στην συγκρότηση του σήματος διαμόρφωσης συμμετέχει η λογική κατάσταση ενός μόνου κελιού σε κάθε βήμα, θα χρειαστούν 64 γενιές για να ανακτηθεί η τελική του μορφή. Στην περίπτωση που στην συγκρότηση του σήματος διαμόρφωσης, συμμετέχει η λογική κατάσταση δύο κελιών σε κάθε βήμα, θα χρειαστούν $64/2=32$ γενιές για να ανακτηθεί η τελική του μορφή κοκ. Βλέπουμε λοιπόν ότι υπάρχει μία σχέση μεταξύ των κελιών του πλέγματος και των γενεών που επηρεάζει τα σταθμικά βήματα του ελεγκτή. Αυτό οφείλεται στις μετατροπές του κανόνα που μπορεί να επηρεάσει όχι μόνο ένα κελί αλλά δυο, τρία ή και περισσότερα.

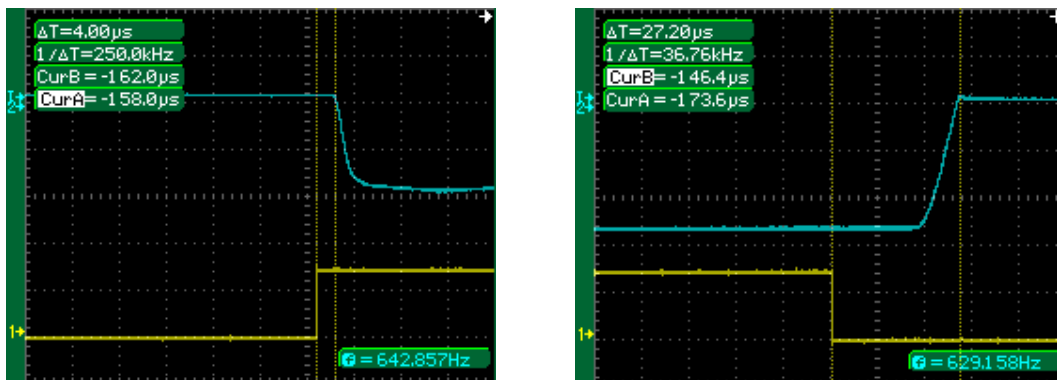
Ένα άλλο θέμα που πρέπει να ληφθεί υπόψη στην σχεδίαση του ελεγκτή είναι ο χρόνος απόκρισης των ημιαγωγικών διακοπών. Η ηλεκτρική σύνδεση και αποσύνδεση των διακοπών είναι ενέργειες που απαιτούν κάποιο χρονικό περιθώριο αποκατάστασης όταν δοθούν ανάλογα σήματα αγωγής ή αποκοπής. Αυτό επιτάσσει να οριστούν κάποιοι νεκροί κατά την συμπληρωματική μεταγωγή των ηλεκτρονικών διακοπών S1 και S2 του AC Chopper (Εικόνα 4.8).



Εικόνα 4.8

Παλμοί ελέγχου που περιέχουν νεκρούς χρόνους.

Στο ψηφιακό κύκλωμα που υλοποιείται στο FPGA, πρέπει να συνυπολογιστούν οι νεκροί χρόνοι ώστε να δίνεται το περιθώριο στους διακόπτες να ολοκληρώσουν την διαδικασία αλλαγής της κατάστασής τους. Οι νεκροί χρόνοι διασφαλίζουν την ομαλή λειτουργία του κυκλώματος ισχύος αποτρέποντας την κατάσταση εκείνη που όταν δοθεί το σήμα αγωγής σε ένα από τους διακόπτες, να μην έχει ολοκληρωθεί η αποκοπή του άλλου. Επίσης αποτελούν μία σημαντική συνιστώσα για την επιτυχία του συστήματος και για τον λόγο αυτό λαμβάνονται υπόψη κατά τον σχεδιασμό του ελεγκτή. Η τιμή των νεκρών χρόνων εξαρτάται από τους χρόνους αποκατάστασης αγωγής και αποκοπής που δίνουν τα φύλλα δεδομένων των ημιαγωγών ισχύος και από τα υπόλοιπα εξαρτήματα (πυκνωτές, transistors, φωτοαποζεύκτες κτλ) που υπάρχουν στο κύκλωμα ισχύος. Για τον λόγο αυτό, προτού ολοκληρωθεί η κατασκευή του ελεγκτή, διενεργήθηκαν μετρήσεις που καταγράφουν την απόκριση του κυκλώματος ισχύος. Στην Εικόνα 4.9 που ακολουθεί βλέπουμε την απόκριση του AC Chopper όταν λαμβάνει εντολή αγωγής και αποκοπής από ένα εξωτερικό παλμό.



(a) Χρόνος αποκατάστασης αγωγής

(b) Χρόνος αποκατάστασης αποκοπής

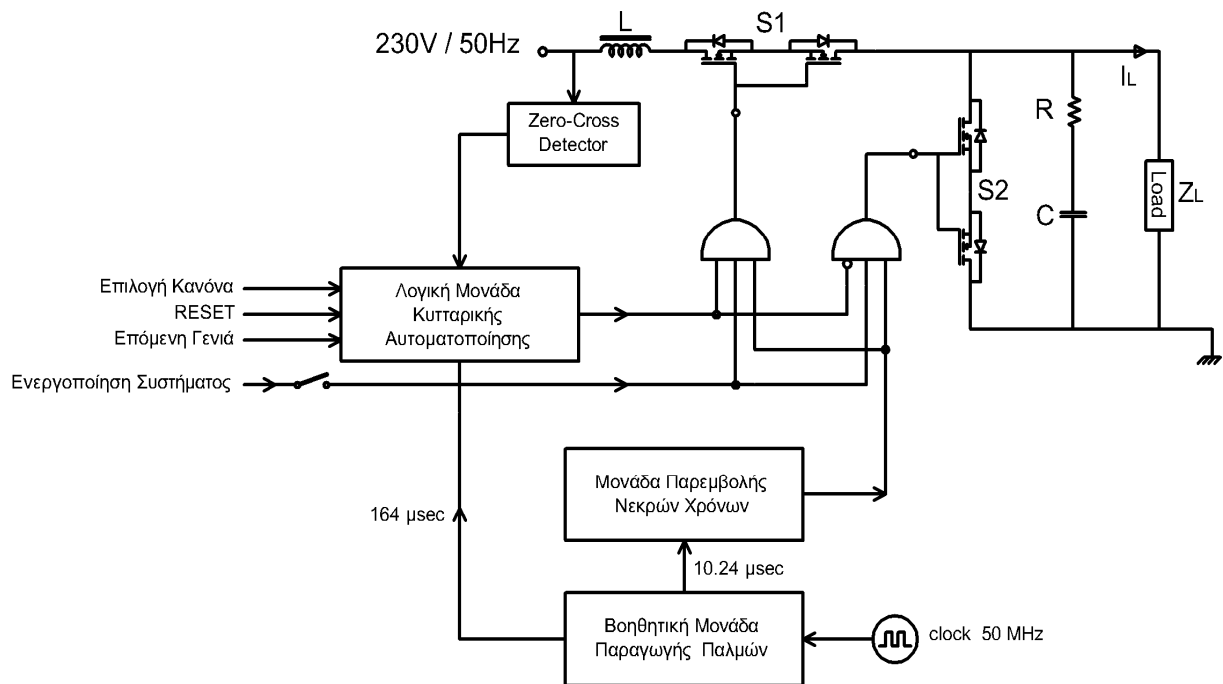
Εικόνα 4.9

Χρόνοι αποκατάστασης αγωγής – αποκοπής διακόπτη σε αρνητική τάση εισόδου.

Η κίτρινη κυματομορφή, στα στιγμιότυπα του παλμογράφου, είναι το σήμα ελέγχου του ημιαγωγικού διακόπτη, ενώ η μπλε κυματομορφή είναι η τάση που εξάγει ο διακόπτης, όταν ενεργοποιείται το FET που ελέγχει την αρνητική ημιπερίοδο. Παρατηρούμε λοιπόν πως ο διακόπτης δεν ανταποκρίνεται άμεσα στις εντολές αγωγής και αποκοπής που λαμβάνει. Η αποκατάσταση της αποκοπής συμβαίνει μετά από 27.2μsec (Εικόνα 4.9a), ενώ η αποκατάσταση της αγωγής συμβαίνει μετά από 4.0μsec (Εικόνα 4.9b). Οι χρόνοι αποκατάστασης, αν και είναι μικροί, μπορεί να αποσταθεροποιήσουν τον ελεγκτή μας και να επηρεάσουν την απόδοσή του. Για τους παραπάνω λόγους το σύστημα πρέπει κατά την δημιουργία των σημάτων ελέγχου να λαμβάνει υπόψη τους χρόνους που απαιτούνται προσαρμόζοντας την πραγματική αγωγή και αποκοπή των ηλεκτρονικών διακοπών.

4.4 Το λειτουργικό διάγραμμα βαθμίδων του ελεγκτή.

Οι παραπάνω αναφορές περιγράφουν την ανάπτυξη και διαχείριση των σημάτων διαμόρφωσης που προέρχονται από την υιοθέτηση των Κυβελωτών Αυτομάτων. Τα σήματα ελέγχουν τους ημιαγωγικούς διακόπτες του ελεγκτή, λαμβάνοντας υπόψη σημαντικές σχεδιαστικές προδιαγραφές και περιορισμούς. Με βάση όλα τα παραπάνω οδηγούμαστε στην σύνθεση του λειτουργικού διαγράμματος που έχει ο ελεγκτής (Εικόνα 4.10) .



Εικόνα 4.10

Block διάγραμμα του προτεινόμενου μονοφασικού ελεγκτή τάσης.

Στο block διάγραμμα βαθμίδων του συστήματος αναγνωρίζονται:

- Το κύκλωμα ισχύος του ελεγκτή με το φορτίο συνδεδεμένο στα άκρα του μαζί με τα παθητικά φίλτρα που φέρει για τον περιορισμό κρουστικών εντάσεων και τάσεων.
- Η λογική μονάδα Κυτταρικής Αυτοματοποίησης που αποτελεί την καρδιά του ελεγκτή, αφού σε αυτήν γεννιούνται τα σήματα διαμόρφωσης.
- Η μονάδα ανίχνευσης Zero – Cross, που είναι απαραίτητη για να συγχρονίζει τους παλμούς διαμόρφωσης στα όρια κάθε ημιπεριόδου της εναλλασσόμενης τάσης του δικτύου.
- Η μονάδα παρεμβολής νεκρών χρόνων, που εκτός από την ανάπτυξη των συμπληρωματικών σημάτων ελέγχου των ηλεκτρονικών διακοπών, αποτρέπει τις συγκρούσεις λογικών καταστάσεων μεταξύ τους.

Ωστόσο, υπάρχει και μία βοηθητική μονάδα που θεωρείται πολύ σημαντική για τον συντονισμό της λειτουργίας του συστήματος στο block διάγραμμα. Η βοηθητική μονάδα είναι μία γεννήτρια παλμών που έχει ως ρόλο, να χρονίζει την σειριακή μετάδοση του καταχωρητή ολίσθησης και να παράγει τους νεκρούς χρόνους που απαιτούνται για τον έλεγχο των ημιαγωγικών διακοπών. Η γεννήτρια παλμών κατασκευαστικά, είναι ένας δυαδικός απαριθμητής εύρους 16 bits που λειτουργεί ως διαιρέτης συχνότητας. Ο χρονισμός του δυαδικού απαριθμητή γίνεται από τον κρύσταλλο των 50 MHz που φέρει η αναπτυξιακή πλακέτα D10-Lite. Με τον τρόπο αυτό δημιουργείται στο σύστημα μία πηγή ρολογιού clock, πολλαπλών καναλιών, που αποδίδει παλμούς διαφορετικής συχνότητας σε κάθε bit.

5. Ο ελεγκτής Κυψελωτής Αυτοματοποίησης στο FPGA.

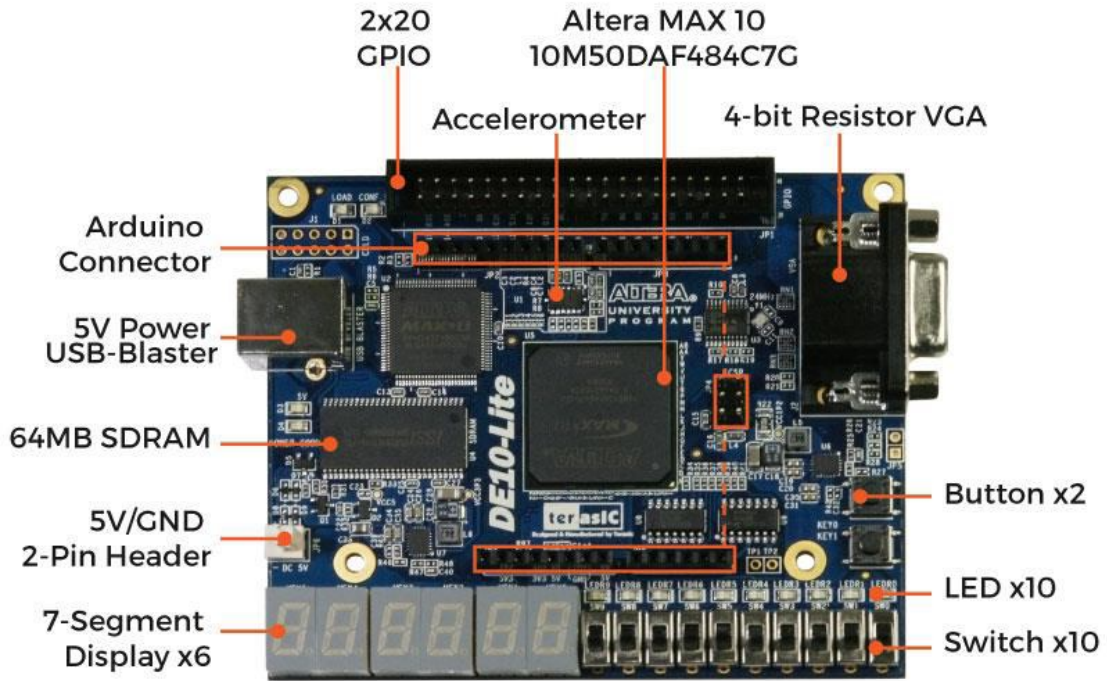
Ο ελεγκτής Κυψελωτής Αυτοματοποίησης, σύμφωνα με όσα έχουν αναφερθεί, περιγράφεται από ένα σύνθετο ψηφιακό σύστημα. Το ιδανικότερο μέσο για να υλοποιηθεί το σύστημα σε ένα ολοκληρωμένο κύκλωμα, είναι οι διατάξεις πυλών προγραμματιζόμενες στο πεδίο (**Field Programmable Gate Arrays – FPGAs**). Τα FPGAs είναι ένας τύπος «προγραμματιζόμενων» ολοκληρωμένων κυκλωμάτων γενικής χρήσης που επιτρέπουν την γρήγορη προτυποποίηση μιας σχεδίασης. Διαθέτουν ένα μεγάλο αριθμό λογικών πυλών, καταχωρητών, κυττάρων μνήμης, flip-flops και άλλων ψηφιακών μονάδων. Με την διαμόρφωση της διάταξης, ενεργοποιούνται οι επιθυμητές λειτουργίες και οι διασυνδέσεις μεταξύ των ψηφιακών μονάδων, ώστε το FPGA να συμπεριφέρεται ως ολοκληρωμένο κύκλωμα με συγκεκριμένη λειτουργία. Η διαμόρφωση μιας διάταξης FPGA, πραγματοποιείται από ένα αρχείο σε γλώσσα VHDL. Η VHDL είναι μία γλώσσα περιγραφής υλικού που χρησιμοποιείται στην ανάπτυξη ψηφιακών συστημάτων. Αν και αρχικά η γλώσσα προσανατολίστηκε στην μοντελοποίηση και προσομοίωση κυκλωμάτων, σήμερα αποτελεί το βασικό εργαλείο σύνθεσης ψηφιακών διατάξεων. Η VHDL χρησιμοποιείται ευρύτατα για την περιγραφή και υλοποίηση ψηφιακών συστημάτων σε προγραμματιζόμενες λογικές διατάξεις CPLDs και FPGAs.

Η λειτουργία του ελεγκτή μας αποτυπώνεται μέσω της γλώσσας VHDL στο FPGA MAX 10 (10M50DAF48C7G) που φέρει το αναπτυξιακό DE10-Lite.

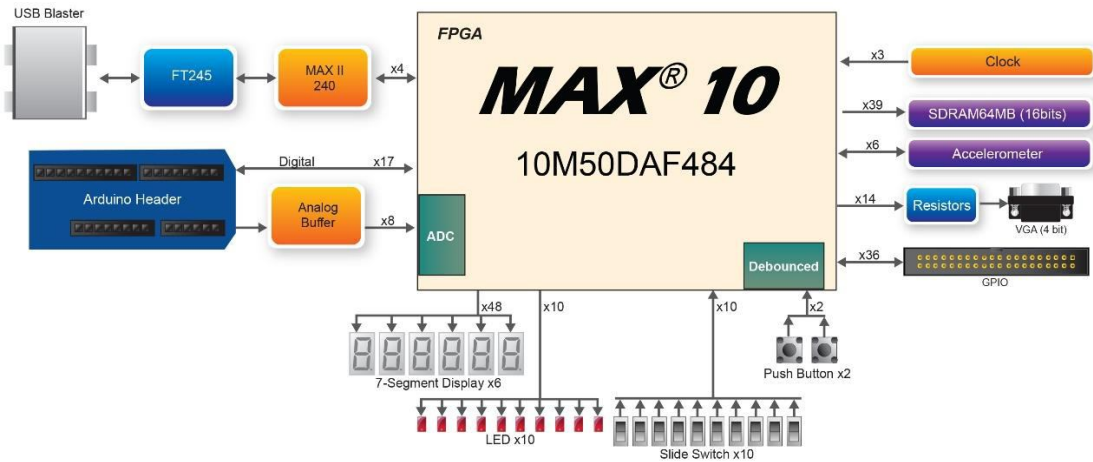
5.1 Η αναπτυξιακή πλατφόρμα DE10-Lite.

Το DE10-Lite είναι μια ισχυρή πλατφόρμα σχεδιασμού ψηφιακών κυκλωμάτων και συστημάτων που στηρίζεται στο MAX 10 FPGA της Altera. Το MAX 10 FPGA είναι ένα ευέλικτο αποδοτικό chip κατάλληλο για εφαρμογές ελέγχου κινητήρων, βιομηχανικής προγραμματιζόμενης λογικής και επεξεργασίας σημάτων. Επιπρόσθετα, το MAX 10 εκτός από την χαμηλή κατανάλωση που έχει, είναι εξοπλισμένο από ένα σύνολο περιφερειακών συσκευών όπως ADs μετατροπείς, hardware πολλαπλασιαστές (εύρους 18x18), μνήμη, PLLs κ.α. με αποτέλεσμα να είναι οικονομικά ελκυστικό για μία πληθώρα εφαρμογών.

Η DE10-Lite αναπτυξιακή πλακέτα πέρα από το FPGA που φέρει, είναι εφοδιασμένη με επιταχυνσιόμετρο, USB blaster, ακροδέκτες γενικού σκοπού, διακόπτες εισόδου λογικών καταστάσεων, buttons, Leds, 7-segment display, SDRAM κ.α. (Εικόνα 5.1).



a) Η αναπτυξιακή πλατφόρμα DE10-Lite στην φυσική της μορφή.



b) Το block διάγραμμα της αναπτυξιακής πλατφόρμας με το FPGA MAX10.

Εικόνα 5.1
Η αναπτυξιακή πλατφόρμα DE10-Lite.

Η ποικιλία των περιφερειακών που προσφέρει το DE10-Lite, είναι η τέλεια λύση για την προτυποποίηση ψηφιακών συστημάτων ξεδιπλώνοντας όλες τις δυνατότητες του MAX 10 FPGA.

5.2 Οι λειτουργικές βαθμίδες του συστήματος σε γλώσσα VHDL.

Στο κεφάλαιο αυτό θα δείξουμε τον τρόπο που δημιουργούνται οι κυριότερες λειτουργικές βαθμίδες του ελεγκτή με την γλώσσα περιγραφής υλικού VHDL. Ολόκληρος ο κώδικας που διαμορφώνει την διάταξη FPGA παρουσιάζεται στο Παράρτημα II.

Ο κώδικας που ακολουθεί παρουσιάζει την δημιουργία της Μονάδα Εφαρμογής Κανόνων της Λογικής Μονάδας Κυτταρικής Αυτοματοποίησης του συστήματος.

....

```
82 TYPE OneD IS ARRAY (NATURAL RANGE <>) OF std_logic_vector(2 DOWNTO 0);
83 SIGNAL Array_Of_3bit: OneD(0 TO N-1);
```

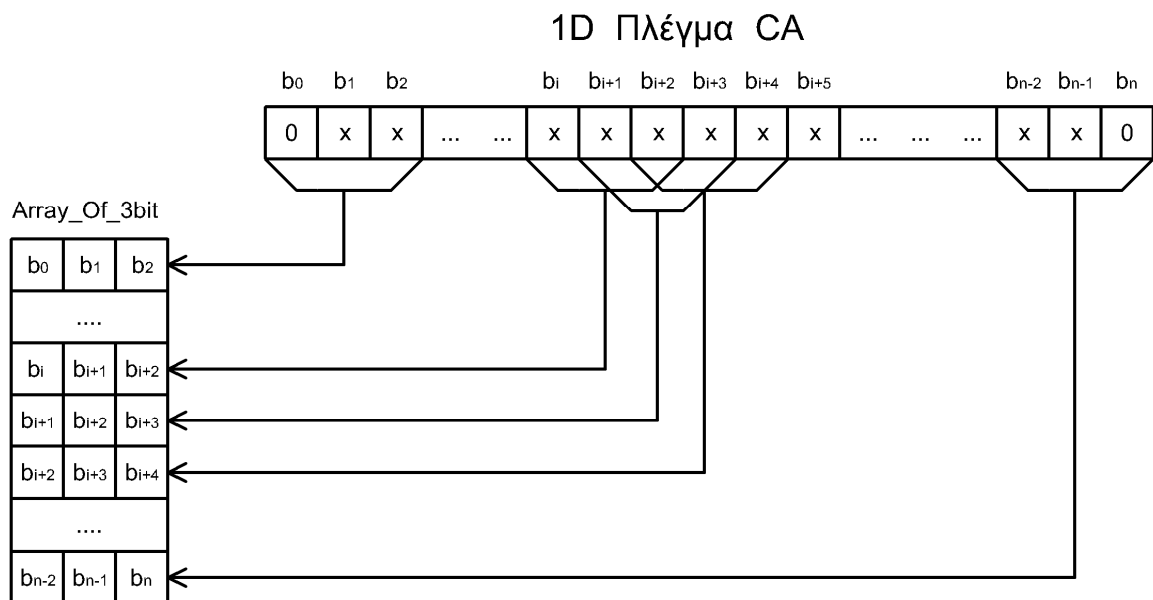
....

```
108 --Ανάθεση 3bit τιμών στην πρώτη και στην τελευταία θέση του πίνακα
109 --εξαιτίας των ακραίων μηδενικών που πρέπει να υπάρχουν στο πλέγμα.
110
111 Array_Of_3bit(0)<=(0=>'0', 1=>TEMP_register(0), 2=>TEMP_register(1));
112 Array_Of_3bit(N-1)<=(0=>TEMP_register(N-2), 1=>TEMP_register(N-1), 2=>'0');
113
114--Ανάθεση 3bit τιμών στις υπόλοιπες θέσεις του πίνακα με την εντολή FOR GENERATE
115
116 repeat1: FOR i IN 1 TO N-2 GENERATE
117     Array_Of_3bit(i)<=TEMP_register(i+1 DOWNTO i-1);
118     END GENERATE;
119
120
121-- Εφαρμογή του αλγόριθμου Cellular Automata.
122-- Έξοδος των αποτελεσμάτων στον καταχωρητή OUTPUT_register.
123 repeat2: FOR i IN 0 TO N-1 GENERATE
124     WITH Array_Of_3bit(i) SELECT
125         OUTPUT_register(i)<=RULE_register(0) WHEN "000",
126         RULE_register(1) WHEN "001",
127         RULE_register(2) WHEN "010",
128         RULE_register(3) WHEN "011",
129         RULE_register(4) WHEN "100",
130         RULE_register(5) WHEN "101",
131         RULE_register(6) WHEN "110",
132         RULE_register(7) WHEN OTHERS;
133     END GENERATE;
```

....

Αρχικά ορίζεται ο πίνακας `Array_Of_3bit` (γραμμές 82 & 83), που ομαδοποιεί σε τριάδες τα κελία του πλέγματος του CA. Ο συντελεστής `N` προσδιορίζει το μήκος ή τον αριθμό κελιών που περιέχει το πλέγμα. Ο πίνακας σημάτων `Array_Of_3bit`, είναι ένας μονοδιάστατος πίνακας `N-1` γραμμών που δέχεται δεδομένα εύρους 3 bit. Ο

κώδικας που εμφανίζεται στις γραμμές 108 ως 133 εκχωρεί τα δεδομένα του καταχωρητή TEMP_register ανά 3 bit στις θέσεις του πίνακα Array_Of_3bit . Ο καταχωρητής TEMP_register περιέχει ένα αντίγραφο της τρέχουσας γενιάς που κατέχει το πλέγμα του CA. Όπως αναφέρθηκε παραπάνω τα οριακά κελιά στο πλέγμα επιλέχθηκε να έχουν μηδενικές τιμές, έτσι μόνο για την πρώτη και την τελευταία γραμμή του πίνακα Array_Of_3bit, η ανάθεση των δεδομένων γίνονται με τον κώδικα που φαίνεται στις γραμμές 111 και 112. Για τις υπόλοιπες εκχωρήσεις, γίνεται χρήση της σύγχρονης εντολής FOR GENERATE. Σε αυτό το σημείο αναδεικνύεται η δύναμη της γλώσσας VHDL και ιδιαίτερα της εντολής FOR GENERATE που μας παρέχει την δυνατότητα δημιουργίας μεγαλύτερων κυκλωμάτων από απλά στιγμιότυπα, κάνοντας την συγγραφή του κώδικα πιο συμπτυκτωμένη. Η λειτουργία που επιτυγχάνεται από την αναφερόμενη διεργασία παρουσιάζεται γραφικά στην Εικόνα 5.2 .



Εικόνα 5.2
Γραφική απεικόνιση της λειτουργίας διαχωρισμού της δυαδικής πληροφορίας τρέχουσας γενιάς σε ομάδες των 3 bits.

Στην συνέχεια πάλι με την χρήση της σύγχρονης εντολής FOR GENERATE, πραγματοποιούνται οι λογικές μετατροπές σύμφωνα με τον κανόνα που έχει επιλεγεί. Ο κανόνας εισέρχεται στην Μονάδα Εφαρμογής Κανόνων μέσω του καταχωρητή RULE_register. Η πιθανή πληροφορία που μπορεί να εμπεριέχεται σε κάθε γραμμή του πίνακα, ελέγχεται με την εντολή WITH SELECT και με βάση την μετατροπή που επιβάλει ο κανόνας, αναπαράγεται η επόμενη γενιά του Κυψελωτού Αυτόματου στον καταχωρητή OUTPUT_register. Η συγκρότηση της πληροφορίας του σήματος

διαμόρφωσης γίνεται παράλληλα σε όλα τα bits του OUTPUT_register και το αποτέλεσμα, όταν ολοκληρωθεί η διαδικασία της μετατροπής, είναι έτοιμο να διαβιβαστεί παρακάτω.

Μία σημαντική λειτουργία της Μονάδα Εφαρμογής Κανόνων είναι η εξέλιξη των γενεών του CA. Η σταδιακή εξέλιξη των γενιών γίνεται από εξωτερικές εντολές που δίνει ο χρήστης. Η εντολές εισέρχονται στο σύστημα από το Button Next Generation το οποίο φέρει το αναπτυξιακό DE10-Lite. Η περιγραφή του κυκλώματος εναλλαγής γενεών αναγράφεται παρακάτω.

...

```
250 PROCESS(BUTTON_NG) ---Εξέλιξη επόμενης γενεάς μετά το πάτημα του BUTTON_NG
251 BEGIN
252 IF BUTTON_NG 'event AND BUTTON_NG='0' THEN
253     BUFFER_register<=OUT_register;
254 END IF;
255
256 END process;
```

...

Το κύκλωμα υλοποιείται από μία PROCESS που περιέχει στην λίστα ευαισθησίας της, το σήμα του προέρχεται από το Button Next Generation. Ο καταχωρητής OUT_register περιέχει αντίγραφο της πληροφορίας που προέκυψε από την προηγούμενη διαδικασία μετατροπής. Μόλις δοθεί εντολή από το χρήστη, το περιεχόμενο του καταχωρητή OUT_register, διαβιβάζεται στον καταχωρητή BUFFER_register από όπου θα δρομολογηθεί προς σειριακή μετάδοση.

Μία νευραλγική βαθμίδα του συστήματος είναι η βοηθητική βαθμίδα παραγωγής παλμών. Η βαθμίδα παραγωγής παλμών είναι μία γεννήτρια παλμοσειρών 16 καναλιών. Σκοπός της γεννήτριας είναι να συντονίζει την λειτουργία του συστήματος. Ο κώδικας που παρουσιάζεται παρακάτω υλοποιεί την βοηθητική βαθμίδα μέσω μίας διεργασίας PROCESS.

...

```
158 PROCESS (clk)
159 VARIABLE counter: std_logic_vector(15 DOWNT0):=(OTHERS=>'0');
160 BEGIN
161     IF clk'event AND clk='1' THEN
162         counter:=counter+1;
163     ELSE
164         counter:=counter;
165     END IF;
166     Clock_Pulses<=counter;
167 END process;
```

...

Ο χρονισμός της γεννήτριας γίνεται από τον κρύσταλλο των 50MHz που φέρει η αναπτυξιακή πλατφόρμα DE10-Lite μέσω του ακροδέκτη clk. Στην ουσία η γεννήτρια είναι ένας δυαδικός απαριθμητής mod65536 που λειτουργεί ως διαιρέτης συχνότητας του παλμού των 50MHz. Σε κάθε θετικό μέτωπο του παλμού χρονισμού ο απαριθμητής αυξάνει το περιεχόμενό κατά ένα. Το αποτέλεσμα της απαρίθμησης εμφανίζεται ως μία συστάδα παλμοσειρών στον καταχωρητή Clock_Pulses όπου κάθε bit αντιπροσωπεύει ένα κανάλι της γεννήτριας με υποδιπλάσια συχνότητα σε σχέση με το προηγούμενο. Από το σύνολο των διαθέσιμων καναλιών (0 ως 15) το σύστημα χρησιμοποιεί το κανάλι 13 [Clock_Pulses(12)] και το κανάλι 9 [Clock_Pulses(8)]. Όπως αναφέρθηκε και πρωτίτερα στο κεφάλαιο 4.3, η μετάδοση του σήματος διαμόρφωσης πραγματοποιείται μέσω ενός καταχωρητή σειριακής ολίσθησης που πρέπει να χρονίζεται από ένα παλμό περιόδου 136μsec. Αυτό όμως τεχνικά δεν είναι εφικτό επειδή το αναπτυξιακό DE10-Lite δεν διαθέτει τον κατάλληλο κρύσταλλο που θα μπορούσε να μας δώσει ένα παλμό σε αυτήν την υποδιαίρεση. Για να λειτουργήσει ορθά ο ελεγκτής μας επιλέγουμε την πλησιέστερη τιμή περιόδου στα 136μsec. Η πιο πλησιέστερη τιμή βρίσκεται στο κανάλι Clock_Pulses(12). Η παλμοσειρά που παρέχει το συγκεκριμένο κανάλι έχει περίοδο περίπου 164 μsec, τιμή αποδεκτή για την εύρυθμη λειτουργία του συστήματος. Το κανάλι Clock_Pulses(8) που επίσης χρησιμοποιείται από τον ελεγκτή μας, αποδίδει παλμούς με περίοδο 10.24 μsec. Το σύστημα χρησιμοποιεί αυτούς τους παλμούς των 10.24 μsec αποκλειστικά και μόνο για την δημιουργία των νεκρών χρόνων που χρειάζονται οι ημιαγωγικοί διακόπτες ισχύος, κατά την μεταγωγή τους από την μία κατάσταση στην άλλη (ON – OFF).

Το σήμα διαμόρφωσης προέρχεται από τον καταχωρητή σειριακής ολίσθησης που λαμβάνει την παράλληλη πληροφορία από τον καταχωρητή διαμόρφωσης. Στον ελεγκτή μας, αντί για τον καταχωρητή σειριακής ολίσθησης, χρησιμοποιείται ένας πολυπλέκτης ειδικού σκοπού. Ο κώδικας που περιγράφει την λειτουργία του εμφανίζεται στις παρακάτω γραμμές.

...

```

173 PROCESS (Clock_Pulses(12),BUTTON_RstMultiPlex)
174 VARIABLE m: NATURAL RANGE 0 TO N+1:=0;
175     BEGIN
176     IF BUTTON_RstMultiPlex='0' THEN
177     modulation_outputR<='0';
178     m:=0;
179
180     ELSIF zero_crossR='0' THEN

```



```

181     modulation_outputR<='0';
182     m:=0;
183
184     ELSIF Clock_Pulses(12)'event AND Clock_Pulses(12)='1' THEN
185     modulation_outputR<=MODULATION_registerR((N-1)-m)AND zero_crossR;
186     --επιλογή του bit που θα εξαχθεί σειριακά λαμβάνοντας υπόψη και το zero_crossR
187
188     m:=m+1;
189
190         IF m=NR-1 THEN
191             m:=0;
192         END IF;
193
194     END IF; --END ELSIF
195
196 END process;

```

...

Ο πολυπλέκτης δημιουργείται από μία PROCESS που εξάγει bit προς bit, την παράλληλη πληροφορία που μεταβιβάστηκε σε αυτόν από τον καταχωρητή διαμόρφωσης MODULATION_registerR, σε κάθε παλμό χρονισμού που δέχεται. Η λειτουργία του κυκλώματος είναι ακολουθιακή και στηρίζεται στην μεταβλητή m που στην ουσία είναι ένας δείκτης καναλιού του πολυπλέκτη. Σε κάθε θετικό μέτωπο του παλμού χρονισμού που δέχεται η PROCESS, ο δείκτης αυξάνει το αριθμητικό του περιεχόμενο κατά ένα. Αυτό έχει ως αποτέλεσμα ο πολυπλέκτης να σαρώνει το ένα μετά το άλλο τα κανάλια του και να εξάγει σε κάθε χτύπο του παλμού, ένα bit από την παράλληλη πληροφορία που λαμβάνει. Η χρονική παρουσία κάθε bit στην έξοδο του πολυπλέκτη είναι ίση με το χρόνο που έχει η περίοδος του παλμού χρονισμού των 164 μsec. Εκτός των παραπάνω, το κύκλωμα είναι εφοδιασμένο και με κάποιες ασφαλιστικές δικλίδες που συμβάλλουν στον συγχρονισμό και την σωστή λειτουργία του συστήματος. Το σήμα ZC είναι αυτό που οριοθετεί την απόκριση του κυκλώματος. Η έξοδος του πολυπλέκτη είναι ενεργή μόνο όταν το σήμα ZC βρίσκεται σε λογικό '1' (γραμμή 185). Διαφορετικά η έξοδος βρίσκεται σε λογικό '0'. Με τον τρόπο αυτό ο πολυπλέκτης είναι συγχρονισμένος έτσι ώστε να σαρώνει όλα του τα κανάλια στο χρονικό διάστημα που διαρκεί μία ημιπερίοδος της εναλλασσόμενης τάσης. Όταν το σήμα ZC βρεθεί σε λογικό '0', πέρα από τον μηδενισμό της εξόδου, μηδενίζεται και ο δείκτης m, προετοιμάζοντας τον πολυπλέκτη για την μετάδοσης της επόμενης ημιπεριόδου. Επίσης το κύκλωμα διαθέτει ένα επιπλέον ακροδέκτη, ώστε να δέχεται εξωτερικό σήμα RESET από τον χρήστη (BUTTON_RstMultiPlex) μέσω ενός button που φέρει η πλακέτα DE10-Lite.

Η λειτουργία RESET μηδενίζει τόσο το σήμα εξόδου του κυκλώματος όσο και την τιμή του δείκτη m.

Τέλος ο τρόπος που δρομολογούνται τα σήματα ελέγχου των ημιαγωγικών διακοπών ισχύος του AC Chopper, περιγράφεται στον κώδικα που ακολουθεί.

...

```
150 --Συμπληρωματική λειτουργία των σημάτων διαμόρφωσης προς τους ημιαγωγούς.  
151 R_output<=modulation_outputR AND Delay_FlagOn_R AND General_Switch;  
152 RN_output<=NOT(modulation_outputR) AND Delay_FlagOff_R AND General_Switch;
```

...

Τα σήματα ελέγχου είναι ενεργά μόνο όταν ο γενικός διακόπτης ενεργοποίησης του ελεγκτή (σήμα General_Switch) βρίσκεται σε λογικό '1'. Από εκεί και πέρα τα σήματα διαβιβάζονται στους διακόπτες ισχύος μόνο όταν οι σημαίες παρεμβολής των νεκρών χρόνων (Delay_FlagOn_R και Delay_FlagOff_R) που απαιτούνται για την αποκατάσταση της αγωγής και της αποκοπής αντίστοιχα, βρίσκονται σε λογικό '1'. Το κύκλωμα που σχηματίζεται από τον παραπάνω κώδικα, εκτός των άλλων, προσδίδει την συμπληρωματική μορφή του σήματος διαμόρφωσης (modulation_outputR) που πρέπει να λαμβάνουν οι πύλες των διακοπών S1 και S2 του κυκλώματος ισχύος (Εικόνα 2.8).

Η παρακάτω PROCESS δημιουργεί τους αναγκαίους νεκρούς χρόνους που επιβάλλει η συμπληρωματική λειτουργία των διακοπών ισχύος. Σκοπός της PROCESS είναι να καθορίζει την λογική κατάσταση των σημαιών Delay_FlagOn_R και Delay_FlagOff_R, από την καταμέτρηση του παλμού Clock_Pulses(8), που δέχεται στην λίστα ευαισθησίας της.

...

```
144 clk_Delay<=clock_Pulses(8); --Δημιουργία παλμού με περιοδο 10.24 μsec  
145  
146  
147 En1_R<='1' WHEN modulation_outputR='1' ELSE '0';  
148 En2_R<='1' WHEN modulation_outputR='0' ELSE '0';
```

...

```
201 --Διεργασία για την δημιουργία νεκρών χρόνων που απαιτεί η συμπληρωματική λειτουργία  
202  
203 PROCESS(clk_Delay)  
204 VARIABLE mr_On: NATURAL RANGE 0 TO 15 :=0;  
205 --Μετρητής χρονικών διαστημάτων για την δημιουργία νεκρού χρόνου Delay_On  
206 VARIABLE mr_Off: NATURAL RANGE 0 TO 15 :=0;  
207 --Μετρητής χρονικών διαστημάτων για την δημιουργία νεκρού χρόνου Delay_Off
```

```

208
209 BEGIN
210 IF clk_Delay'event AND clk_Delay='1' AND En1_R='1' THEN
211     mr_On:=mr_On+1;
212     mr_Off:=0;
213     IF mr_On=INTERVALS_R THEN
214         mr_On:=0;
215         mr_Off:=0;
216         Delay_FlagOn_R<='1';
217         Delay_FlagOff_R<='0';
218     END IF;
219 ELSIF clk_Delay'event AND clk_Delay='1' AND En2_R='1' THEN
220     mr_Off:=mr_Off+1;
221     mr_On:=0;
222     IF mr_Off=INTERVALS_R THEN
223         mr_Off:=0;
224         mr_On:=0;
225         Delay_FlagOn_R<='0';
226         Delay_FlagOff_R<='1';
227     END IF;
228 END IF;
229
230 END process; --End PROCESS (clk_Delay)

```

...

Η μεταβλητή INTERVALS_R είναι ένας σταθερός αριθμός που ελέγχει την καταμέτρηση εμφανίσεων του παλμού Clock_Pulses(8). Η τιμή της μεταβλητής ισούται με 5. Επομένως μετά από πέντε εμφανίσεις του παλμού, θα έχει δημιουργηθεί ένας νεκρός χρόνος διάρκειας $5 \times 10.24 \mu\text{sec} = 51.20 \mu\text{sec}$, που θεωρείται αποδεκτός για τις ανάγκες των ημιαγωγικών διακοπών.

Ολόκληρο το κύκλωμα που αναπτύσσει το λογισμικό Quartus από τον VHDL κώδικα που περιγράφει τον ελεγκτή παρουσιάζεται στο RTL διάγραμμα που βρίσκεται στο Παράρτημα III.

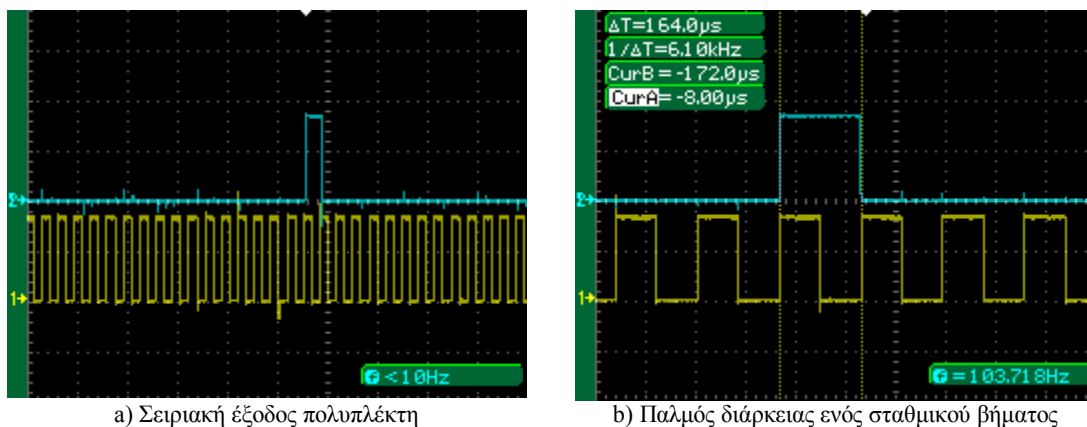
6. Εξακρίβωση λειτουργίας και απόκριση του ελεγκτή τάσης.

Στο κεφαλαίο αυτό διαπιστώνεται η ορθή λειτουργία του ελεγκτή σύμφωνα με τις προδιαγραφές και τις απαιτήσεις που περιγράφηκαν παραπάνω. Οι μετρήσεις που απεικονίζονται στην συνέχεια παρουσιάζουν τόσο την απόκριση ισχύος του ελεγκτή σε σύνθετο φορτίο εφαρμόζοντας ευφυείς τεχνικές διαμόρφωσης, όσο και στην λειτουργία και απόκριση των μονάδων που εμπεριέχονται στο FPGA.

6.1 Η απόκριση των σημάτων στην διάταξη FPGA.

Η λογική λειτουργίας του ελεγκτή ενσωματώθηκε στο FPGA της αναπτυξιακής πλατφόρμας DE10-Lite, σύμφωνα με τον κώδικα του Παραρτήματος II. Προτού διενεργηθούν μετρήσεις στο κύκλωμα ισχύος του συστήματος ελέγχθηκε ποιοτικά η καταλληλότητα των σημάτων που παράγουν οι διατάξεις του συστήματος με την βοήθεια παλμογράφου.

Αρχικά διαπιστώθηκε η λειτουργία του πολυπλέκτη ειδικού σκοπού της Λογικής Μονάδας Κυτταρικής Αυτοματοποίησης. Το έργο που επιτελεί ο πολυπλέκτης είναι να μεταδώσει σειριακά την πληροφορία του Κυψελωτού Αυτόματου που εισέρχεται σε αυτόν από τον Καταχωρητή Διαμόρφωσης. Η σύσταση του σειριακού σήματος έχει αντίκτυπο στο σήμα διαμόρφωσης που απαιτείται για την λειτουργία του AC Chopper.



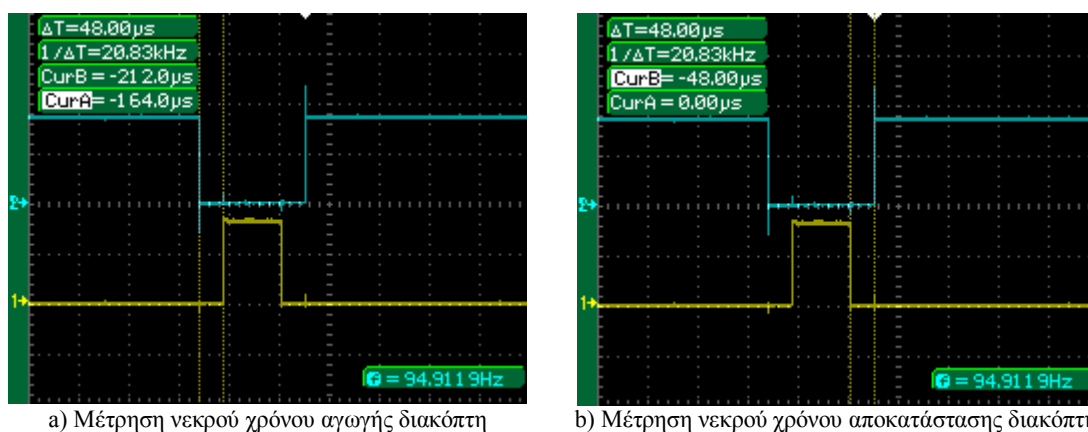
Εικόνα 6.1

Απόκριση του πολυπλέκτη σειριακής μετάδοσης.

Στην Εικόνα 6.1a παρουσιάζεται η απόκριση του πολυπλέκτη. Η κίτρινη κυματομορφή είναι ο παλμός χρονισμού των 164μsec που επιβάλλει στον πολυπλέκτη να σαρώνει τα κανάλια, το ένα μετά το άλλο. Η μπλε κυματομορφή εμφανίζει την έξοδο του πολυπλέκτη. Στα συγκεκριμένα στιγμιότυπα βλέπουμε τον τρόπο που

εξάγεται σειριακά η αρχικοποιημένη παράλληλη πληροφορία του CA. Δηλαδή με οριοθετημένο ένα κελί στο πλέγμα που περιέχει τον σπόρο (seed). Όπως έχουμε ήδη αναφέρει, για να είναι ομαλή και συγχρονισμένη η σειριακή μετάδοση, το κάθε bit της παράλληλης πληροφορίας ή το κάθε κελί του CA, πρέπει να εμφανίζεται στην έξοδο του πολυπλέκτη για χρόνο 164μsec, όσο δηλ. η περίοδος του παλμού χρονισμού. Τα παραπάνω επιβεβαιώνονται, σύμφωνα με το στιγμιότυπο της Εικόνα 6.1β . Τα αποτελέσματα αποδεικνύουν την αποδοτική λειτουργία όχι μόνο της σειριακής μετάδοσης, αλλά ολόκληρης της Μονάδας Κυτταρικής Αυτοματοποίησης.

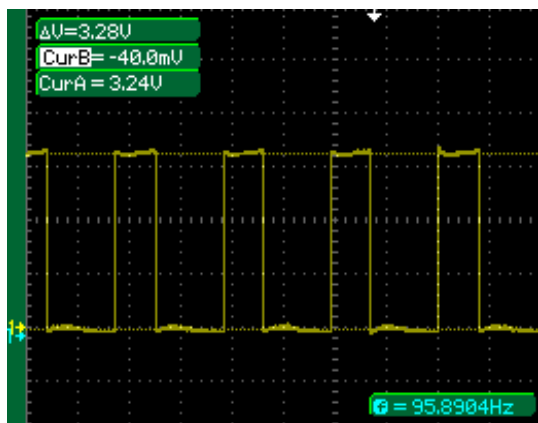
Στο πλαίσιο της εξακρίβωσης, ελέγχονται και τα σήματα διαμόρφωσης των ηλεκτρονικών διακοπών ισχύος του AC Chopper. Στην Εικόνα 6.2 εμφανίζεται η συμπληρωματική λειτουργία που έχουν τα δύο σήματα.



Εικόνα 6.2

Συμπληρωματική λειτουργία σημάτων διαμόρφωσης του AC Chopper.

Η κίτρινη κυματομορφή προέρχεται από το σήμα διαμόρφωσης του διακόπτη ισχύος που συνδέεται σε σειρά με το φορτίο, ενώ η μπλε προέρχεται από το σήμα διαμόρφωσης του διακόπτη που συνδέεται παράλληλα, όπως αυτοί εμφανίζονται στην Εικόνα 2.7. Παρατηρούμε ότι το σύστημα παρεμβάλλει στους παλμούς διαμόρφωσης νεκρούς χρόνους διάρκειας 48μsec ώστε να δοθεί το περιθώριο αποκατάστασης της αγωγής ή/και αποκοπής των ημιαγωγικών διακοπών. Με βάση τις πειραματικές μετρήσεις που διενεργήθηκαν κατά τον σχεδιασμό του συστήματος στο κεφάλαιο 4.3, ο χρόνος των 48μsec θεωρείται ικανοποιητικός έναντι των πραγματικών χρόνων αποκατάστασης αγωγής και αποκοπής των διακοπών, που είναι 4μsec και 27.2μsec αντίστοιχα. Οι νεκροί χρόνοι θεωρούνται κρίσιμοι και συμβάλουν στην επιτυχημένη λειτουργία του ελεγκτή.



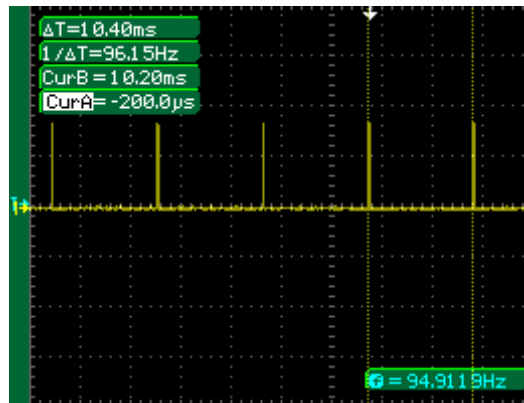
Εικόνα 6.3

Μέτρηση της τάσης του παλμού διαμόρφωσης.

Επιπρόσθετα οι παλμοί διαμόρφωσης που εξάγει το σύστημα, πρέπει να έχουν την ανάλογη τάση ώστε να είναι ευκρινώς διαχωρισμένη η λογική τους κατάσταση. Στο αναπτυξιακό DE10-Lite, η υψηλή λογική στάθμη ορίζεται στα 3.3.V ενώ η χαμηλή λογική στάθμη στα 0V. Στο στιγμιότυπο της Εικόνας 6.3 μετρήθηκε η τάση του σήματος διαμόρφωσης με την βοήθεια του παλμογράφου. Το αποτέλεσμα

συμπίπτει με τις λογικές στάθμες του FPGA, παρουσιάζοντας μία ασήμαντη διαφοροποίηση στην υψηλή λογική κατάσταση.

Ένα άλλο σημείο που πρέπει να πιστοποιηθεί, είναι η δραστηριότητα της Μονάδας Εφαρμογής Κανόνων (MEK) που συμπεριλαμβάνει η Λογική Μονάδα Κυτταρικής Αυτοματοποίησης. Η εξακρίβωση της σωστής λειτουργίας της MEK διαπιστώνεται με την ανάπτυξη PWM σημάτων σύμφωνα με την διαδικασία που περιγράφηκε στο κεφάλαιο 4.1 . Αρχικά, για να δημιουργήσουμε τον PWM παλμό, οριοθετούμε τον σπόρο (seed) στο πρώτο κελί (αριστερά), από το σύνολο των κελιών που περιέχει το πλέγμα του CA . Το κάθε κελί αντιπροσωπεύει ένα σταθμικό βήμα του PWM παλμού που ανάλογα με την μεταβολή του Duty Cycle, η λογική του κατάσταση προστίθεται ή αφαιρείται στην έξοδο. Όπως έχουμε αναφέρει, η προσπέλαση των καναλιών του πολυπλέκτη επιλέχθηκε να γίνεται με βήμα 164μsec. Ο χρονισμός του πολυπλέκτη με αυτό το βήμα διασφαλίζει ότι η σειριακή μετάδοση του πλέγματος θα γίνει σε χρόνο $t=64 \times 164 \mu\text{sec} = 10.49 \text{msec}$. Στην Εικόνα 6.4 βλέπουμε την εμφάνιση του παλμού με το μικρότερο δυνατό εύρος των 164μsec που αποδίδει ένα σταθμικό βήμα.

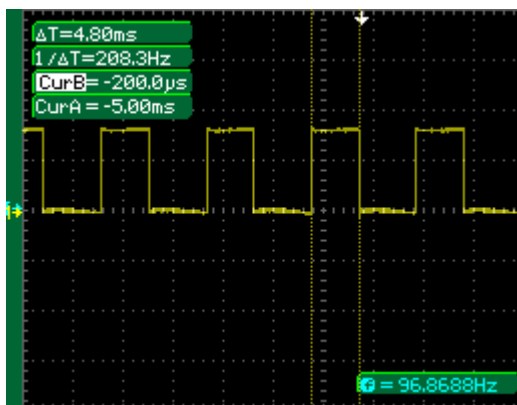


Εικόνα 6.4

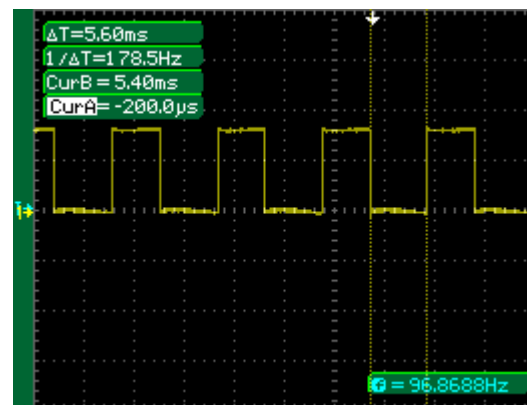
Δημιουργία PWM παλμού από τις συνεχόμενες προσπελάσεις των καναλιών του πολυπλέκτη .

Ανάλογα, η περίοδος του PWM παλμού καθορίζεται από τον χρόνο που χρειάζεται ο πολυπλέκτης να σαρώσει την πληροφορία του πλέγματος που περιέχουν τα κανάλια του. Όσο πιο γρήγορα πραγματοποιείται η προσπέλαση των καναλιών του, τόσο πιο μεγάλη είναι η συχνότητα του παλμού. Μόλις εξαντληθεί η προσπέλαση των καναλιών, ο πολυπλέκτης επανέρχεται για μία νέα σάρωση από την αρχή, θεσπίζοντας με τον τρόπο αυτό την περίοδο του PWM παλμού στην έξοδο. Η μετρούμενη τιμή της περιόδου των 10.40msec που μας δίνει η μέτρηση στην Εικόνα 6.4, δεν αποκλίνει ουσιαστικά από την θεωρητική τιμή των 10.49msec με αποτέλεσμα η διαφορά αυτή να μην επηρεάζει το σύστημα.

Στα επόμενα στιγμιότυπα (Εικόνα 6.5) φαίνεται η αύξηση του Duty Cycle εφαρμόζοντας στο Κυψελωτό Αυτόματο τον κανόνα 220.



a) Μέτρηση διάρκειας υψηλής λογικής στάθμης



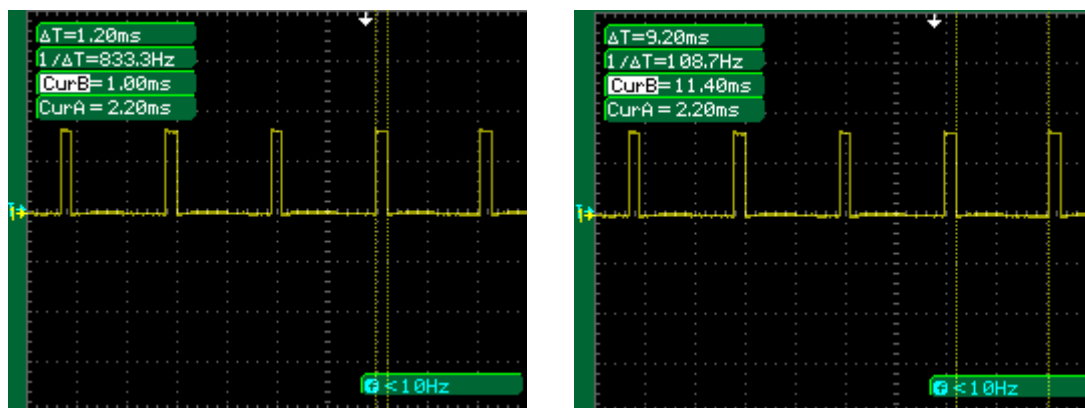
b) Μέτρηση διάρκειας χαμηλής λογικής στάθμης

Εικόνα 6.5

Μέτρηση του Duty Cycle κατά την εφαρμογή του κανόνα 220.

Μετά από κάποια βήματα εξέλιξης ο κανόνας δημιουργεί ένα παλμό με Duty Cycle=46.15% (DC= 4.8/10.4=0.4614).

Αντίστοιχα στα στιγμιότυπα που ακολουθούν (Εικόνα 6.6) απεικονίζεται η μείωση του Duty Cycle εφαρμόζοντας στο Κυψελωτό Αυτόματο τον κανόνα 174. Μετά από αρκετά βήματα η εξέλιξης ο κανόνας αναπτύσσει ένα παλμό με Duty Cycle=11.54% ($DC = 1.2/10.4 = 0.1154$).



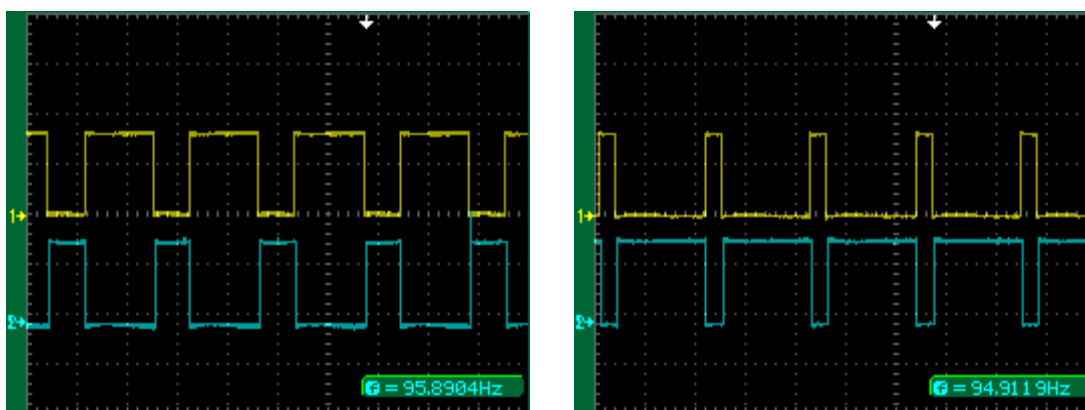
a) Μέτρηση διάρκειας υψηλής λογικής στάθμης

b) Μέτρηση διάρκειας χαμηλής λογικής στάθμης

Εικόνα 6.6

Μέτρηση του Duty Cycle κατά την εφαρμογή του κανόνα 174.

Στο σημείο αυτό βλέπουμε το συγκριτικό πλεονέκτημα που παρέχει ο ελεγκτής μας, σχετικά με την μεταβολή του Duty Cycle των PWM παλμών που παράγει. Ο έλεγχος του Duty Cycle, πραγματοποιείται επιλέγοντας τον κανόνα που εισέρχονται στην ΜΕΚ κατά περίπτωση.



a) Αύξηση του Duty Cycle με βάση τον κανόνα 220

b) Μείωση του Duty Cycle με βάση τον κανόνα 174

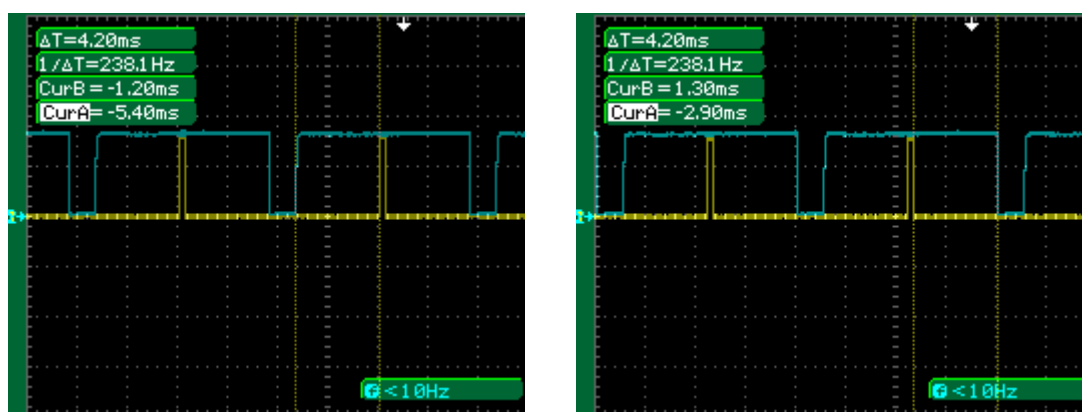
Εικόνα 6.7

Μεταβολή του Duty Cycle στα σήματα διαμόρφωσης των ηλεκτρονικών διακοπών.

Τα σήματα διαμόρφωσης που εφαρμόζονται στους ημιαγωγικούς διακόπτες ισχύος του ελεγκτή παρουσιάζουν την ίδια συμπεριφορά, υπακούοντας στις εντολές που επιβάλουν οι κανόνες 220 και 174. Η Εικόνα 6.7, εμφανίζει την μορφή που παίρνουν οι παλμοί διαμόρφωσης κατά την αύξηση του Duty Cycle (κανόνας 220) και κατά την

μείωση του Duty Cycle (κανόνας 174) στις πύλες των διακοπών ισχύος του AC Chopper. Η κίτρινη κυματομορφή αναπαριστά το σήμα που εφαρμόζεται στον διακόπτη σειράς, ενώ η μπλε αναπαριστά το σήμα που δέχεται ο παράλληλος διακόπτης του κατατημητή. Στις μετρήσεις του παλμογράφου παρατηρούμε ότι πέρα από την συμπληρωματική μορφή που έχουν οι δύο κυματομορφές η αλλαγές του Duty Cycle επηρεάζουν εξίσου και ανάλογα τις δύο κυματομορφές.

Καταλήγοντας, επειδή το σύστημα είναι σχεδιασμένο να διαμορφώνει την εναλλασσόμενη τάση του δικτύου, οι παλμοί διαμόρφωσης οφείλουν να αναπτύσσονται και να περιορίζονται στα χρονικά όρια μίας ημιπεριόδου των 10msec. Η Εικόνα 6.8 συσχετίζει το σήμα διαμόρφωσης με τον παλμό Zero – Cross που δέχεται το κύκλωμα. Η μπλε κυματομορφή είναι ο παλμός zero-cross που δέχεται η διάταξη, ενώ η κίτρινη κυματομορφή είναι το σήμα διαμόρφωσης που εξάγει η Λογική Μονάδα Κυτταρικής Αυτοματοποίησης. Βλέπουμε λοιπόν ότι το σήμα διαμόρφωσης οριοθετείται στα χρονικά όρια του παλμού Zero – Cross, με αποτέλεσμα η διαμόρφωση να είναι συγχρονισμένη με το εναλλασσόμενο κύμα του δικτύου. Επιπρόσθετα παρατηρούμε με βάση τις παρακάτω μετρήσεις, ότι το σύστημα οριοθετεί ορθά τον αρχικό σπόρο seed στο μέσο του παλμού zero-cross και συνεπώς στο μέσω της ημιπεριόδου της AC τάσης του δικτύου.



Εικόνα 6.8
Συγχρονισμός του σήματος διαμόρφωσης με τον παλμό Zero-Cross.

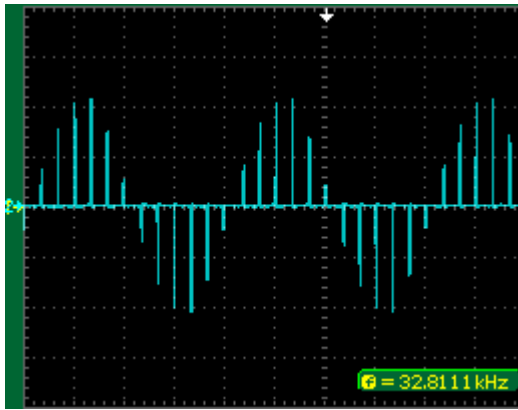
6.2 Η απόκριση του κυκλώματος ισχύος με τεχνικές κατάτμησης.

Στο σημείο αυτό θα δούμε μια σειρά από ευφυείς τεχνικές κατάτμησης (chopping) και μεθόδους διαμόρφωσης που επιτελεί ο ελεγκτής μας στηριζόμενος αποκλειστικά στα επιτεύγματα των Κυψελωτών Αυτομάτων. Στα παρακάτω κεφάλαια παρουσιάζεται η απόκριση ισχύος του ελεγκτή τόσο σε ωμικό όσο και σε επαγωγικό φορτίο, επιτελώντας το έργο της ρύθμισης της τάσης.

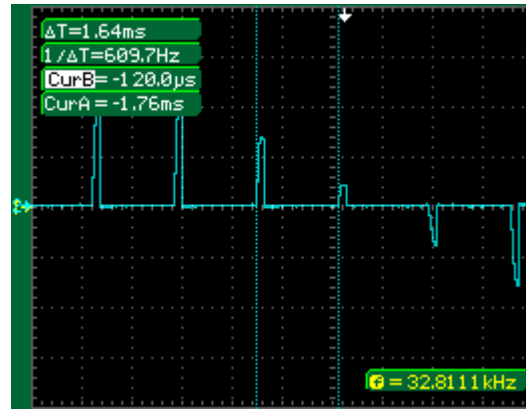
6.2.1 Έλεγχος AC τάσης με συμβατικό PWM σήμα διαμόρφωσης.

Στα ανωτέρω κεφάλαια είδαμε αναλυτικά τον τρόπο δημιουργίας PWM παλμών συχνότητας 100Hz. Σε αυτούς τους παλμούς η μεταβολή του Duty Cycle περιορίζεται στα όρια της ημιπεριόδου των 10msec της τάσης του δικτύου. Οι εφαρμογές ισχύος όμως απαιτούν σήματα διαμόρφωσης με πολλαπλάσιες συχνότητες. Το ερώτημα που τίθεται είναι πως επιτυγχάνεται αλλαγή της συχνότητας διαμόρφωσης με τα Κυψελωτά Αυτόματα, χωρίς να αλλάξει η συχνότητα του παλμού χρονισμού σειριακής μετάδοσης; Η απάντηση σε αυτό το ερώτημα προέρχεται από τον επανακαθορισμό του πλέγματος στο οποίο αναπτύσσεται το Κυψελωτό Αυτόματο.

Αρχικά για την ανάπτυξη του συμβατικού PWM σήματος ορίζουμε ένα νέο πλέγμα στο CA με μήκος 11 κελιών ($N=11$). Η αλλαγή αυτή συμπαρασύρει αντίστοιχα στον κώδικα τα κανάλια του πολυπλέκτη σειριακής μετάδοσης και το εύρος του καταχωρητή διαμόρφωσης. Κρατώντας σταθερό τον παλμό χρονισμού του πολυπλέκτη η σάρωση της πληροφορίας που περιέχει ο καταχωρητής διαμόρφωσης γίνεται γρηγορότερα. Αντίστοιχα, ο πολυπλέκτης αναγκάζεται να σαρώνει τα κανάλια του ταχύτερα δημιουργώντας έτσι στην έξοδο του ένα παλμό με μεγαλύτερη συχνότητα. Γνωρίζοντας ότι το κάθε κελί του CA έχει χρονική παρουσία στην έξοδο 164μsec, η πληροφορία του CA θα σαρώνεται σε χρόνο $11 \times 164 \mu\text{sec} = 1.8 \text{msec}$. Επομένως στο διάστημα μίας ημιπεριόδου ο πολυπλέκτης θα προσπελαύνει περίπου 6 φορές ($10 \text{msec} / 1.8 \text{msec} = 5.55$) τα δεδομένα του καταχωρητή διαμόρφωσης. Το αποτέλεσμα της παραπάνω διαδικασίας παρουσιάζεται στην Εικόνα 6.9. Στα στιγμιότυπα του παλμογράφου βλέπουμε την διαμόρφωση της AC τάσης με PWM παλμό συχνότητας 609.7Hz. Η εξέλιξη του παλμού ξεκινά από τον σπόρο seed που βρίσκεται τοποθετημένος στο 1^ο αριστερό κελί του Κυψελωτού Αυτόματου. Η μορφή της τάσης στην Εικόνα 6.9a, οφείλεται στο 1^ο σταθμικό βήμα (λογική στάθμη του 1^{ου} κελιού στο CA) που εξάγει ο κάθε PWM παλμός.



a) Ανάπτυξη 6 PWM παλμών σε κάθε ημιπερίοδο.

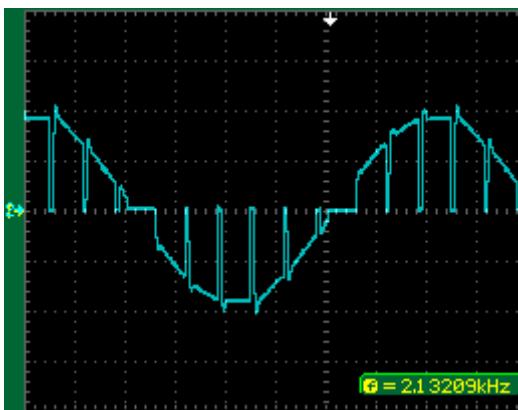


b) Μέτρηση περιόδου του παλμού διαμόρφωσης.

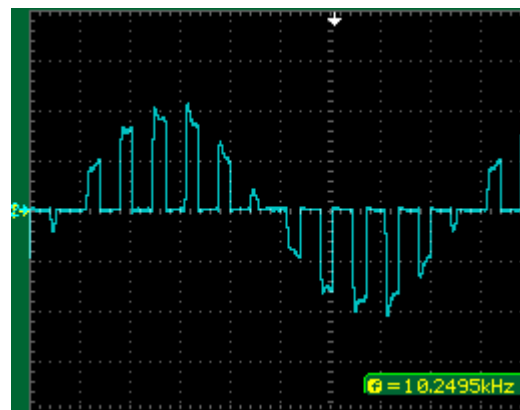
Εικόνα 6.9

Διαμόρφωση εναλλασσόμενης τάσης με παλμούς PWM.

Η αύξηση του Duty Cycle, όπως αναφέρθηκε και παραπάνω, επιτυγχάνεται εφαρμόζοντας στο Κυψελωτό Αυτόματο τον κανόνα 220, ενώ η μείωση του Duty Cycle, επιτυγχάνεται εφαρμόζοντας στο Κυψελωτό Αυτόματο τον κανόνα 174. Το αποτέλεσμα της αυξομείωσης του Duty Cycle φαίνεται στην Εικόνα 6.10.



a) Αύξηση του Duty Cycle με τον κανόνα 220.



b) Μείωση του Duty Cycle με τον κανόνα 174.

Εικόνα 6.10

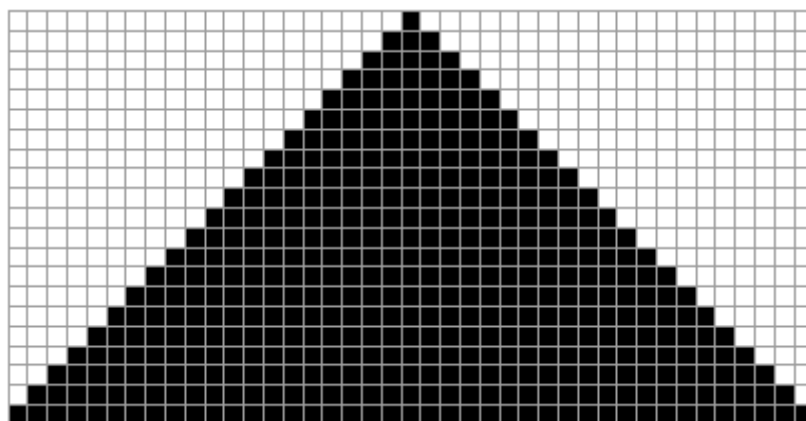
Μεταβολή του Duty Cycle της AC τάσης στο φορτίο.

Η παραπάνω μέθοδος που περιγράψαμε ορίζει μία νέα προσέγγιση δημιουργίας PWM παλμών που στηρίζεται στην ευφυΐα των Κυψελωτών Αυτομάτων. Η ανάπτυξη πλέον ενός συμβατικού PWM παλμού μπορεί να γίνει με απλούστερο τρόπο. Η συχνότητα του παλμού που θέλουμε να πετύχουμε εξαρτάται από το μήκος του μονοδιάστατου πλέγματος που φέρει το Κυψελωτό Αυτόματο. Ενώ η μεταβολή του Duty Cycle επιτυγχάνεται με τις λογικές μετατροπές που επιβάλουν οι κανόνες 220 για την αύξηση του Duty Cycle και 174 για την αντίστοιχη μείωση. Η μέθοδος αποτελεί μία ευφυή τεχνική που στηρίζεται στις επιλογές κανόνων και στο εύρος του

CA, εκμηδενίζοντας το υπολογιστικό κόστος συγκρίσεων, μαθηματικών πράξεων καθώς και υλικού που απαιτούν αντίστοιχες συμβατικές τεχνικές.

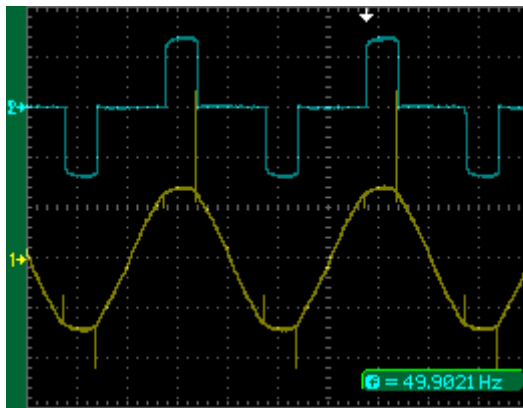
6.2.2 Έλεγχος AC τάσης με *centroid PWM* σήμα διαμόρφωσης.

Τα *centroid PWM* σήματα αποτελούνται από παλμούς όμοιους με τους παλμούς που φέρουν τα συμβατικά PWM σήματα. Ο όρος *centroid* προσδιορίζει την διαφορετική ιδιότητα που έχουν οι παλμοί να μεταβάλουν το Duty Cycle. Η μεταβολή της υψηλής λογικής κατάστασης δεν γίνεται μονόπλευρα (ανάκτηση υψηλής λογικής στάθμης από αριστερά προς δεξιά), αλλά ταυτόχρονα και ισόποσα τόσο στο θετικό, όσο και στο αρνητικό μέτωπο του παλμού. Η μεταβολή αυτή δηλαδή συμβαίνει δεξιά και αριστερά της κεντρικής νοητής γραμμής που διαπερνά τον παλμό κάθετα στο χρονικό μεσοδιάστημα που βρίσκεται σε λογικό '1'. Ο κανόνας με τον οποίο μπορούμε να δημιουργήσουμε ένα *centroid PWM* σήμα είναι ο 222 και το πρότυπό του απεικονίζεται παρακάτω.

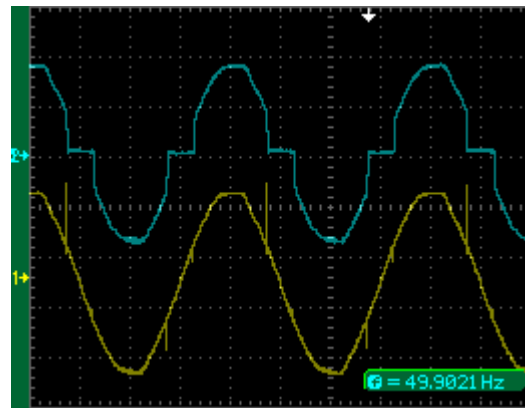


Εικόνα 6.11
Πρότυπο του κανόνα 222.

Στις μετρήσεις της Εικόνας 6.12 παρουσιάζεται η μορφή της τάσης εξόδου (μπλε κυματομορφή) σε σχέση με την τάση που δέχεται ο ελεγκτής (κίτρινη κυματομορφή).



a) Η τάση εξόδου σε σχέση με την τάση εισόδου του ελεγκτή κατά την έναρξη της εξέλιξης του κανόνα 222.



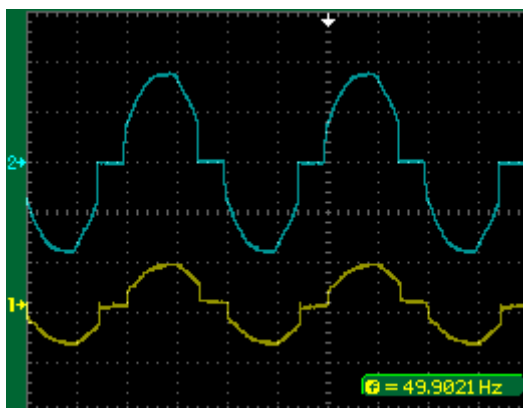
b) Η τάση εξόδου σε σχέση με την τάση εισόδου του ελεγκτή κατά την ολοκλήρωση της εξέλιξης του κανόνα 222.

Εικόνα 6.12

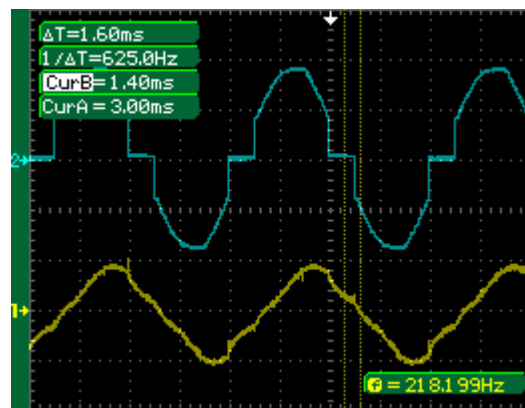
Διαμόρφωση εναλλασσόμενης τάσης με σήμα centroid PWM εφαρμόζοντας τον κανόνα 222.

Από την εφαρμογή του κανόνα 222, βλέπουμε ότι η ανάπτυξη της τάσης πραγματοποιείται από το κέντρο κάθε ημιπεριόδου προς τα σημεία που μηδενίζεται το εναλλασσόμενο κύμα. Η τάση εξόδου ακολουθεί τις μεταβολές του Duty Cycle του centroid PWM παλμού διαμόρφωσης που δημιουργεί το Κυψελωτό Αυτόματο.

Εκτός από την μορφή της τάσης ενδιαφέρον έχει να δούμε και την μορφή του ρεύματος που απορροφά το φορτίο όταν δέχεται στα άκρα του την διαμορφωμένη τάση από τους centroid PWM παλμούς. Στα στιγμιότυπα του παλμογράφου που ακολουθούν η μπλε κυματομορφή αναπαριστά την τάση που εφαρμόζεται στο φορτίο ενώ η κίτρινη κυματομορφή αναπαριστά το ρεύμα που απορροφά.



a) Μορφή της τάσης και του ρεύματος σε ωμικό φορτίο.



b) Μορφή της τάσης και του ρεύματος σε επαγωγικό φορτίο.

Εικόνα 6.13

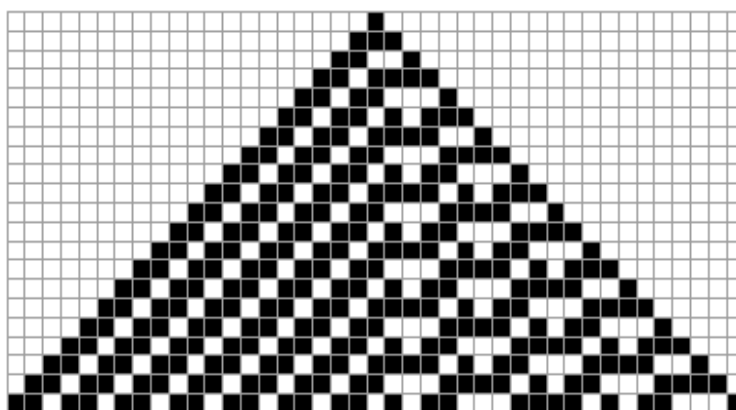
Τάση και ένταση σε ωμικό και επαγωγικό φορτίο εφαρμόζοντας τον κανόνα 222.

Παρατηρούμε ότι στο ωμικό φορτίο το ρεύμα έχει όμοια μορφή με την τάση και βρίσκεται σε φάση όπως αυτό είναι αναμενόμενο. Στην περίπτωση του επαγωγικού

φορτίου, το ρεύμα παίρνει μία διαφορετική μορφή πλησιάζει σε ένα καθαρό ημίτονο. Λόγω της επαγωγικής συμπεριφοράς ο μηδενισμός του ρεύματος έπεται της τάσης κατά 1.60msec δημιουργώντας μια αντίστοιχη διαφορά φάσης 28.8 μοιρών.

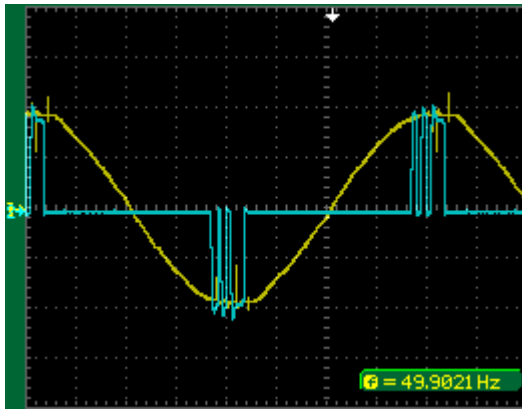
6.2.3 Έλεγχος AC τάσης με *asymmetrical PWM* σήμα διαμόρφωσης.

Ένα *asymmetrical PWM* σήμα αποτελείται από σταθερό αριθμό παλμών που αποτελούν μία ομάδα. Ο κάθε παλμός της ομάδας έχει διαφορετικό Duty Cycle. Η μεταβολή του Duty Cycle δεν γίνεται ταυτόχρονα στην ομάδα των παλμών αλλά κατά περίπτωση και με διαφορετικό ποσοστό. Οι εφαρμογές που στηρίζονται σε *asymmetrical PWM* παλμούς φροντίζουν να μεταβάλουν το Duty Cycle ασύμμετρα στην ομάδα των παλμών διαμόρφωσης. Μπορεί η μεταβολή σε κάθε μεμονωμένο παλμό να γίνεται με συμβατικό τρόπο (ανάκτηση υψηλής λογικής στάθμης από αριστερά προς δεξιά), αλλά δεν ακολουθείται μία καθολική οδηγία για το σύνολο των παλμών. Ο κανόνας με τον οποίο επικεντρωθήκαμε να αναπτύξουμε *asymmetrical PWM* σήματα είναι κυρίως ο 62. Το πρότυπο του κανόνα απεικονίζεται παρακάτω.

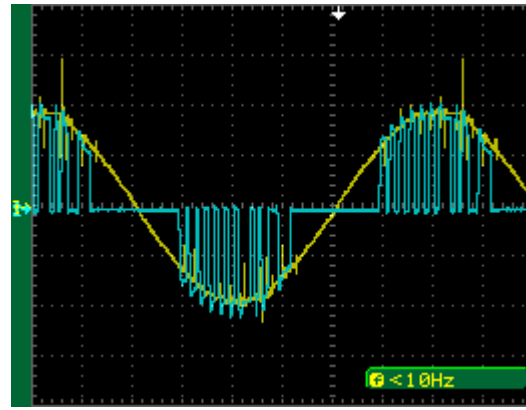


Εικόνα 6.14
Πρότυπο του κανόνα 62.

Στις μετρήσεις της Εικόνας 6.15 παρουσιάζεται η μορφή της τάσης εξόδου (μπλε κυματομορφή) σε σχέση με την τάση που δέχεται ο ελεγκτής (κίτρινη κυματομορφή) εφαρμόζοντας τον κανόνα 62.



a) Η τάση εξόδου σε σχέση με την τάση εισόδου του ελεγκτή κατά την έναρξη της εξέλιξης του κανόνα 62.



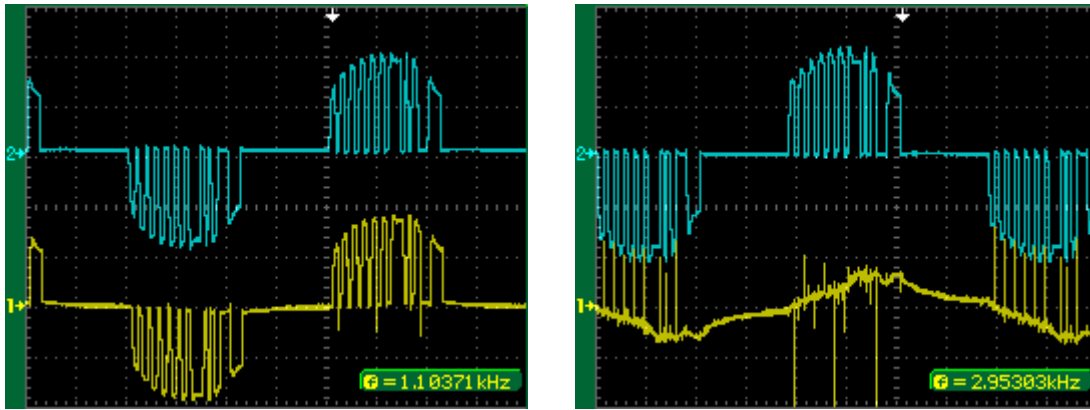
b) Η τάση εξόδου σε σχέση με την τάση εισόδου του ελεγκτή κατά την ολοκλήρωση της εξέλιξης του κανόνα 62.

Εικόνα 6.15

Διαμόρφωση εναλλασσόμενης τάσης με σήμα asymmetrical PWM εφαρμόζοντας τον κανόνα 62.

Γνωρίζοντας ότι το πλέγμα του Κυβελωτού Αυτόματου οριοθετείται στα χωρικά όρια μίας ημιπεριόδου και δεδομένου ότι ο σπόρος seed βρίσκεται τοποθετημένος στο μέσο του πλέγματος του CA, η εξέλιξη της διαμόρφωσης ξεκινά από το κέντρο κάθε ημιπεριόδου. Η Εικόνα 6.15a αποδίδει την μορφή της τάσης, σε σχέση με την τάση του δικτύου, που διαμορφώνεται από ασύμμετρους παλμούς στα αρχικά στάδια της εξέλιξης, ενώ η Εικόνα 6.15b αποδίδει την τάση στην έξοδο του ελεγκτή, λίγο πριν την ολοκλήρωση της εξέλιξης. Τόσο στην αρχή όσο και λίγο πριν την ολοκλήρωση της εξέλιξης, η εναλλασσόμενη τάση στην έξοδο έχει μία ακανόνιστη και ασύμμετρη μορφή εξαιτίας των ασύμμετρων παλμών που εφαρμόζονται στις πύλες των ημιαγωγικών διακοπών ισχύος.

Συνήθως η διαμόρφωση με asymmetrical PWM παλμούς χρησιμοποιείται για να διορθώσουμε την φάση του ρεύματος και να αποδώσουμε συγκεκριμένες ιδιότητες σε επαγωγικά φορτία εναλλασσόμενου ρεύματος όταν πρόκειται να ελέγξουμε την τάση τους. Στα στιγμιότυπα που ακολουθούν εμφανίζεται η μορφή της τάσης και της έντασης εφαρμόζοντας τον κανόνα 62. Η μπλε κυματομορφή αναπαριστά την τάση που εφαρμόζεται στο φορτίο ενώ η κίτρινη κυματομορφή αναπαριστά το ρεύμα που απορροφά



a) Μορφή της τάσης και του ρεύματος σε ωμικό φορτίο.

b) Μορφή της τάσης και του ρεύματος σε επαγωγικό φορτίο.

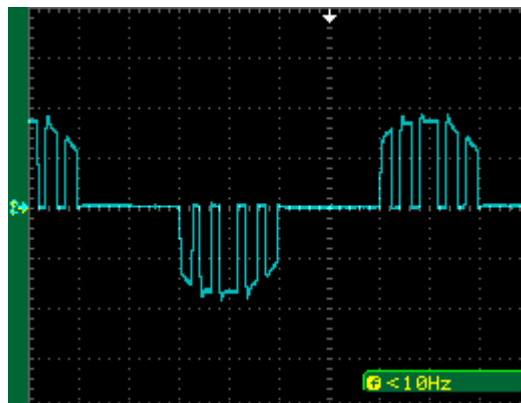
Εικόνα 6.16

Τάση και ένταση σε ωμικό και επαγωγικό φορτίο εφαρμόζοντας τον κανόνα 62.

Στο ωμικό φορτίο (Εικόνα 6.16a) που τροφοδοτεί ο ελεγκτής, το ρεύμα βρίσκεται σε φάση με την τάση. Όταν το φορτίο έχει επαγωγικό χαρακτήρα (Εικόνα 6.16b), το ρεύμα δεν ακολουθεί την μορφή της τάσης και πλησιάζει περισσότερο σε ένα ημίτονο. Εξαιτίας της επαγωγής, είναι οφθαλμοφανές ότι το ρεύμα έπεται της τάσης δημιουργώντας μία ανάλογη διαφορά φάσης.

6.2.4 Έλεγχος AC τάσης με *symmetrical PWM* σήμα διαμόρφωσης.

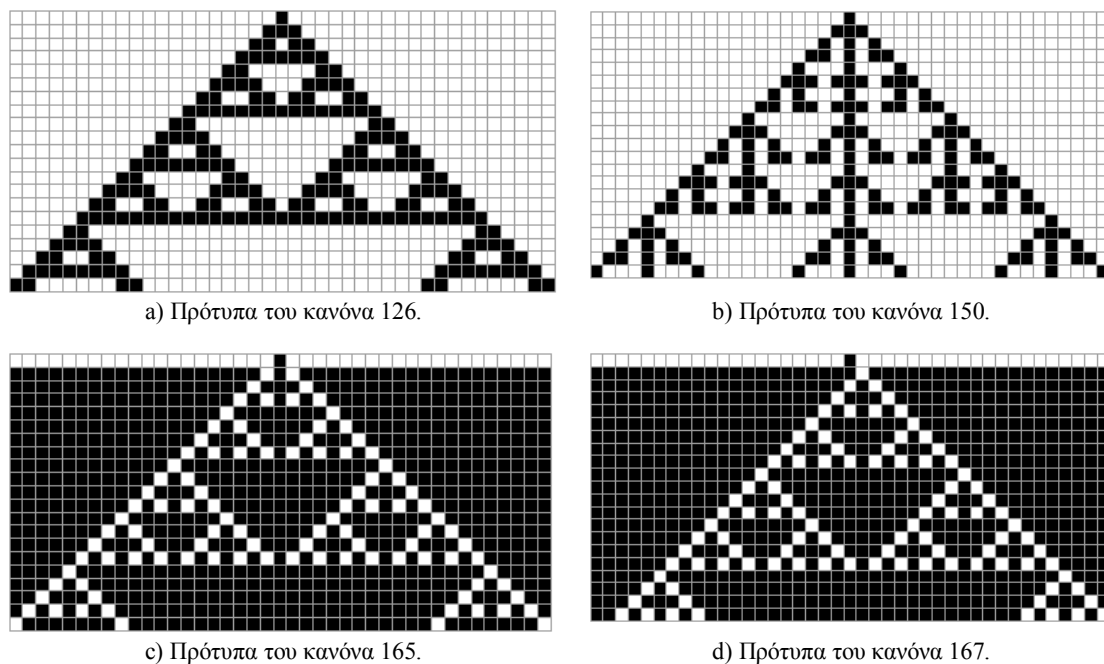
Την διαμόρφωση που προκαλεί ένα *symmetrical PWM* σήμα σε ένα εναλλασσόμενο κύμα μπορούμε να την δούμε στην Εικόνα 6.17 . Το αποτέλεσμα στην μορφή της διαμόρφωσης προκύπτει από δυο όμοιες ομάδες παλμών που το πρότυπό τους αντικατοπτρίζεται δεξιά και αριστερά μίας κάθετης νοητή γραμμή που διχοτομεί την ημιπερίοδο. Η αλλαγή του Duty Cycle στους παλμούς της πρώτης ομάδας, ακολουθείται και στους παλμούς που διαμορφώνουν το δεύτερο μισό της ημιπεριόδου χωρίς να επηρεάζεται η συχνότητα των παλμών στο σχήμα.



Εικόνα 6.17

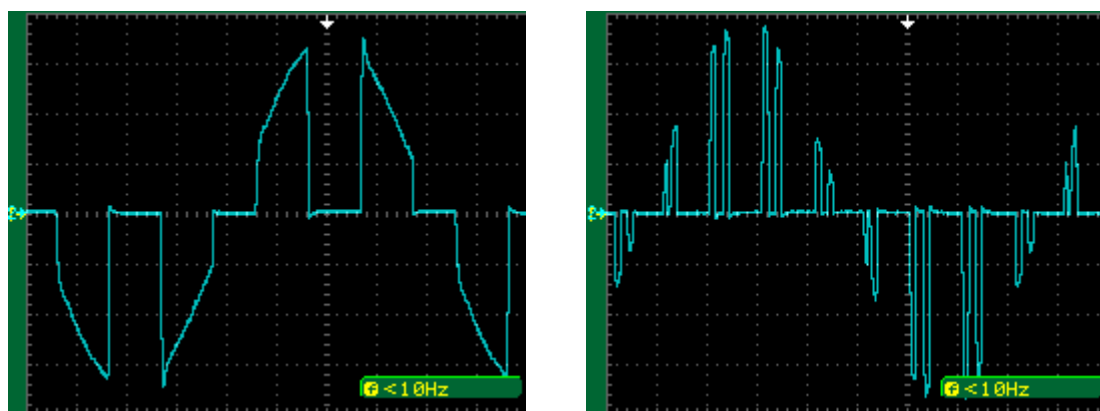
Διαμόρφωση εναλλασσόμενης τάσης με σήμα *symmetrical PWM* εφαρμόζοντας τον κανόνα 150.

Εκτός από τον κανόνα 150 που δημιουργεί την παραπάνω κυματομορφή, symmetrical PWM παλμούς μπορεί να αναπαράγει το σύστημα με τους κανόνες 126, 165, 167 κ.α. (Εικόνα 6.18)



Εικόνα 6.18
Πρότυπα κανόνων για την δημιουργία symmetrical PWM σημάτων.

Στις μετρήσεις που ακολουθούν (Εικόνα 6.19) παρουσιάζεται η μορφή της τάσης εξόδου (μπλε κυματομορφή) σε στιγμιότυπα διαφορετικών γενιών εφαρμόζοντας τον κανόνα 126. Όπως και στις προηγούμενες περιπτώσεις η εξέλιξη της τάσης στην έξοδο ξεκινά από το μέσο κάθε ημιπεριόδου, επειδή επιλέξαμε ο σπόρος seed να τοποθετηθεί στο κεντρικό κελί του πλέγματος που αναπτύσσεται το Κυψελωτό Αυτόματο.

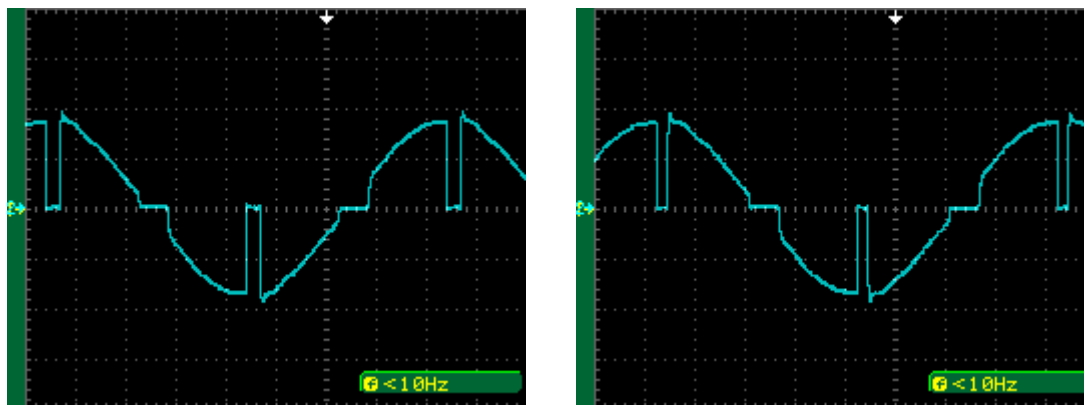


a) Στιγμιότυπο της τάσης εξόδου κατά την εξέλιξη του κανόνα 126.

b) Στιγμιότυπο της τάσης εξόδου κατά την εξέλιξη του κανόνα 126.

Εικόνα 6.19
Διαμόρφωση εναλλασσόμενης τάσης με σήμα symmetrical PWM εφαρμόζοντας τον κανόνα 126.

Αντίστοιχα η διαμορφωμένη τάση που εξάγει το σύστημα από την εφαρμογή των κανόνων 165 και 167 παρουσιάζεται στις παρακάτω εικόνες παλμογράφου.



a) Στιγμιότυπο της τάσης εξόδου κατά την εξέλιξη του κανόνα 165.

b) Στιγμιότυπο της τάσης εξόδου κατά την εξέλιξη του κανόνα 167.

Εικόνα 6.20

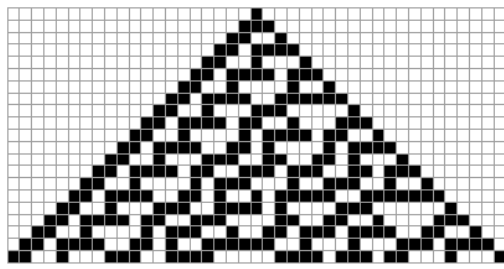
Διαμόρφωση εναλλασσόμενης τάσης με σήμα symmetrical PWM εφαρμόζοντας τους κανόνες 165 και 167.

Η μορφή των τάσεων ακολουθεί αντίστοιχα την παρόμοια μορφή των προτύπων που έχουν οι κανόνες 165 και 167 για τον ίδιο αριθμό γενεών. Η διαπίστωση αυτή είναι γενικευμένη για το σύνολο των μονοδιάστατων κανόνων. Επομένως παρόμοια πρότυπα κανόνων αποδίδουν παρόμοια σχήματα διαμορφώσεων.

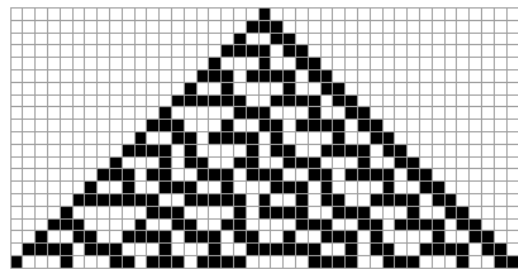
6.2.5 Έλεγχος AC τάσης με random PWM σήμα διαμόρφωσης.

Ολοκληρώνοντας την αναφορά μας στις διαμορφώσεις που γεννιούνται από τις τεχνικές κατάτμησης, στο κεφάλαιο αυτό παρουσιάζονται τα αποτελέσματα που προκύπτουν από random PWM σήματα. Όπως υποδηλώνει ο χαρακτηρισμός random, τα σήματα αυτά αποτελούνται από ακανόνιστους και τυχαίους παλμούς διαφορετικής συχνότητας και διαφορετικού Duty Cycle [29]. Η χρήση των random PWM σημάτων σύμφωνα με την βιβλιογραφία περιορίζει το αρμονικό περιεχόμενο στους ηλεκτρονικούς μετατροπείς ισχύος που οδηγούν ηλεκτρικούς κινητήρες. Επιπρόσθετα απλώνουν το φάσμα των αρμονικών και περιορίζουν τον ακουστικό θόρυβο που αναπτύσσεται από την συχνότητα διαμόρφωσης στις ηλεκτρικές μηχανές. Με όλα αυτά τα χαρακτηριστικά οι μετατροπείς αποκτούν πιο αξιόπιστη απόκριση και ανταποκρίνονται πιο αποδοτικά στις συνθήκες λειτουργίας των ηλεκτρικών κινητήρων που ελέγχουν.

Η δημιουργία random PWM παλμών μπορεί να στηριχθεί στους μονοδιάστατους κανόνες 30 και 86 τα πρότυπα των οποίων απεικονίζονται στην εικόνα 6.21 .



a) Πρότυπα του κανόνα 30.



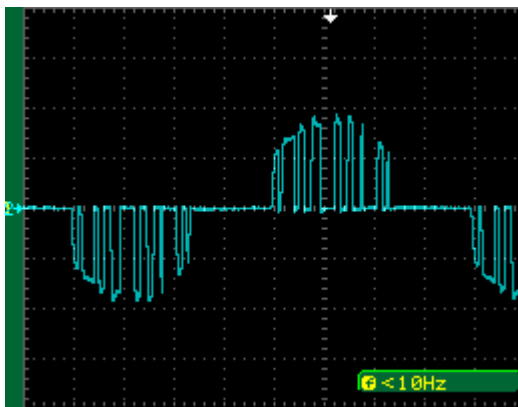
b) Πρότυπα του κανόνα 86.

Εικόνα 6.21

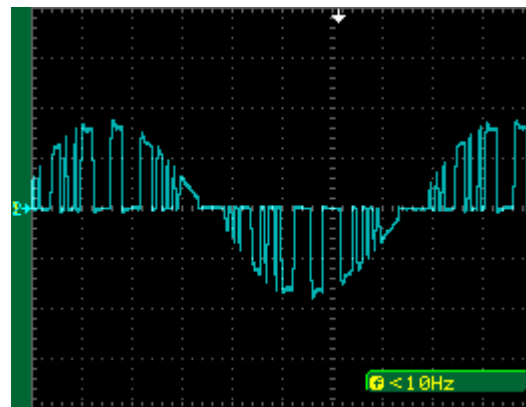
Πρότυπα κανόνων για την δημιουργία random PWM σημάτων.

Βλέποντας προσεκτικότερα τα πρότυπά τους, παρατηρούμε ότι ο ένας κανόνας είναι ένα καθρέφτισμα του άλλου. Συνεπώς η εφαρμογή τους διαφέρει μόνο κατά την φορά εμφάνισης των παλμών που εξάγει ο πολυπλέκτης σειριακής μετάδοσης του συστήματος.

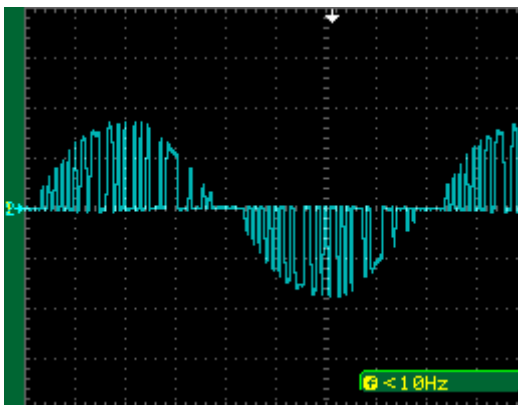
Η Εικόνα 6.22 εμφανίζει την μορφή που παίρνει η τάση στην έξοδο του ελεγκτή κατά την διαδοχική αύξουσα εναλλαγή των βημάτων εξέλιξης.



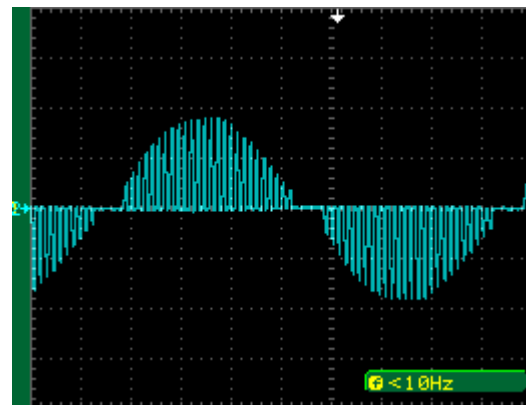
a) Στιγμιότυπο της τάσης εξόδου κατά την εξέλιξη του κανόνα 30.



b) Στιγμιότυπο της τάσης εξόδου κατά την εξέλιξη του κανόνα 30.



c) Στιγμιότυπο της τάσης εξόδου κατά την εξέλιξη του κανόνα 30.



d) Στιγμιότυπο της τάσης εξόδου κατά την εξέλιξη του κανόνα 30.

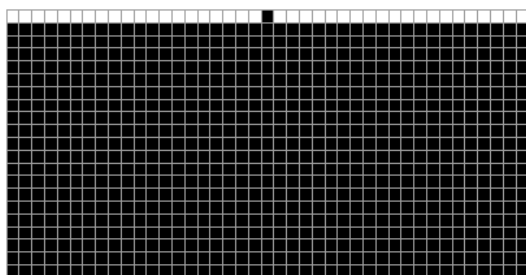
Εικόνα 6.22

Διαμόρφωση εναλλασσόμενης τάσης με σήμα random PWM εφαρμόζοντας τον κανόνα 30.

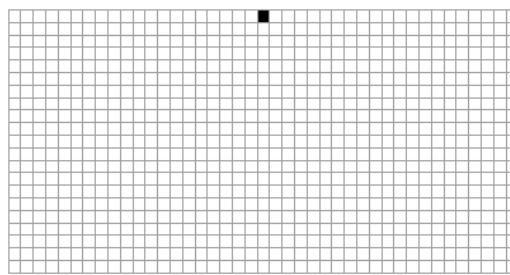
Η εξέλιξη των γενεών, όπως γινόταν και στις προηγούμενες διαμορφώσεις, επιλέχθηκε να ξεκινά από το κεντρικό κελί του μονοδιάστατου πλέγματος του CA, σχηματίζοντας με παλμούς όλο το εύρος των ημιπεριόδων σε κάθε βήμα. Η διεργασία αυτή αναγκάζει την τάση στην έξοδο να σχηματίζεται από παλμούς διαμόρφωσης που παρουσιάζουν τυχαία συχνότητα και τυχαίο Duty Cycle, σύμφωνα με τις ψηφιακές μετατροπές που επιβάλλει ο κανόνας 30. Το αξιοσημείωτο στην εξέλιξη των γενεών είναι ότι μετά από αρκετά βήματα, η μορφή της τάσης αποκτά ένα σαφές και αμετάβλητο σχήμα. Το πρότυπο της διαμόρφωσης παραμένει σταθερό ανεξάρτητα από το σύνολο των βημάτων που θα ακολουθήσουν. Σε αυτό το σημείο επιβεβαιώνεται η θεωρία του S. Wolfram που υποστηρίζει ότι παρόλη την χαοτική μορφή που επιφανειακά βλέπουμε στα Κυψελωτά Αυτόματα, καταλήγουμε σε μία σαφή κανονικότητα.

6.3 Η απόκριση του κυκλώματος ισχύος με τεχνικές ON – OFF Control.

Μία άλλη τεχνική διαμόρφωσης που προσφέρει ο ελεγκτής μας, είναι ο ON – OFF έλεγχος της ηλεκτροδοτούμενης τάσης. Η τεχνική αυτή επιτρέπει την διέλευση συγκεκριμένων περιόδων ή/και ημιπεριόδων της εναλλασσόμενης τάσης του δικτύου που εφαρμόζεται στο φορτίο. Οι κανόνες που επιβάλλουν στο Κυψελωτό Αυτόματο την δημιουργία σημάτων για τον ON – OFF έλεγχο είναι οι κανόνες 255 και 0 αντίστοιχα.



a) Πρότυπα του κανόνα 255.



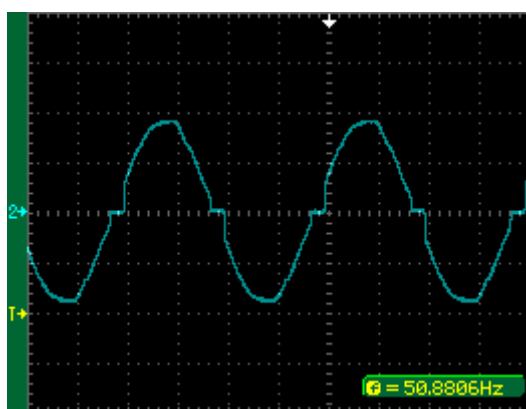
b) Πρότυπα του κανόνα 0.

Εικόνα 6.23

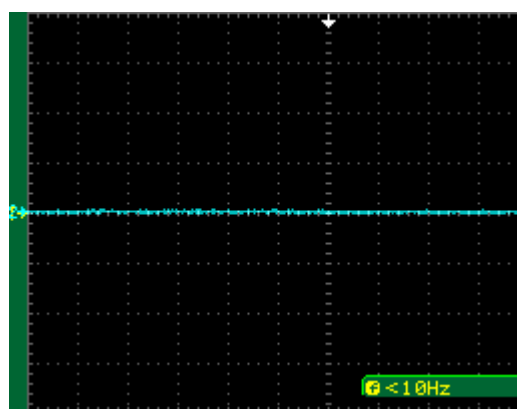
Πρότυπα κανόνων για την δημιουργία σημάτων ON – OFF Control.

Όταν στο Κυψελωτό Αυτόματο εισέρθει ο κανόνας 255, αναπτύσσεται ένα συνεχές σήμα αγωγής στις πύλες των ηλεκτρονικών διακοπών, επιτρέποντας την διέλευση ρεύματος για όσο χρονικό διάστημα το σήμα είναι ενεργό (βρίσκεται δηλαδή σε λογικό '1'). Αντίθετα ο κανόνας 0 δημιουργεί ένα σήμα αποκοπής που αναστέλλει

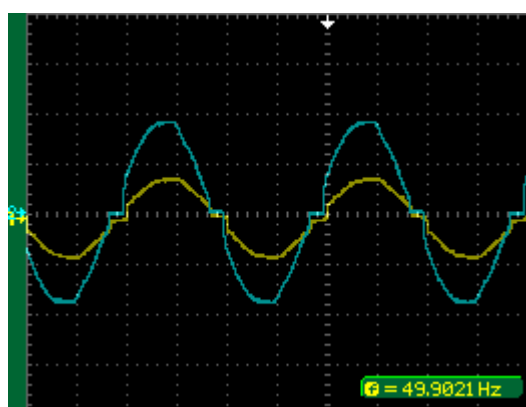
την αγωγή των ηλεκτρονικών διακοπών για όσο χρονικό διάστημα βρίσκεται σε λογικό '0'. Η ανταπόκριση του συστήματος στους κανόνες 255 και 0 εμφανίζονται στα ακόλουθα στιγμιότυπα παλμογράφου της Εικόνα 6.24a και 6.24b αντίστοιχα.



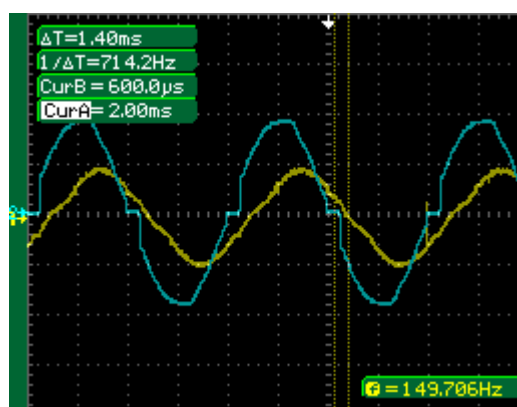
a) Στιγμιότυπο της τάσης εξόδου από την εφαρμογή του κανόνα 255.



b) Στιγμιότυπο της τάσης εξόδου από την εφαρμογή του κανόνα 0.



c) Απόκριση του ελεγκτή σε ωμικό φορτίο εφαρμόζοντας την τεχνική ON – OFF Control.



d) Απόκριση του ελεγκτή σε επαγωγικό φορτίο εφαρμόζοντας την τεχνική ON – OFF Control

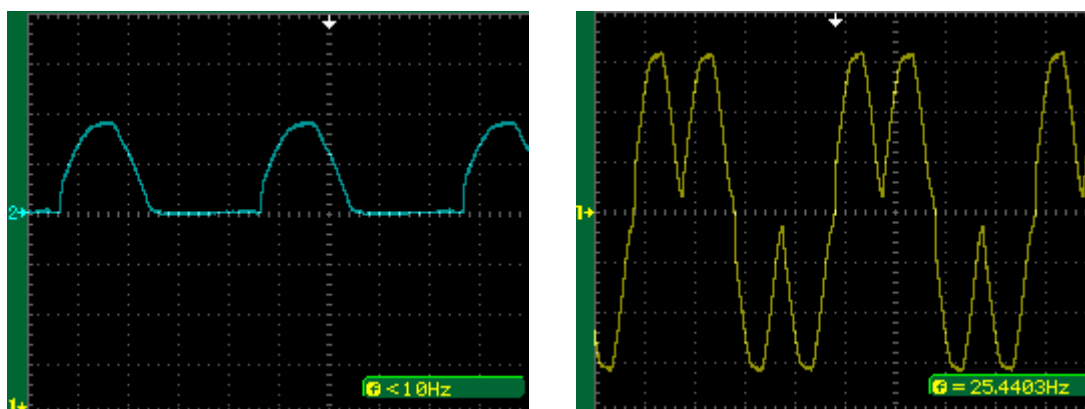
Εικόνα 6.24

Διαμόρφωση εναλλασσόμενης τάσης με σήματα ON – OFF Control.

Πέρα από την ανταπόκριση του κυκλώματος ισχύος στα σήματα που ορίζουν οι κανόνες, βλέπουμε και την μορφή του ρεύματος σε επαγωγικό και ωμικό φορτίο. Στις Εικόνες 6.24c και 6.24d η μπλε κυματομορφή αναπαριστά την τάση ενώ η κίτρινη κυματομορφή αναπαριστά το ρεύμα που απορροφά το φορτίο. Στο ωμικό φορτίο το ρεύμα έχει όμοια μορφή με την μορφή της τάσης και βρίσκεται σε φάση με αυτή. Στο επαγωγικό φορτίο, το ρεύμα παρουσιάζει υστέρηση στο μηδενισμό του κατά 1.40msec δημιουργώντας μια αντίστοιχη διαφορά φάσης 25.2 μοιρών. Ανεξάρτητα από την πλησιέστερη ημιτονική μορφή που παίρνει το ρεύμα η επαγωγή κάνει το ρεύμα να έπεται της τάσης.

Εκτός από την συνηθισμένη αγωγή – αποκοπή που μπορεί να αναπτυχθεί, ενδιαφέρον έχει να δούμε το αποτέλεσμα που προκύπτει όταν η εναλλαγή των δύο

κανόνων είναι συγχρονισμένη με την πολικότητα των ημιπεριοδών της AC τάσης του δικτύου. Η παρακάτω Εικόνα 6.25a παρουσιάζει μία ημιανορθωμένη τάση που προκύπτει από την συγχρονισμένη εναλλαγή των κανόνων 255 και 0. Όταν η εναλλασσόμενη τάση του δικτύου λάβει θετικές τιμές στο Κυψελωτό αυτόματο εφαρμόζεται ο κανόνας 255. Στην αντίθετη περίπτωση όταν η εναλλασσόμενη τάση του δικτύου λάβει αρνητικές τιμές στο Κυψελωτό αυτόματο εφαρμόζεται ο κανόνας 0. Η παραπάνω λειτουργία προσδίδει μία επιπλέον δυνατότητα στον ελεγκτή, επιτρέποντας την χρήση του ως μετατροπέα AC/DC σε εφαρμογές ανόρθωσης.



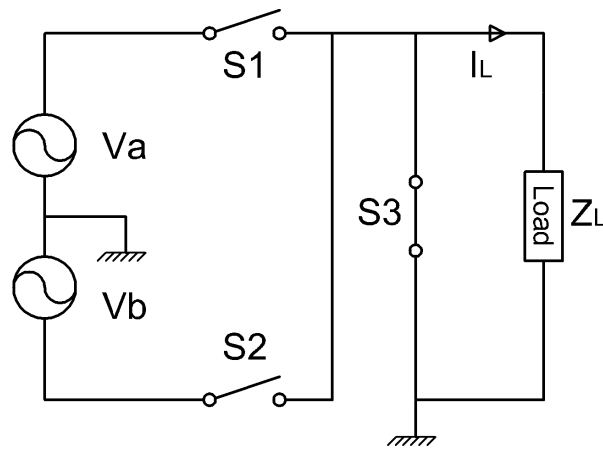
a) Στιγμιότυπο της τάσης εξόδου από την εφαρμογή του κανόνα 255.

b) Στιγμιότυπο της τάσης εξόδου από την εφαρμογή του κανόνα 0.

Εικόνα 6.25

Μετατροπή εναλλασσόμενης τάσης και συχνότητας με σήματα ON – OFF Control.

Εκτός από μετατροπέας τάσης ο ελεγκτή μας, μπορεί να χρησιμοποιηθεί και ως μετατροπέας συχνότητας. Η Εικόνα 6.25b εμφανίζει ένα εναλλασσόμενο κύμα τάσης συχνότητας 25Hz στην έξοδο του συστήματος υιοθετώντας τις ευφυείς τεχνικές που προσφέρουν τα Κυψελωτά Αυτόματα. Το αποτέλεσμα της Εικόνας 6.25b προκύπτει όταν τροφοδοτήσουμε τον ελεγκτή μας από μία διφασική πηγή 230V/50Hz με μεσαία λήψη ουδετέρου. Στην διφασική ηλεκτρική πηγή εξαιτίας της μεσαίας λήψης οι δυο φάσεις έχουν διαφορά φάσης 180°. Επιπρόσθετα, για να δουλεύει το σύστημα μας ως μετατροπές συχνότητας, στο κύκλωμα ισχύος του ελεγκτή, προσαρμόζονται οι συνδέσεις με τέτοιο τρόπο ώστε να λειτουργεί η διάταξη ως Matrix Converter (Εικόνα 6.26).



Εικόνα 6.26

Βασικό κύκλωμα Matrix Converter που τροφοδοτείται από διφασική ηλεκτρική πηγή.

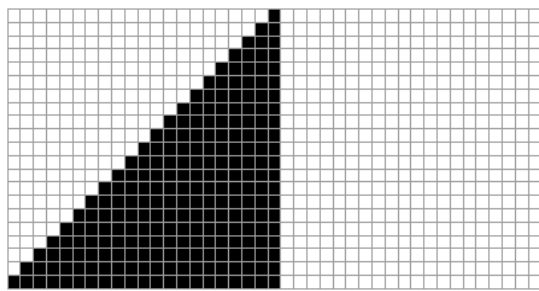
Η εύρυθμη λειτουργία του συστήματος απαιτεί ταυτόχρονα σήματα ελέγχου πολικότητας που αναπαράγονται από αντίστοιχους αισθητήρες αναγνώρισης της εναλλασσόμενης τάσης των πηγών. Συγχρονίζοντας λοιπόν τους κανόνες 255 και 0 με τις θετικές και αρνητικές τιμές των εναλλασσόμενων περιόδων των δύο ηλεκτρικών πηγών, ο ελεγκτής αποκτά την ικανότητα να εξάγει ένα οριζόμενο αριθμό θετικών ή αρνητικών ημιπεριόδων των 50Hz αυξάνοντας ως επακόλουθο την χρονική διάρκεια των ημιπεριόδων στην έξοδο. Η δυνατότητα αυτή προσδίδει στην διάταξή μας τον ρόλο του μετατροπέα υποπολλαπλάσιων τιμών συχνότητας. Γίνεται σαφές ότι οι επιπλέον ιδιότητες που ανακτά το σύστημα, ανοίγουν τον δρόμο στις ευφυείς τεχνικές Κυψελωτών Αυτομάτων να εισαχθούν σε εφαρμογές μετατροπέων (Converters) και αντιστροφών (Inverters) καθώς και σε μεθόδους που εφαρμόζουν διανυσματικό έλεγχο, V/f έλεγχο κτλ.

6.4 Η απόκριση του κυκλώματος ισχύος με τεχνικές ελέγχου φάσης.

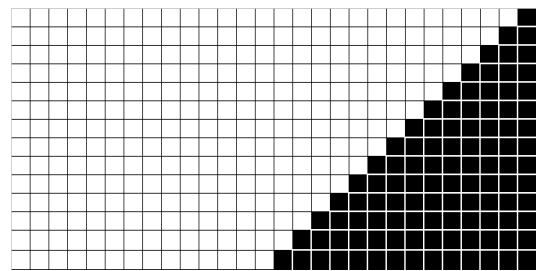
Ένα άλλο είδος τεχνικής που υποστηρίζει το σύστημά μας είναι ο έλεγχος φάσης της εναλλασσόμενης τάσης του δικτύου. Όπως έχουμε αναφέρει, με την τεχνική ελέγχου φάσης, η αγωγή ή/και η αποκοπή των ηλεκτρονικών διακοπών στο κύκλωμα ισχύος, συμβαίνει στην περιοχή 0 ως π κάθε ημιπεριόδου. Στα κεφάλαια που ακολουθούν παρουσιάζεται η δυνατότητα ρύθμισης της τάσης με την τεχνική ελέγχου φάσης που επιτυγχάνεται με την ευφυΐα των Κυψελωτών Αυτομάτων.

6.4.1 Έλεγχος AC τάσης με Phase control σήμα διαμόρφωσης.

Όπως έχουμε εξηγήσει τα σήματα phase control είναι παλμοί που ορίζονται στα όρια μίας ημιπεριόδου διάρκειας 10msec. Η υψηλή λογική στάθμη των παλμών ξεκινά στην περιοχή 0 ως π κάθε ημιπεριόδου και καταλήγει στον επόμενο μηδενισμό της ημιπεριόδου. Η αύξηση του Duty Cycle στους παλμούς έχει αριστερή διεύθυνση. Δεδομένου ότι το πλέγμα συμπίπτει με τα όρια κάθε ημιπεριόδου, η αύξηση συντελείται από την περιοχή π προς την περιοχή 0 της ημιπεριόδου. Δηλαδή από το τελευταίο κελί του πλέγματος προς το αρχικό κελί του Κυψελωτού Αυτόματου. Πρόκειται για παλμούς μεταβλητού Duty Cycle των 100 Hz που ελέγχουν την αγωγή και αποκοπή των διακοπών ισχύος συμπαρασύροντας σε ένα αντίστοιχο αποτέλεσμα τον έλεγχο της ροής ισχύος από την πηγή στο φορτίο. Ο κανόνας που επιβάλλει στο Κυψελωτό Αυτόματο την ανάπτυξη σημάτων phase control είναι ο 206 (χωρίς βέβαια να αποκλείεται ο κανόνας 238 που έχει την ίδια μορφή).



a) Πρότυπο του κανόνα 206 που εξελίσσεται από το κεντρικό κελί του πλέγματος.



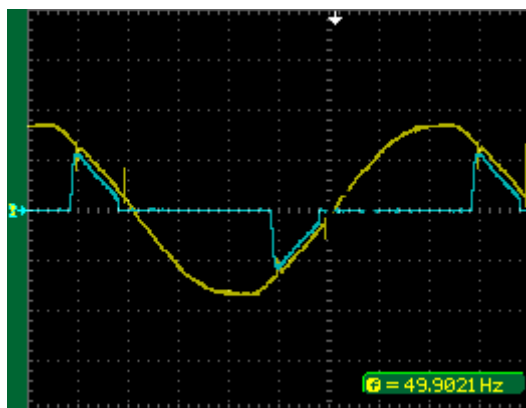
b) Πρότυπο του κανόνα 206 που εξελίσσεται από το δεξί άκρο του πλέγματος.

Εικόνα 6.27
Πρότυπο του κανόνα 206.

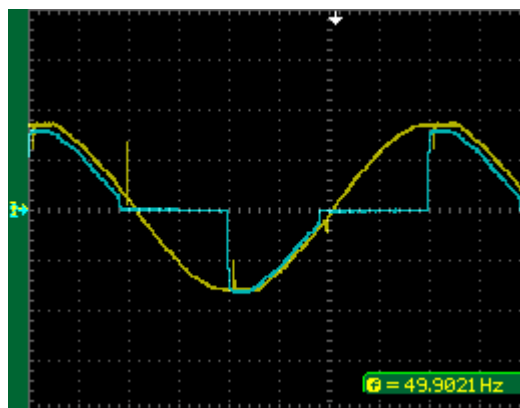
Η Εικόνα 6.27a εμφανίζει το πρότυπο του κανόνα 206 όπου η εξέλιξη του ξεκινά από το κεντρικό κελί του πλέγματος. Η ανάπτυξη των παλμών για τον έλεγχο φάσης της AC τάσης, όπως αναφέρθηκε πρέπει να έχει αριστερή φορά στο πλέγμα. Για τον λόγο αυτό η εξέλιξη του Κυψελωτού Αυτόματου εκκινεί από το δεξιότερο κελί. Το πρότυπο που προκύπτει μετά από αυτή την ενέργεια το βλέπουμε στην Εικόνα 6.27b.

Στις μετρήσεις που ακολουθούν εμφανίζεται η μορφή της τάση στην έξοδο του ελεγκτή που προκύπτει κατά την εφαρμογή του κανόνα 206. Η μπλε κυματομορφή στις Εικόνες 6.28a και 6.28b αναπαριστά την τάση που εφαρμόζεται στο φορτίο ενώ η κίτρινη κυματομορφή αναπαριστά την τάση του δικτύου που δέχεται ο ελεγκτής. Στις συγκεκριμένες εικόνες συσχετίζονται η τάση εισόδου με την τάση εξόδου του συστήματος σε γωνίες έναυσης των ημιαγωγών 45 και 90 μοιρών αντίστοιχα.

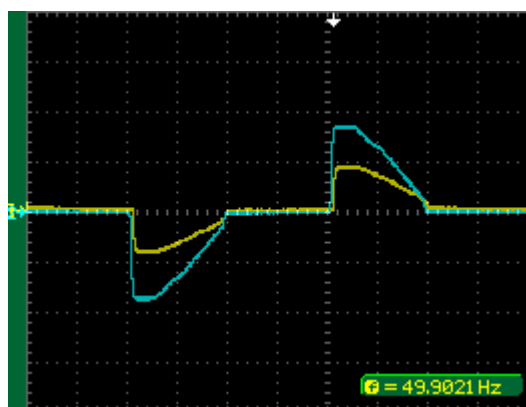
Παρατηρούμε λοιπόν ότι η τάση εξόδου ανταποκρίνεται στα σήματα που γεννά το Κυβελωτό Αυτόματο ακλουθώντας την λογική κατάσταση των παλμών διαμόρφωσης. Η μεταβολή της τάσης συσχετίζεται επίσης με την εξέλιξη των γενεών, όπως γινόταν και στις προηγούμενες διαμορφώσεις, ξεκινώντας από το κελί που βρίσκεται στο δεξί άκρο του πλέγματος.



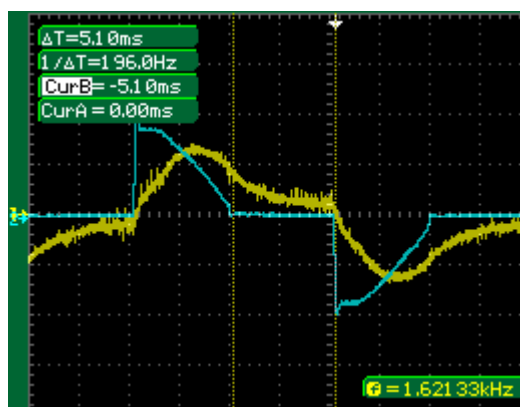
a) Στιγμιότυπο της τάσης εξόδου κατά την εξέλιξη του κανόνα 206.



b) Στιγμιότυπο της τάσης εξόδου κατά την εξέλιξη του κανόνα 206.



c) Απόκριση του ελεγκτή σε ωμικό φορτίο εφαρμόζοντας την τεχνική Phase Control.



d) Απόκριση του ελεγκτή σε επαγωγικό φορτίο εφαρμόζοντας την τεχνική Phase Control

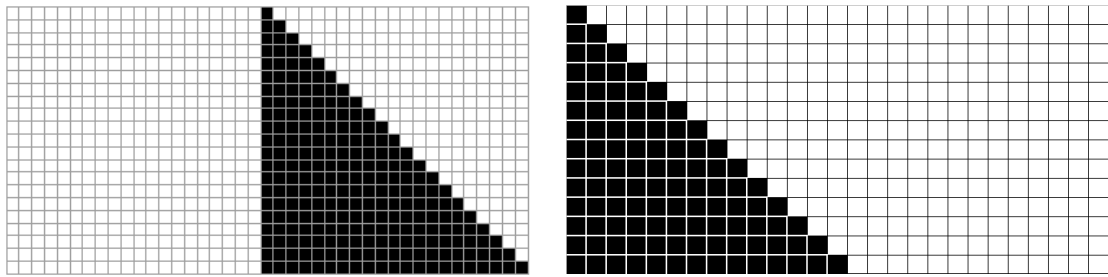
Εικόνα 6.28

Διαμόρφωση εναλλασσόμενης τάσης με σήματα ελέγχου φάσης.

Ενδιαφέρον έχει να δούμε την απόκριση κυκλώματος ισχύος σε επαγωγικό και ωμικό φορτίο. Στις Εικόνες 6.28c και 6.28d η μπλε κυματομορφή αναπαριστά την τάση που εφαρμόζεται στην κατανάλωση ενώ η κίτρινη κυματομορφή αναπαριστά το ρεύμα που απορροφά. Στο ωμικό φορτίο το ρεύμα έχει όμοια μορφή με την μορφή της τάσης και βρίσκεται σε φάση με αυτή. Στο επαγωγικό φορτίο, το ρεύμα έπεται της τάσης και παρουσιάζει μία υστέρηση 5.10msec δημιουργώντας έτσι μία αντίστοιχη διαφορά φάσης 91.8 μοιρών.

6.4.2 Έλεγχος AC τάσης με *Invert Phase control* σήμα διαμόρφωσης.

Αντίστοιχα των σημάτων phase control είναι τα σήματα invert phase control με την μόνη διαφορά ότι εξελίσσονται σε αντίθετη φορά. Τα σήματα invert phase control είναι παλμοί που ορίζονται όπως και τα αντίστοιχά τους, στα όρια μίας ημιπεριόδου διάρκειας 10msec. Η υψηλή λογική στάθμη των παλμών ξεκινά πάντα από το σημείο εκκίνησης και καταλήγει στην περιοχή 0 ως π κάθε ημιπεριόδου. Η αύξηση του Duty Cycle στους παλμούς έχει δεξιά διεύθυνση. Επομένως, η αύξηση συντελείται από την περιοχή 0 προς την περιοχή π της ημιπεριόδου ή διαφορετικά από το πρώτο κελί του πλέγματος προς το τελευταίο κελί του Κυψελωτού Αυτόματου. Ο κανόνας που επιβάλλει στο Κυψελωτό Αυτόματο την ανάπτυξη σημάτων invert phase control είναι ο 220 (χωρίς βέβαια να αποκλείεται ο κανόνας 252 που έχει την ίδια μορφή).



a) Πρότυπο του κανόνα 220 που εξελίσσεται από το κεντρικό κελί του πλέγματος.

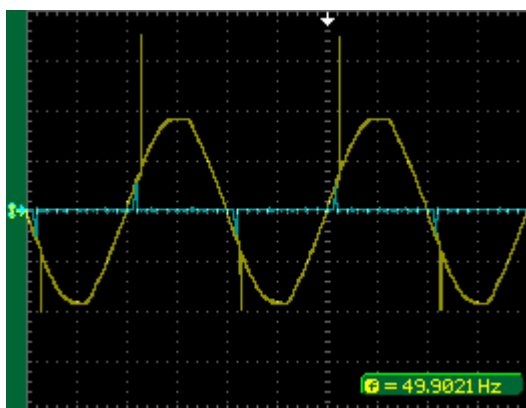
b) Πρότυπο του κανόνα 220 που εξελίσσεται από το αριστερό άκρο του πλέγματος.

Εικόνα 6.29
Πρότυπο του κανόνα 220.

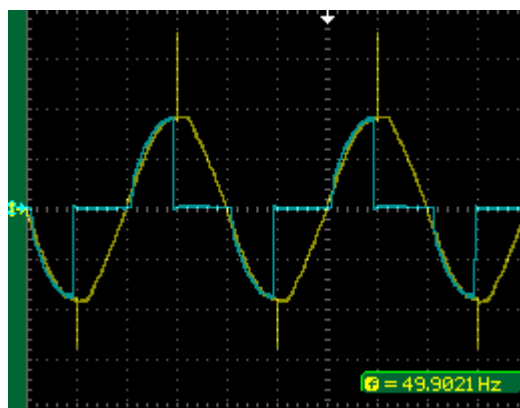
Η Εικόνα 6.29a εμφανίζει το πρότυπο του κανόνα 220 όπου η εξέλιξή του ξεκινά από το κεντρικό κελί του πλέγματος. Η ανάπτυξη των παλμών για τον ανάστροφο έλεγχο φάσης της AC τάσης, πρέπει να έχει δεξιά φορά στο πλέγμα. Για τον λόγο αυτό η εξέλιξη του Κυψελωτού Αυτόματου εκκινεί από το αριστερότερο κελί. Το πρότυπο που προκύπτει μετά από αυτή την ενέργεια το βλέπουμε στην Εικόνα 6.29b.

Στα παρακάτω στιγμιότυπα παλμογράφου, παρουσιάζεται η μορφή της τάση στην έξοδο του ελεγκτή που προκύπτει κατά την εφαρμογή του κανόνα 220. Η μπλε κυματομορφή στις Εικόνες 6.30a και 6.30b αναπαριστά την τάση στο φορτίο ενώ η κίτρινη κυματομορφή αναπαριστά την τάση που δέχεται ο ελεγκτής. Στις συγκεκριμένες εικόνες συσχετίζονται η τάση εισόδου με την τάση εξόδου της διάταξης σε διαφορετικές γωνίες σβέσης των ημιαγωγών, δεδομένου ότι η έναυση συμβαίνει πάντα στην αρχή κάθε ημιπεριόδου. Παρατηρούμε, ότι η τάση εξόδου

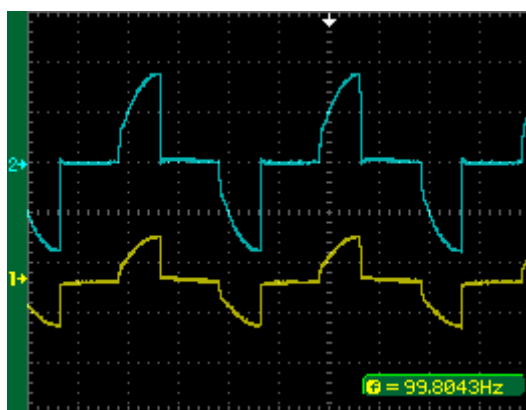
ανταποκρίνεται στα σήματα του Κυψελωτού Αυτόματου, ακλουθώντας την σβέση της λογική κατάσταση των παλμών διαμόρφωσης.



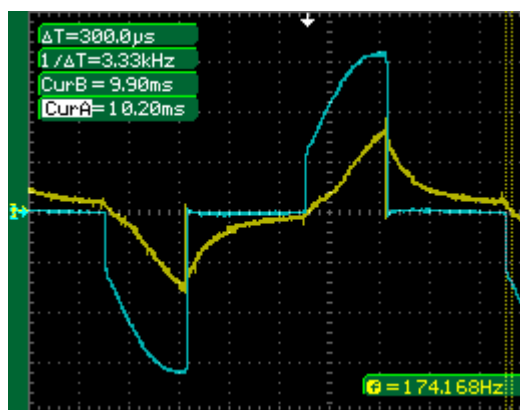
a) Στιγμιότυπο της τάσης εξόδου στο 1^ο βήμα εξέλιξης του κανόνα 220.



b) Στιγμιότυπο της τάσης εξόδου κατά την εξέλιξη του κανόνα 220.



c) Απόκριση του ελεγκτή σε ωμικό φορτίο εφαρμόζοντας την τεχνική Invert Phase Control.



d) Απόκριση του ελεγκτή σε επαγωγικό φορτίο εφαρμόζοντας την τεχνική Invert Phase Control

Εικόνα 6.30

Διαμόρφωση εναλλασσόμενης τάσης με σήματα ανάστροφου ελέγχου φάσης.

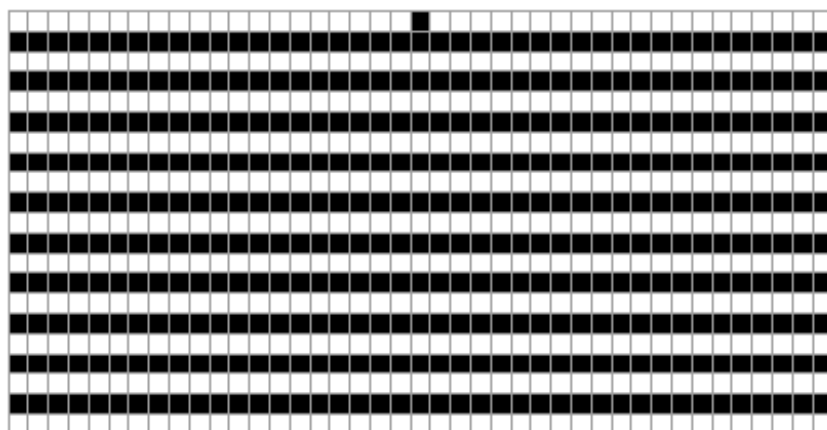
Αξία έχει να δούμε την απόκριση κυκλώματος ισχύος σε επαγωγικό και ωμικό φορτίο. Στις Εικόνες 6.30c και 6.30d η μπλε κυματομορφή αναπαριστά την τάση πάνω στο φορτίο ενώ η κίτρινη κυματομορφή αναπαριστά το ρεύμα που απορροφά. Στο ωμικό φορτίο το ρεύμα βρίσκεται σε απόλυτη φάση με την τάση και έχει όμοια μορφή με αυτή. Στο επαγωγικό φορτίο, το ρεύμα παρουσιάζει μία πολύ μικρή υστέρηση στο μηδενισμό του, της τάξεως των 300μsec δημιουργώντας μία ανεπέστατη διαφορά φάσης των 5.4 μοιρών. Η μικρή διαφορά φάσης εκτός της σχήματος που παίρνει η τάση διαμόρφωσης από το σήμα που εξάγει το Κυψελωτό Αυτόματο, οφείλεται και στην λειτουργία του κλάδου freewheeling Path του κυκλώματος ισχύος που περιορίζει αρκετά την επαγωγική συμπεριφορά του φορτίου.

6.5 Η απόκριση του κυκλώματος ισχύος σε μεμονωμένους κανόνες.

Στο σημείο αυτό παρουσιάζονται τα σχήματα διαμόρφωσης που προσφέρουν κάποιοι μεμονωμένοι κανόνες των δισδιάστατων Κυψελωτών Αυτομάτων. Η επιλογή των κανόνων έγινε ενδεικτικά, σύμφωνα με τα αποτελέσματα που παράγουν τα οποία θεωρούνται αξιόλογα για την διαμόρφωση εναλλασσομένων τάσεων.

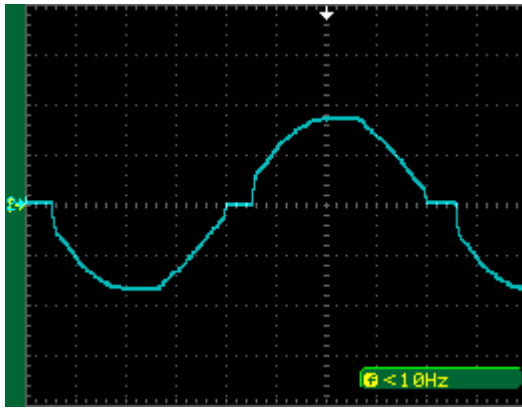
6.5.1 Έλεγχος AC τάσης εφαρμόζοντας τον κανόνα 127.

Ο κανόνας 127 έχει παρόμοια συμπεριφορά με τους κανόνες 255 και 0. Η Εικόνα 6.31 που ακολουθεί παρουσιάζει το πρότυπο του κανόνα 127. Σε κάθε βήμα εξέλιξης το Κυψελωτό Αυτόματο φέρνει όλα τα κελία του πλέγματος σε λογικό '1' ή σε λογικό '0'. Αυτό έχει ως αποτέλεσμα να εξάγεται ένας παλμός που από βήμα σε βήμα θα αλλάζει την λογική του κατάσταση. Πρόκειται δηλαδή για ένα σήμα ON – OFF Control που δημιουργείται μόνο με την εναλλαγή των βημάτων εξέλιξης.

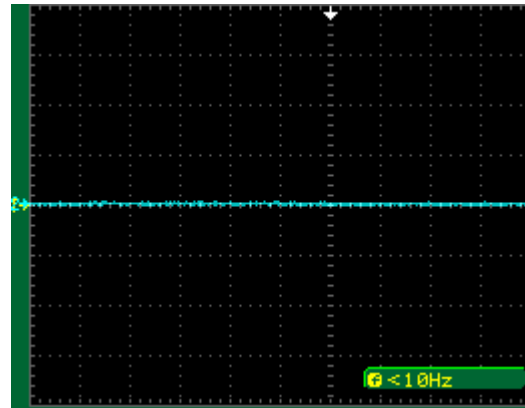


Εικόνα 6.31
Πρότυπο του κανόνα 127.

Όταν το βήμα εξέλιξης φέρνει σε λογικό '1' όλα τα κελιά παράγεται ένα σήμα αγωγής στους ηλεκτρονικούς διακόπτες του κυκλώματος ισχύος. Αντίθετα όταν το βήμα εξέλιξης φέρει σε λογικό '0' όλα τα κελία του πλέγματος παράγεται ένα σήμα αποκοπής που απαγορεύει την διέλευση του ρεύματος στους διακόπτες. Η Εικόνα 6.32 μας δείχνει την απόκριση στην έξοδο σύμφωνα με την εναλλαγή των βημάτων εξέλιξης του κανόνα 127.



a) Στιγμιότυπο της τάσης εξόδου από την εφαρμογή του κανόνα 127 όταν το βήμα θέτει σε λογικό '1' όλα τα κελιά του πλέγματος.



b) Στιγμιότυπο της τάσης εξόδου από την εφαρμογή του κανόνα 127 όταν το βήμα θέτει σε λογικό '0' όλα τα κελιά του πλέγματος.

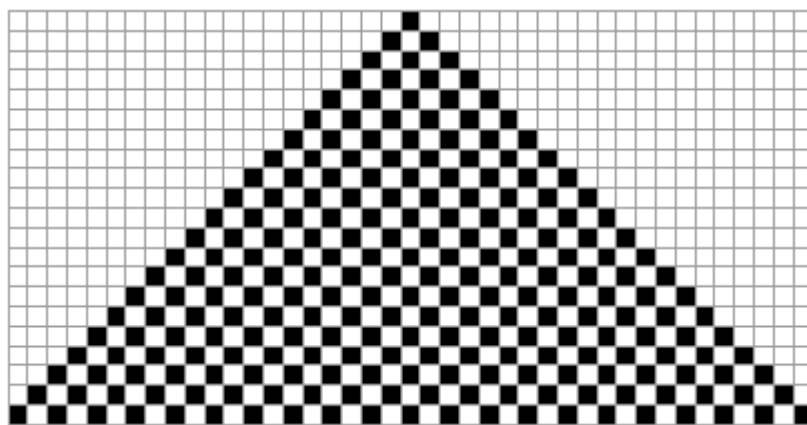
Εικόνα 6.32

Έλεγχος εναλλασσόμενης τάσης με τον κανόνα 127.

Από τα παραπάνω αποτελέσματα παρατηρούμε ότι ο κανόνας αναπτύσσει ένα σήμα ON – OFF Control που δημιουργείται αποκλειστικά με την εναλλαγή των βημάτων εξέλιξης. Συγχρονίζοντας την εναλλαγή των βημάτων με την εναλλαγή της πολικότητας της AC τάσης του δικτύου, ο κανόνας 127 μπορεί να αποδώσει λειτουργίες παρόμοιες με αυτές που είδαμε στο κεφάλαιο 6.3, όπως ανόρθωσης, μετατροπής συχνότητας κ.τ.λ.

6.5.2 Έλεγχος AC τάσης εφαρμόζοντας τον κανόνα 250.

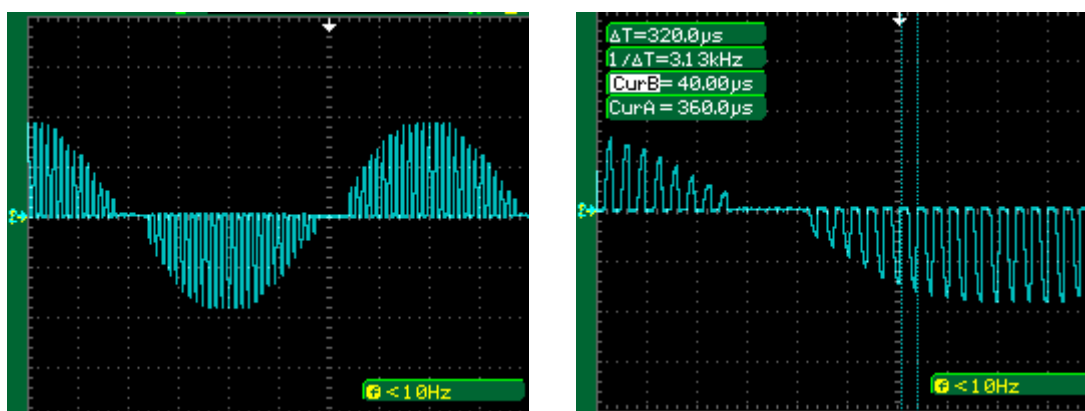
Ο κανόνας 250 έχει την ιδιότητα να αναπτύξει ένα PWM σήμα με καταληκτικό Duty Cycle 50%. Η παρακάτω Εικόνα 6.33 εμφανίζει το πρότυπο του κανόνα 250 το οποίο προσομοιάζει γραφικά σε μία σκακιέρα.



Εικόνα 6.33

Πρότυπο του κανόνα 250.

Αυτό που αναμένεται τελικά από την εφαρμογή του κανόνα είναι να δημιουργηθεί μία κατάτμηση της εναλλασσόμενης τάσης σύμφωνα με τους παλμούς που γεννά το Κυβελωτό Αυτόματο.



α) Στιγμιότυπο της τάσης εξόδου από την εφαρμογή του κανόνα 250. β) Μέτρηση της συχνότητας διαμόρφωσης

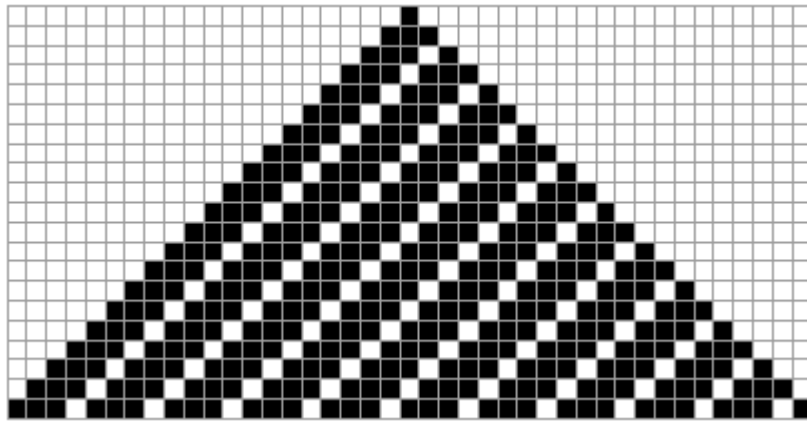
Εικόνα 6.34

Έλεγχος εναλλασσόμενης τάσης με τον κανόνα 250.

Στις παραπάνω μετρήσεις της Εικόνας 6.34a βλέπουμε την μορφή που παίρνει η τάση στην έξοδο του ελεγκτή όταν διαμορφώνεται από τους παλμούς του κανόνα 250. Η περίοδος και η συχνότητα της κατάτμησης (Εικόνα 6.34b) μετρήθηκε στα $T=320 \text{ } \mu\text{sec}$ και $f=3.13 \text{ KHz}$ αντίστοιχα. Τα αποτελέσματα της μέτρησης της κατάτμησης «συμπίπτουν» με την περίοδο και την συχνότητα του σήματος διαμόρφωσης. Γνωρίζοντας ότι παλμός σειριακής μετάδοσης έχει περίοδο $164 \text{ } \mu\text{sec}$, παρατηρούμε ότι η περίοδος του παλμού διαμόρφωσης έχει διπλάσιο χρόνο. Η διαπίστωση αυτή οφείλεται στην σύνθεση του παλμού διαμόρφωσης που αποτελείται από την λογική κατάσταση δύο κελιών του πλέγματος. Με βάση τα παραπάνω ο κανόνας 250 αναπτύσσει ένα PWM παλμό συχνότητας 3.13 KHz και Duty Cycle 50% .

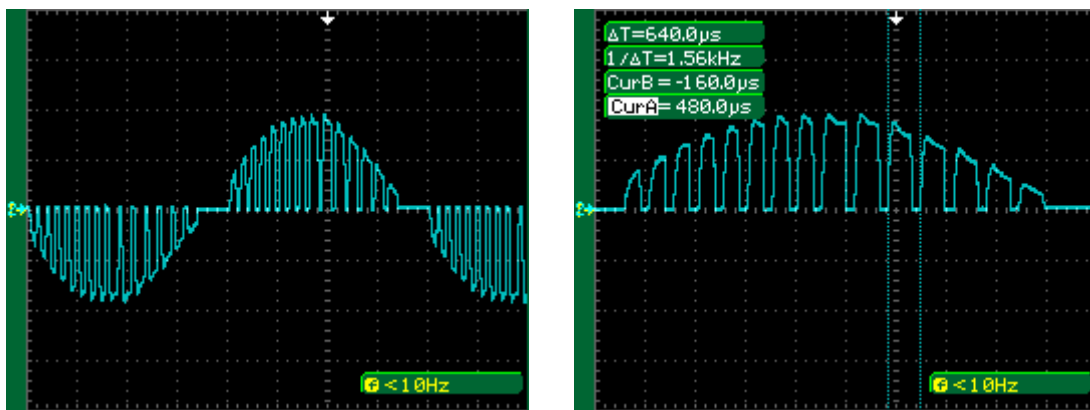
6.5.3 Έλεγχος AC τάσης εφαρμόζοντας τον κανόνα 190.

Ο κανόνας 190 έχει την ιδιότητα να αναπτύξει ένα PWM σήμα με καταληκτικό Duty Cycle 75% . Η παρακάτω Εικόνα 6.35 εμφανίζει το πρότυπο του κανόνα 190 στο οποίο τα μηδενικά κελιά είναι λιγότερα από τα υπόλοιπα.



Εικόνα 6.35
Πρότυπο του κανόνα 190.

Από την εφαρμογή του κανόνα βλέπουμε να δημιουργείται μία κατάτμηση της εναλλασσόμενης τάσης σύμφωνα με τους παλμούς που γεννά το Κυψελωτό Αυτόματο.



a) Στιγμιότυπο της τάσης εξόδου από την εφαρμογή του κανόνα 190. b) Μέτρηση της συχνότητας διαμόρφωσης

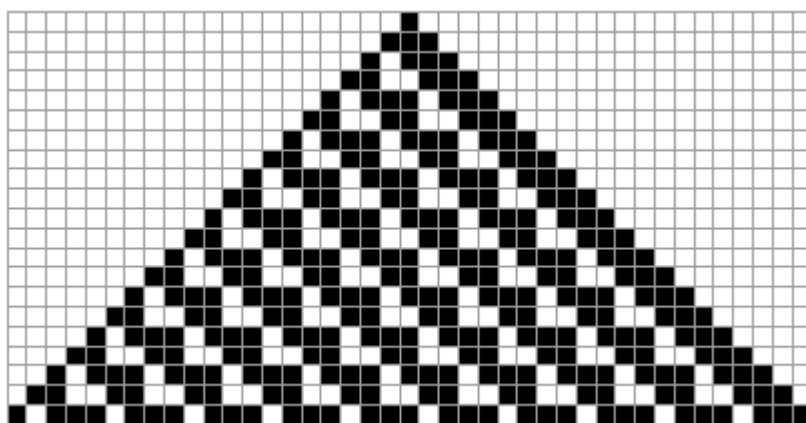
Εικόνα 6.36
Έλεγχος εναλλασσόμενης τάσης με τον κανόνα 190.

Στις μετρήσεις της Εικόνας 6.36a βλέπουμε την μορφή που παίρνει η τάση στην έξοδο του ελεγκτή όταν διαμορφώνεται από τους παλμούς του κανόνα 190. Η περίοδος και η συχνότητα της κατάτμησης (Εικόνα 6.36b) μετρήθηκε στα $T=640$ μsec και $f=1.56$ KHz αντίστοιχα. Γνωρίζοντας ότι παλμός σειριακής μετάδοσης έχει περίοδο 164 μsec και ότι η κατάτμηση της AC τάσης «συμπίπτει» με το σήμα διαμόρφωσης, παρατηρούμε ότι η περίοδος του παλμού διαμόρφωσης έχει σχεδόν τετραπλάσιο χρόνο. Το γεγονός αυτό οφείλεται στην σύνθεση του παλμού διαμόρφωσης που αποτελείται από την λογική κατάσταση τεσσάρων κελιών του

πλέγματος που φέρει το Κυψελωτό Αυτόματο. Με βάση τα παραπάνω ο κανόνας 190 αναπτύσσει ένα PWM παλμό συχνότητας 1.56 KHz και Duty Cycle 75%.

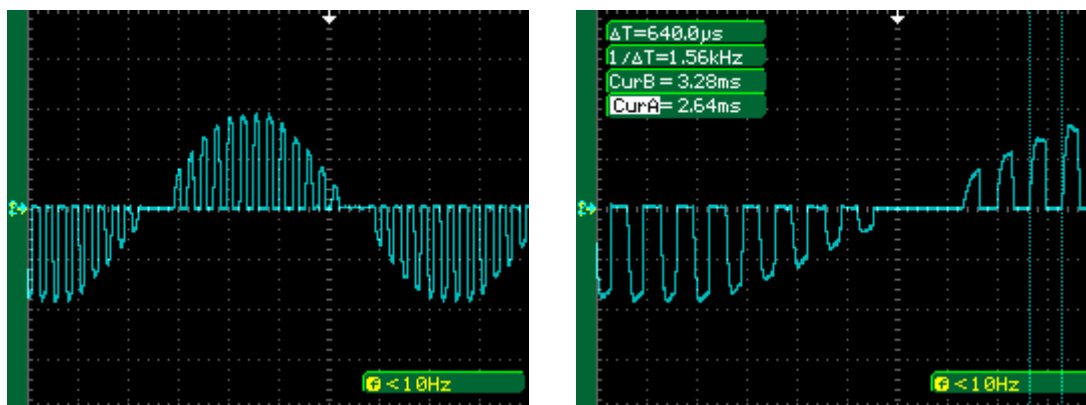
6.5.4 Έλεγχος AC τάσης εφαρμόζοντας τον κανόνα 214.

Ο κανόνας 214 εντάσσεται και αυτός στους κανόνες που μπορούν αναπτύξουν PWM σήματα. Ο συγκεκριμένος κανόνας αναπτύσσει ένα PWM σήμα, που ανάλογος του βήματος, το καταληκτικό Duty Cycle παίρνει τιμές 50% ή 75%. Η Εικόνα 6.37 εμφανίζει το πρότυπο του κανόνα 214.



Εικόνα 6.37
Πρότυπο του κανόνα 214.

Από την εφαρμογή του κανόνα δημιουργείται μία κατάτμηση της εναλλασσόμενης τάσης σύμφωνα με τους παλμούς που παράγει το Κυψελωτό Αυτόματο.



a) Στιγμιότυπο της τάσης εξόδου από την εφαρμογή του κανόνα 214. b) Μέτρηση της συχνότητας διαμόρφωσης.

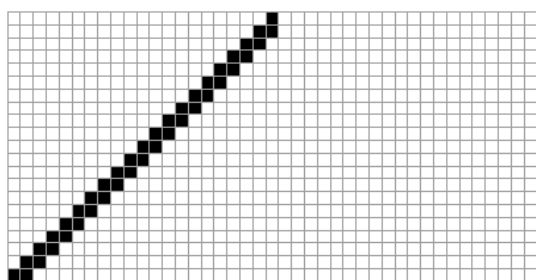
Εικόνα 6.38
Έλεγχος εναλλασσόμενης τάσης με τον κανόνα 214.

Στην μετρήσει της Εικόνας 6.38a βλέπουμε την μορφή που παίρνει η τάση στην έξοδο του ελεγκτή όταν διαμορφώνεται από τους παλμούς του κανόνα 214. Η

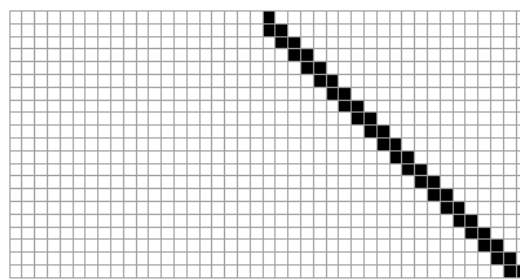
περίοδος και η συχνότητα της κατάτμησης (Εικόνα 6.36b) μετρήθηκε στα $T=640$ μsec και $f=1.56$ KHz αντίστοιχα. Γνωρίζοντας ότι ο παλμός σειριακής μετάδοσης έχει περίοδο 164 μsec και ότι η κατάτμηση της AC τάσης «συμπίπτει» με το σήμα διαμόρφωσης, παρατηρούμε ότι η περίοδος του παλμού διαμόρφωσης έχει σχεδόν τετραπλάσιο χρόνο. Το γεγονός αυτό οφείλεται στην σύνθεση του παλμού διαμόρφωσης που αποτελείται από την λογική κατάσταση τεσσάρων κελιών του πλέγματος που φέρει το Κυβελωτό Αυτόματο. Με βάση τα παραπάνω ο κανόνας 214 αναπτύσσει ένα PWM παλμό συχνότητας 1.56 KHz και Duty Cycle 50%. Αντίστοιχο αποτέλεσμα προκύπτει στο επόμενο βήμα εξέλιξης με την διαφορά ότι ο PWM παλμός ανακτά Duty Cycle 75%

6.6 Οι κανόνες ολίσθησης 174 και 244.

Οι κανόνες 174 και 244 είναι δύο πολύ σημαντικοί κανόνες που επιτρέπουν την αριστερή ή δεξιά ολίσθηση λογικών καταστάσεων από κελί σε κελί στο πλέγμα του Κυβελωτού Αυτόματου. Συγκριμένα λαμβάνοντας τον κανόνα 174 και εφαρμόζοντας διαδοχικά βήματα εξέλιξης, τα κύτταρα του πλέγματος μεταφέρουν την λογική τους κατάσταση στους αριστερούς γείτονές τους και λαμβάνουν την λογική κατάσταση που είχαν οι γείτονές τους από τα δεξιά. Αντίστοιχα ο κανόνας 244 μεταφέρει την λογική κατάσταση των κυττάρων προς τα δεξιά γειτονικά κελιά και κάθε κύτταρο στο πλέγμα, λαμβάνει την λογική κατάσταση που έχει το αριστερό γειτονικό του κελί. Η Εικόνα 6.39 παρουσιάζει τα πρότυπα των δύο κανόνων.



a) Το πρότυπο του κανόνα 174.



b) Το πρότυπο του κανόνα 244.

Εικόνα 6.39

Τα πρότυπα των κανόνων 174 και 244.

Για να διαπιστώσουμε την λειτουργία των κανόνων ολίσθησης, δημιουργούμε μία τάση με ενεργό τιμή $V_{rms}=160V$, οριοθετώντας τον σπόρο seed στο κεντρικό κελί του πλέγματος και εφαρμόζοντας τον κανόνα 254. Το αποτέλεσμα αυτής της αρχικής ενέργειας φαίνεται στην Εικόνα 6.40a. Στις δυο συσχετιζόμενες κυματομορφές η

μπλε κυματομορφή απεικονίζει την τάση στην έξοδο του ελεγκτή ενώ η κίτρινη κυματομορφή απεικονίζει την τάση που δέχεται ο ελεγκτής. Η τάση των 160V δημιουργείται από ένα παλμό που το εύρος της υψηλής του λογικής κατάστασης είναι 4.50 msec. Αυτό έχει ως επακόλουθο ο ηλεκτρονικός διακόπτης σειράς στον AC Chopper να άγει για αντίστοιχο χρονικό διάστημα (Εικόνα 6.40b).

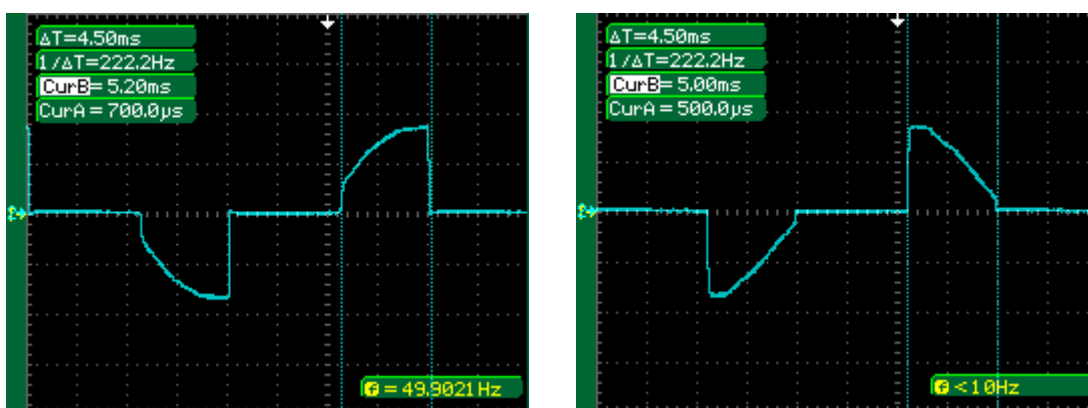


a) Δημιουργία τάσης 160Vrms εφαρμόζοντας τον κανόνα 254. b) Μέτρηση της αγωγής του διακόπτη σειράς.

Εικόνα 6.40

Δημιουργία τάσης 160 Vrms με τον κανόνα 254.

Διαβιβάζοντας στην συνέχεια, τον κανόνα 174 στο CA και εφαρμόζοντας διαδοχικά βήματα εξέλιξης, τοποθετείται ο παλμός διαμόρφωσης στα όρια εκκίνησης κάθε ημιπεριόδου, φροντίζοντας ο ηλεκτρονικός διακόπτης σειράς να άγει για τον ίδιο χρόνο των 4.50 msec. Αντίστοιχες ενέργειες γίνονται και για τον κανόνα 244, με την διαφορά ότι ο παλμός διαμόρφωσης τοποθετείται στην περιοχή ολοκλήρωσης κάθε ημιπεριόδου. Τα παραπάνω αποτελέσματα εμφανίζονται στην Εικόνα 6.41.



a) Αριστερή ολίσθηση με τον κανόνα 174.

b) Δεξιά ολίσθηση με τον κανόνα 244.

Εικόνα 6.41

Εφαρμογή κανόνων ολίσθησης.

Η μορφή της τάσης εξόδου και στις δυο περιπτώσεις, προκύπτει από την ολίσθηση του παλμού διαμόρφωσης στα χωρικά όρια του μονοδιάστατου πλέγματος. Η εφαρμογή του κανόνα 174 επιφέρει μία αριστερή ολίσθηση ενώ η εφαρμογή του κανόνα 244 δημιουργεί μία δεξιά ολίσθηση. Η αγωγή του διακόπτη σειράς και στις δύο κυματομορφές βλέπουμε ότι συμβαίνει για τον ίδιο χρόνο των 4.50 msec δημιουργώντας μία αντίστοιχη τάση 130 Vrms. Η μειωμένη ενεργός τιμή της τάσης έχει την ίδια τιμή κατά την δεξιά και αριστερή ολίσθηση. Η διαφορά της τάσης που βλέπουμε από το μέσο της ημιπεριόδου σε σχέση με την τιμή στα άκρα, οφείλεται στην ημιτονική μορφή της τάσης του δικτύου. Η ολίσθηση ως επακόλουθο και στις δύο παραπάνω περιπτώσεις, συμπαρασύρει και το ρεύμα που απορροφά το φορτίο, ακολουθώντας ανάλογα την μορφή της τάσης.

Οι ιδιότητες των κανόνων ολίσθησης θεωρούνται πολύ σημαντικές γιατί μας επιτρέπουν να παρεμβαίνουμε πέρα από τον έλεγχο της τιμής της εναλλασσόμενης τάσης του δικτύου και στον έλεγχο της φάσης. Οι κανόνες 244 και 174 συμπληρώνουν την λειτουργία των κανόνων 206 και 220 αντίστοιχα που χρησιμοποιούνται για τις διαμορφώσεις phase control και invert phase control όπως είδαμε στα κεφάλαια 6.3.1 & 6.3.2 . Η επιλογή τους, παρέχει την δυνατότητα μείωσης του εύρους της υψηλής λογικής κατάστασης των παλμών διαμόρφωσης κατά δεξιά ή αριστερή διεύθυνση. Τέλος οι ολισθήσεις προσφέρουν την ιδιότητα στο σύστημα να επιβάλει μικρομετρικές ρυθμίσεις στην έξοδο, αντιμετωπίζοντας έτσι τις διακυμάνσεις της τάσης του δικτύου.

6.7 Έλεγχος φάσης ρεύματος και διόρθωση Συντελεστή Ισχύος.

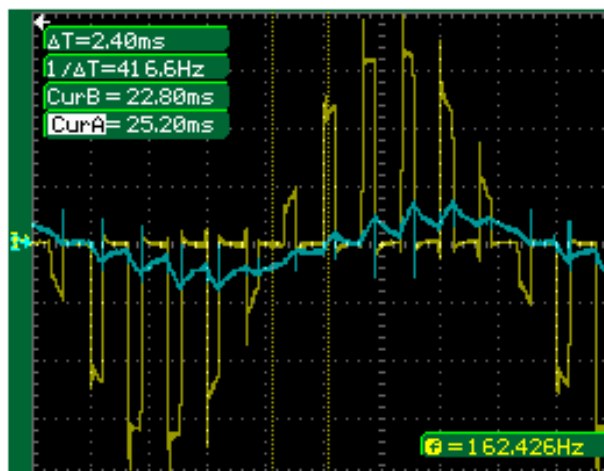
Στο σημείο αυτό θα συγκρίνουμε την απόκριση του ρυθμιστή τάσης σε επαγωγικό φορτίο, εφαρμόζοντας ένα πλήθος διαφορετικών τεχνικών διαμόρφωσης όμοιων με αυτές που είδαμε στα προηγούμενα κεφάλαια. Επιπρόσθετα, συνεχίζοντας την εξακρίβωση λειτουργίας του ρυθμιστή, θα συγκριθεί η απόκρισή του, σε σχέση με άλλες διατάξεις κατατημάτων (AC Choppers) τάσης της βιβλιογραφίας που εφαρμόζουν διαφορετικές μεθόδους διαμόρφωσης.

Το σύστημα που προτείνουμε, όπως έχουμε αναφέρει, προσφέρει διττή δυνατότητα ελέγχου. Η μία αφορά τον έλεγχο της ενεργού τιμής της τάσης και η άλλη αφορά τον έλεγχο της φάσης. Στο πλαίσιο αυτό βλέπουμε την συμπεριφορά του ρεύματος και της βελτίωσης του συντελεστή ισχύος ($\cos\phi$), σε ένα σύνθετο φορτίο με έντονο

επαγωγικό χαρακτήρα, που ηλεκτροδοτείται από εναλλασσόμενη διαφορά δυναμικού 80V. Στην κατεύθυνση αυτή, διενεργούνται μετρήσεις με την βοήθεια παλμογράφου που παρουσιάζουν την μορφή της τάσης και του ρεύματος. Σε κάθε μέτρηση που ακολουθεί, εφαρμόζεται διαφορετική τεχνική διαμόρφωσης που μπορεί να αναπτυχθεί είτε από τον ελεγκτή μας ή από άλλη διάταξη [11]. Το ζητούμενο είναι στο τέλος να διαπιστώσουμε το κέρδος από την χρήση του ελεγκτή τόσο στον έλεγχο της τάσης όσο και στον έλεγχο της φάσης του ρεύματος.

A) Ηλεκτροδότηση φορτίου εφαρμόζοντας AC PWM διαμόρφωση.

Μία συνηθισμένη τεχνική διαμόρφωσης που χρησιμοποιείται τακτικά σε συστήματα αντιστροφών (Inverters) είναι η AC PWM. Στην μέτρηση της Εικόνας 6.42 βλέπουμε την μορφή που παίρνει η τάση και το ρεύμα όταν ο ελεγκτής μας τροφοδοτεί επαγωγικό φορτίο, εφαρμόζοντας συμβατική PWM διαμόρφωση [11]. Η κίτρινη κυματομορφή ανταποκρίνεται στην τάση που έχει το φορτίο, ενώ η μπλε ανταποκρίνεται στο ρεύμα που το διαρρέει. Οι παλμοί διαμόρφωσης έχουν συχνότητα 600Hz και διαμορφώνουν την θετική και αρνητική ημιπερίοδο της AC τάσης. Το Duty Cycle του παλμού, ρυθμίστηκε με ανάλογο τρόπο ώστε το σύστημα να εξάγει την τάση των 80V.



Εικόνα 6.42

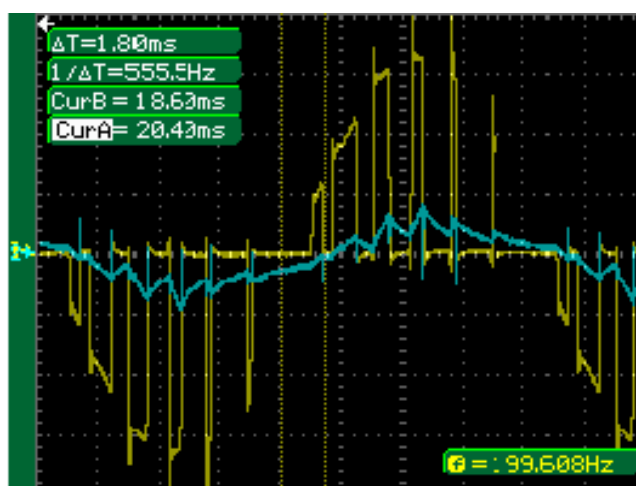
Τάση και ένταση εφαρμόζοντας AC PWM διαμόρφωση.

Η μορφή του ρεύματος δεν ακολουθεί την μορφή της τάσης, εξαιτίας της επαγωγής του φορτίου. Παρόλο που η μορφή του ρεύματος αποκλίνει από αυτή της τάσης, παρουσιάζει εντούτοις ένα σχήμα που πλησιάζει σε ένα ημίτονο. Αυτό οφείλεται αποκλειστικά στον κλάδο free wheeling path του AC Chopper που περιορίζει αρκετά την επαγωγική συνιστώσα του φορτίου. Εκτός των άλλων, το ρεύμα έπεται του

μηδενισμού της τάσης κατά 2.4 msec παρουσιάζοντας δηλαδή μία αντίστοιχη διαφορά φάσης 43.2° .

B) Ηλεκτροδότηση φορτίου εφαρμόζοντας Fuzzy APWM διαμόρφωση.

Μία άλλη ενδιαφέρουσα τεχνική διαμόρφωσης είναι η Fuzzy Asymmetrical PWM [11]. Η τεχνική στηρίζεται σε PWM παλμούς που μεταβάλλουν ασύμμετρα το Duty Cycle τους. Η ασύμμετρη μεταβολή επιτυγχάνεται με ασαφή λογική η οποία καθορίζει μεμονωμένα το Duty Cycle στους παλμούς που υπάρχουν στα όρια μιας ημιπεριόδου. Το πλεονέκτημα που προσφέρει η Fuzzy Asymmetrical PWM τεχνική σε σχέση με την συμβατική PWM, είναι ότι προσδίδει ποιοτικό έλεγχο, μειώνει την διαφορά φάσης μεταξύ τάσης και έντασης με αποτέλεσμα να θεωρείται κατάλληλη μέθοδος για την εποπτεία λειτουργίας επαγωγικών κινητήρων. Στην Εικόνα 6.43 παρουσιάζεται η έξοδος μιας διάταξης AC Chopper που λειτουργεί με Fuzzy Asymmetrical PWM σήματα. Η κίτρινη κυματομορφή αναπαριστά την τάση που εφαρμόζεται στο επαγωγικό φορτίο, ενώ η μπλε δηλώνει το ρεύμα που απορροφά. Οι παλμοί διαμόρφωσης, όπως παραπάνω, έχουν συχνότητα 600Hz και διαμορφώνουν τόσο την θετική όσο και αρνητική ημιπερίοδο της AC τάσης. Το Duty Cycle καθορίζεται από την ασαφή λογική διαφορετικά για κάθε παλμό και με βέλτιστο τρόπο ώστε να ανακτηθεί η επιθυμητή τάση των 80V, εμφανίζοντας την μικρότερη διαφορά φάσης με την ένταση.



Εικόνα 6.43

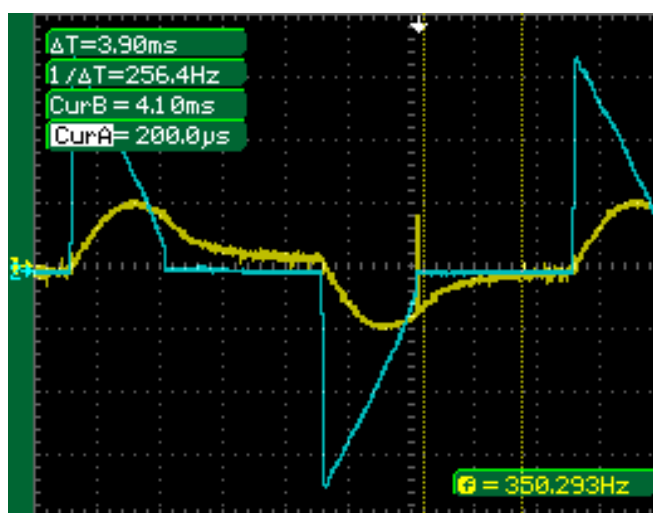
Τάση και ένταση εφαρμόζοντας Fuzzy Asymmetrical PWM διαμόρφωση.

Η μορφή του ρεύματος παρατηρούμε ότι ομοιάζει με αυτή που έχει το ρεύμα κατά την συμβατική AC PWM διαμόρφωση. Ωστόσο έχει μια σαφώς βελτιωμένη διαφορά φάσης με την τάση της τάξης των 32.4° , αφού το ρεύμα έπεται της τάσης κατά 1.8

msec. Όπως βλέπουμε η υιοθέτηση της ασαφής λογική εξομαλύνει αρκετά τον επαγωγικό χαρακτήρα του φορτίου προσδίδοντας στον ελεγκτή μια πιο γραμμική συμπεριφορά στον έλεγχο στροφών των επαγωγικών AC κινητήρων.

Γ) Ηλεκτροδότηση φορτίου εφαρμόζοντας Phase Control διαμόρφωση.

Η δημοφιλέστερη τεχνική διαμόρφωσης που χρησιμοποιείται στους περισσότερους ρυθμιστές τάσης είναι η αυτή του ελέγχου φάσης. Η αιτία που η μέθοδος είναι αρκετά διαδεδομένη οφείλεται στο γεγονός ότι είναι απλή και ότι μπορεί να υλοποιηθεί από χαμηλού κόστους κυκλώματα ισχύος που περιέχουν ως ημιαγωγικούς διακόπτες TRIACs ή Thyristors. Η μέθοδος υπαγορεύει την έναυση των ηλεκτρονικών διακοπών σε συγκεκριμένες γωνίες στο εύρος των 0° ως 180° που αναπτύσσεται η κάθε ημιπερίοδος. Η σβέση των διακοπών πραγματοποιείται «αυτόματα» σε κάθε αλλαγή της πολικότητας της AC τάσης του δικτύου. Η ρύθμιση της έναυσης επιφέρει ένα αντίστοιχο αποτέλεσμα στην τάση εξόδου της οποίας η τιμή εξαρτάται από την γωνία έναυσης των ημιαγωγών. Ο έλεγχος της έναυσης γίνεται από παλμούς 100 Hz που διαμορφώνουν τόσο την θετική όσο και αρνητική ημιπερίοδο της AC τάσης. Το Duty Cycle των παλμών είναι άρρηκτα συνδεδεμένο με την γωνία έναυσης των ημιαγωγικών διακοπών του κυκλώματος ισχύος.



Εικόνα 6.44

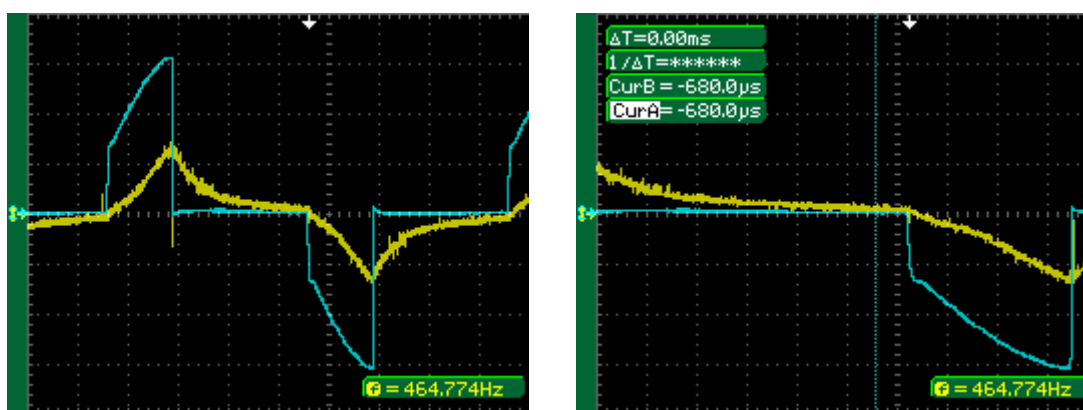
Τάση και ένταση εφαρμόζοντας Phase Control διαμόρφωση.

Η Εικόνα 6.44 μας δείχνει την τάση εξόδου του ελεγκτή σε σχέση με το ρεύμα που διαρρέει το επαγωγικό φορτίο. Η μπλε κυματομορφή υποδηλώνει την τάση που εφαρμόζεται στο φορτίο, ενώ η κίτρινη δηλώνει το ρεύμα που ρέει σε αυτό. Η γωνία έναυσης των ημιαγωγών ρυθμίστηκε έτσι ώστε να παρέχει ο ελεγκτής 80V στο

φορτίο. Το ρεύμα παρατηρούμε ότι έχει ισχυρό επαγωγικό χαρακτήρα κάνοντας το να έπεται της τάσης κατά 3.9 msec, παρουσιάζοντας δηλαδή μία διαφορά φάσης 70.2° . Η προκύπτουσα διαφορά φάσης θα μπορούσε να ήταν ακόμη μεγαλύτερη αν αντί του AC Chopper που χρησιμοποιούμε για τις μετρήσεις, υιοθετούσαμε ένα κύκλωμα ισχύος από TRIACs ή Thyristors. Τα κυκλώματα ισχύος με TRIACs και Thyristors, όπως αρχικά αναφέραμε, συνήθως δεν επιτρέπουν παράλληλο κλάδο free wheeling path διότι απαιτούνται δαπανηρές διατάξεις εξαναγκασμένης σβέσης.

Δ) Ηλεκτροδότηση φορτίου εφαρμόζοντας Invert Phase Control διαμόρφωση.

Η Invert Phase Control διαμόρφωση, θεωρείται μία ακριβή τεχνική που απαιτεί ειδικούς ημιαγωγούς ισχύος με πύλη σβέσης. Εντούτοις ο ελεγκτής μας, παρέχει την δυνατότητα ανάπτυξης σημάτων Invert Phase Control για τον έλεγχο των διακοπών ισχύος του AC Chopper. Ο έλεγχος της τάσης στην έξοδο επιτυγχάνεται με την αγωγή και σβέση των ημιαγωγών, με την μόνη διαφορά ότι η αγωγή συμβαίνει σε κάθε εναλλαγή της πολικότητας της AC τάσης, ενώ η σβέση πραγματοποιείται σε κάποια γωνία εντός της ημιπεριόδου. Ο έλεγχος των ημιαγωγών γίνεται από παλμούς 100 Hz και η ρύθμιση στο Duty Cycle, οδηγεί αντίστοιχα την γωνία έναυσης.



a) Διαμόρφωση Invert Phase Control .

b) Μέτρηση διαφοράς φάσης.

Εικόνα 6.45

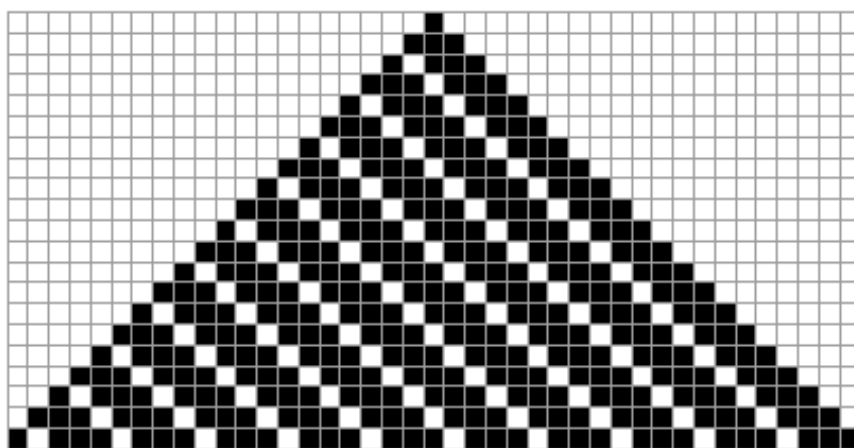
Τάση και ένταση εφαρμόζοντας Invert Phase Control διαμόρφωση.

Η μέτρηση με την βοήθεια του παλμογράφου που βλέπουμε στην Εικόνα 6.45 παρουσιάζει την μορφή της τάσης στην έξοδο του ελεγκτή σε σχέση με το ρεύμα που διαρρέει το επαγωγικό φορτίο. Η μπλε κυματομορφή αναπαριστά την τάση των 80V που εφαρμόζεται στο φορτίο, ενώ η κίτρινη μας δείχνει το ρεύμα που το διαρρέει. Η παρούσα τεχνική διαμόρφωσης σε συνδυασμό με τον κλάδο free wheeling path, του

AC Chopper, περιορίζει δραστικά την επαγωγική συνιστώσα. Το ρεύμα βρίσκεται σε απόλυτο συγχρονισμό με την τάση δίδοντας μία μηδενική διαφορά φάσης.

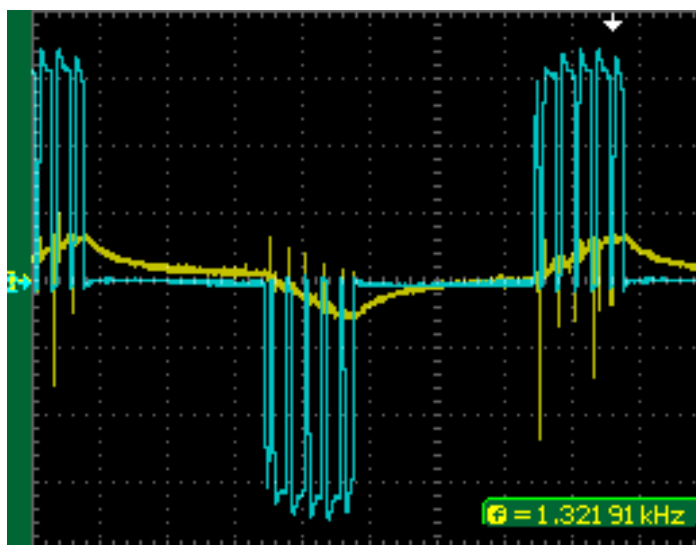
Ε) Ηλεκτροδότηση φορτίου εφαρμόζοντας Cellular Automata διαμόρφωση.

Την τεκμηρίωση των Κυβελωτών Αυτομάτων στον έλεγχο της τάσης και της φάσης του ρεύματος σε επαγωγική κατανάλωση θα την διαπιστώσουμε με την επιλογή του κανόνα 246 (Εικόνα 6.46). Η βασική ιδέα είναι να εφαρμοστεί μια αλληλουχία κανόνων που θα αναπτύξουν στο φορτίο την τάση των 80V και παράλληλα να βελτιώσουν, κατά το δυνατό, την διαφορά φάσης μεταξύ τάσης και έντασης.



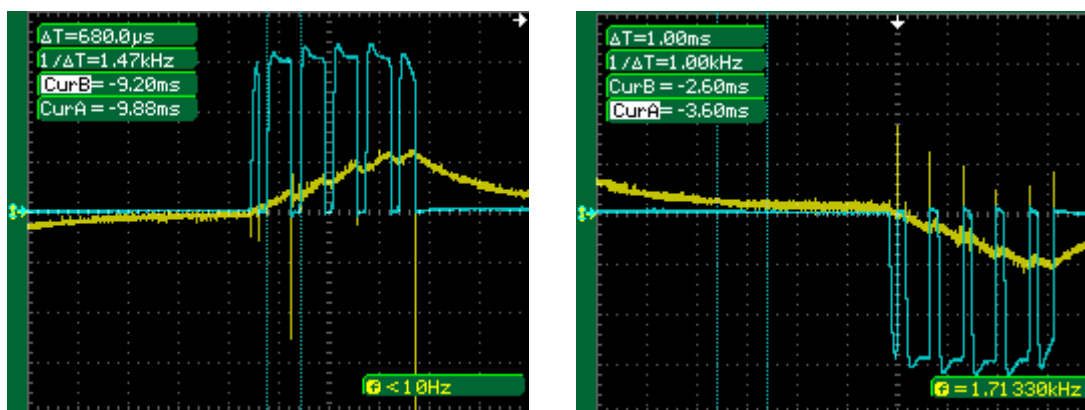
Εικόνα 6.46
Πρότυπο του κανόνα 246.

Στην προκειμένη περίπτωσης, εφαρμόζοντας τον κανόνα 246 και οριοθετώντας τον σπόρο seed στο μέσω του πλέγματος, αναπτύσσουμε μία τάση 80 V, όμοια με αυτή της Εικόνας 6.47. Στα στιγμιότυπα που βλέπουμε η μπλε κυματομορφή δηλώνει την τάση που εφαρμόζεται στο φορτίο, ενώ η κίτρινη δηλώνει το ρεύμα που ρέει σε αυτό.



Εικόνα 6.47
Τάση και ένταση εφαρμόζοντας Cellular Automata διαμόρφωση με τον κανόνα 246.

Η μορφή της τάσης στην μέτρηση του παλμογράφου, προήλθε μετά από ένα αριθμό διαδοχικών βημάτων εξέλιξης του σήματος διαμόρφωσης συχνότητας 1.47 KHz (Εικόνα 6.48a). Με βάση την μορφή και την τιμή της τάσης, όπως εμφανίζεται στην Εικόνα 6.48b, το ρεύμα του φορτίου ακολουθεί μετά από 1 msec, εκφράζοντας δηλαδή μία διαφορά φάσης 18° .



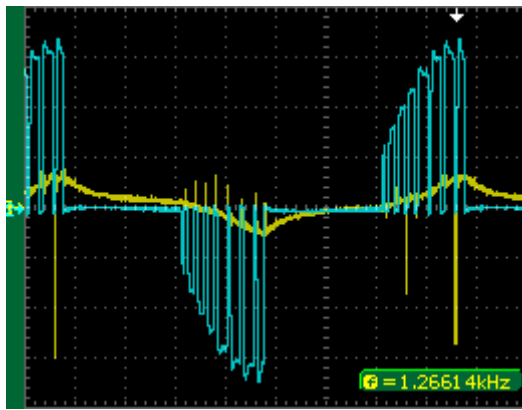
a) Μέτρηση συχνότητας διαμόρφωσης .

b) Μέτρηση διαφοράς φάσης.

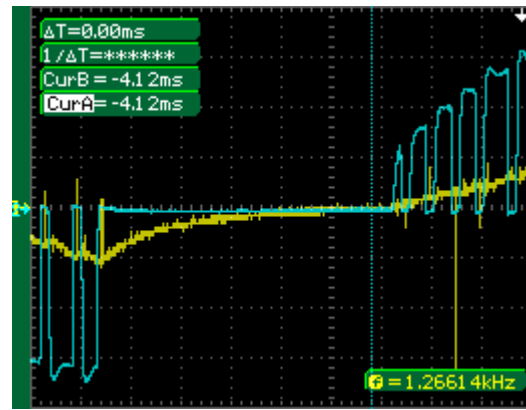
Εικόνα 6.48

Συχνότητα διαμόρφωση και διαφορά φάσης από την εφαρμογή του κανόνα 246.

Το ζητούμενο όμως, πέρα από την ανάκτηση της τάσης των 80V είναι να βελτιωθεί και ο συντελεστής ισχύος που εξαρτάται άμεσα από την διαφορά φάσης μεταξύ τάσης και έντασης. Η μεταβολή της φάσης επιτυγχάνεται εφαρμόζοντας τον κανόνα αριστερής ολίσθησης 174 που είδαμε στο κεφάλαιο 6.5. Η αριστερή ολίσθηση επιβάλλει την ολίσθηση των παλμών διαμόρφωσης προς το ξεκίνημα κάθε ημιπεριόδου. Την ολίσθηση που συμβαίνει στην τάση την ακολουθεί και το ρεύμα με αποτέλεσμα να υποχωρεί η διαφορά φάσης μεταξύ των δυο μεγεθών. Η ολίσθηση ως ενέργεια όμως, έχει επακόλουθο την ελάττωση της τάσης στην έξοδο, εξαιτίας της ημιτονικής μορφής που έχει η τάση του δικτύου. Παρατηρούμε λοιπόν, ότι κερδίζουμε από την εφαρμογή του κανόνα 246, το χάνουμε από τον κανόνα 174. Η επαναφορά της τάσης με παράλληλα την διόρθωση του συντελεστή ισχύος ($\cos\phi$), ευδοκίμει με την συνεχή εναλλαγή των δύο κανόνων που εφαρμόζονται στο Κυψελωτό Αυτόματο. Η παραπάνω διαδικασία επιτελείται από τον χρήστη που αξιολογεί τις μετρήσεις του παλμογράφου και ανάλογα δρομολογεί εναλλάξ τους κανόνες στο CA.



a) Αποτέλεσμα από την εφαρμογή της αλληλουχίας.



b) Μέτρηση διαφοράς φάσης.

Εικόνα 6.49

Αποτελέσματα ευφυούς τεχνικής διαμόρφωσης από την χρήση των Κυβελωτών Αυτομάτων.

Η εναλλαγή των κανόνων σε κάθε βήμα εξέλιξης, ισορροπεί το σύστημα με τέτοιο τρόπο ώστε να εξάγεται η τάση των 80V με την μικρότερη διαφορά φάσης σε σχέση με το ρεύμα. Η Εικόνα 6.49 εμφανίζει το αποτέλεσμα όλης της διαδικασίας. Η μορφή που έχει η τάση οφείλεται στον κανόνα 246, ενώ η θέση της πάνω στα χωρικά όρια της ημιπεριόδου οφείλεται στον κανόνα 174. Η διαμόρφωση που επιβάλλει το Κυβελωτό Αυτόματο, μηδενίζει στην προκειμένη περίπτωση την διαφορά φάσης (Εικόνα 6.49b), καθώς οι εναλλαγές του ρεύματος συγχρονίζονται με τις εναλλαγές της τάσης. Το αποτέλεσμα της συγκεκριμένης αλληλουχίας των κανόνων, ως ευφυής τεχνική, δημιουργεί την βέλτιστη διαμόρφωση αναφορικά με τον έλεγχο επαγωγικών καταναλώσεων. Στην περίπτωση που το φορτίο χάσει τον τόσο έντονο επαγωγικό του χαρακτήρα, εφαρμόζοντας στο σύστημα τον κανόνα δεξιάς ολίσθησης 244, θα επανακαθοριστεί η θέση των παλμών διαμόρφωσης στην ημιπερίοδο αναλόγως.

Βλέποντας συγκριτικά, τα αποτελέσματα που προκύπτουν από τις πέντε παραπάνω περιπτώσεις αναδεικνύεται η ικανότητα του συστήματός μας, στον έλεγχο επαγωγικών φορτίων, προσφέροντας ρύθμιση της τάσης με παράλληλη βελτίωση του συντελεστή ισχύος. Το Κυβελωτό Αυτόματο με μηδαμινό υπολογιστικό κόστος και με την απουσία συγκριτικών και απαριθμητικών κυκλωμάτων καταφέρνει να δημιουργήσει βέλτιστα σήματα διαμόρφωσης μέσω της κυτταρικής εξέλιξης που συντελείται στο μονοδιάστατο δυαδικό πλέγμα. Πέρα από την δυνατότητα που έχει το σύστημα να αναπτύσσει έναν αριθμό συμβατικών διαμορφώσεων επιλέγοντας κάθε φορά τον κατάλληλο κανόνα, παρέχει την ευχέρεια στον χρήστη να ανακαλύψει νέα σχήματα, τεχνικές και μεθόδους διαμόρφωσης, μέσα από αλληλουχίες κανόνων οι οποίοι εφαρμόζονται ο ένας μετά τον άλλο. Το γεγονός αυτό δίνει προστιθέμενη αξία στην διάταξή μας διότι την κάνει να εκτείνεται πέρα από τα όρια μίας

προκαθορισμένης fixed τεχνικής διαμόρφωσης που προσφέρουν οι περισσότεροι ελεγκτές τάσης. Εκτός της fuzzy asymmetrical PWM τεχνικής που απαιτεί αρκετό υπολογιστικό κόστος, οι υπόλοιπες τεχνικές διαμόρφωσης, υποστηρίζονται από τους ίδιους πόρους του ελεγκτή μας εξαιτίας του Κυψελωτού Αυτόματου που φέρει.

7. Συμπεράσματα.

Ο ελεγκτής που προτείνουμε αποτελεί ένα σύστημα γενικού σκοπού που στηρίζεται στην ευφυΐα των Κυψελωτών Αυτόματων. Ο AC Chopper στο κύκλωμα ισχύος δίνει ευελιξία στην διάταξή μας ώστε να μπορεί να χρησιμοποιηθεί σε ένα πλήθος εφαρμογών ελέγχου ισχύος. Από την άλλη πλευρά το Κυψελωτό Αυτόματο, έχει την ιδιότητα να αναπτύξει ένα μεγάλο αριθμό σημάτων διαμόρφωσης, απλά με την επιλογή του κατάλληλου κανόνα.

Η προσέγγιση του συστήματος με ένα FPGA παρέχει την σύγχρονη λειτουργία όλων των κυκλωμάτων που απαιτούν οι εφαρμογές ισχύος. Δεδομένου ότι ο εκλεκτής είναι ένα σύστημα πραγματικού χρόνου που ανταποκρίνεται στα στενά χρονικά όρια των 10msec της ημιπεριόδου, η υλοποίησή του με ένα Μικροελεγκτή σειριακής εκτέλεσης εντολών, θα μπορούσε να δημιουργήσει καθυστερήσεις με αποτέλεσμα να χάνονται κρίσιμες προθεσμίες. Επιπρόσθετα τα κυκλώματα που υποστηρίζουν την λειτουργία του Κυψελωτού Αυτόματου είναι με τέτοιο τρόπο δομημένα που μπορούν παράγουν διαφορετικής μορφής σήματα, σε κάθε εισαγωγή κανόνα. Το γεγονός αυτό αποδίδει προστιθέμενη αξία στο σύστημα, αφού με τους ίδιους πόρους μπορεί να αναπτύξει 256 διαφορετικά πρότυπα σημάτων. Αυτό αποτελεί μια καινοτομία στην οικογένεια των ελεγκτών ισχύος που εκμηδενίζει το υπολογιστικό κόστος και περιορίζει τους υλικούς πόρους προκειμένου να έχουμε όλα αυτά τα αποτελέσματα.

Η ικανότητα του συστήματος να παράγει πολλά και διαφορετικά πρότυπα διαμορφώσεων καθώς και ο τρόπος λειτουργίας του κατατημητή χαρίζει την δυνατότητα στον χρήστη να μετασχηματίζει την διάταξη σε:

1. Μετατροπέα τάσης AC/DC.
2. Μετατροπέα συχνότητας.
3. Ρυθμιστή τάσης.
4. Ελεγκτή φάσης.

Σύμφωνα με όσα είδαμε στα προηγούμενα κεφάλαιο, μετά από τις κατάλληλες διασυνδέσεις των ημιαγωγικών διακοπών του κυκλώματος ισχύος, η διάταξη μπορεί να χρησιμοποιηθεί σε εφαρμογές ανόρθωση της εναλλασσόμενης τάσης, σε εφαρμογές μετατροπής συχνότητας (matrix converters, cycloconverters), σε εφαρμογές V/f control (inverters), ελεγκτές τάσης κ.α. Για όλες τις παραπάνω λειτουργίες δεν απαιτείται να επέμβουμε στο πρόγραμμα που υλοποιεί την λογική ελέγχου, ούτε να αλλάξουμε ή να προσθέσουμε νέα κυκλώματα για να είναι εφικτός ο

οποιοσδήποτε μετασχηματισμός της διάταξης. Όλα συντελούνται στην ίδια μονάδα επιλέγοντας τους κατάλληλους κανόνες.

Ένα σημαντικό πλεονέκτημα του συστήματος είναι η προσαρμογή που παρέχει στις απαιτήσεις και τον χαρακτήρα των φορτίων. Η ευφυΐα των Κυψελωτών Αυτομάτων μας επιτρέπει να αναπτύσσουμε στοχευμένες μεθόδους ελέγχου που προσαρμόζονται στις ιδιαιτερότητες των καταναλώσεων. Η κατάλληλη αλληλουχία κανόνων μπορεί να επιβάλει το σχήμα ελέγχου σε εκείνα τα φορτία που μεταβάλλουν τα χαρακτηριστικά τους στην διάρκεια της λειτουργίας τους. Τέτοιου είδους καταναλώσεις είναι οι ηλεκτρικοί επαγωγικοί κινητήρες. Η συμπεριφορά τους διαφέρει στην εκκίνηση, στην ρύθμιση των στροφών, στο ονομαστικό φορτίο στον άξονα, στην επιβράδυνση κτλ. Φέρνοντας ως παράδειγμα το ξεκίνημα ενός επαγωγικού κινητήρα, στο υπέρμετρο ρεύμα που αναπτύσσεται εφαρμόζεται συνήθως μία μέθοδος ομαλής εκκίνησης που στηρίζεται στην ρύθμιση της τάσης των τυλιγμάτων. Η ρύθμιση της τάσης περιορίζει με την σειρά της και το ρεύμα που απορροφά η μηχανή. Ο έλεγχος της τάσης μπορεί να επιτευχθεί με κάποιο από τους 256 κανόνες στο Κυψελωτό Αυτόματο. Τι γίνεται όμως αν πέρα της τάσης απαιτείται παράλληλα έλεγχος της ροπής, των στροφών του συντελεστή ισχύος κτλ; Την απάντηση σε αυτό το ρητορικό ερώτημα την είδαμε μέσα από την οδήγηση ενός επαγωγικού φορτίου στο κεφάλαιο 6.7. Το σύστημα στην συγκεκριμένη περίπτωση, έχει ένα διπλό στόχο ελέγχου, της τάσης και της φάσης του ρεύματος, ο οποίος επιτεύχθηκε από μία αλληλουχία εφαρμογής κανόνων. Η αλληλουχία των κανόνων στο παράδειγμα που περιγράψαμε επιτελείται από τον ίδιο τον χρήστη σύμφωνα με τα δεδομένα των μετρήσεων του κινητήρα. Αν σε όλα αυτά εισέρθει επιπλέον και η συνιστώσα ελέγχου της ροπής τότε θα πρέπει να εφαρμοστούν τρεις, τέσσερις ή και περισσότεροι κανόνες. Βλέπουμε λοιπόν την ανάγκη ύπαρξης μίας ανώτερης οντότητας που θα λαμβάνει τα αποτελέσματα των μετρήσεων και με βάση αυτά να δρομολογεί τους κατάλληλους κανόνες ώστε το σύστημα να αποδίδει την βέλτιστη διαμόρφωση. Όλα αυτά όμως είναι θέματα άξια προς μελλοντική διερεύνηση και μελέτη. Η επίτευξη της βέλτιστης διαμόρφωσης μέσω της επιλογής κανόνων από ένα εποπτεύον σύστημα, που βρίσκεται ιεραρχικά πάνω από το CA, θα εκτοπίσει την παρέμβαση του χρήστη και θα μας οδηγήσει στο επόμενο βήμα εξέλιξης του ελεγκτή.

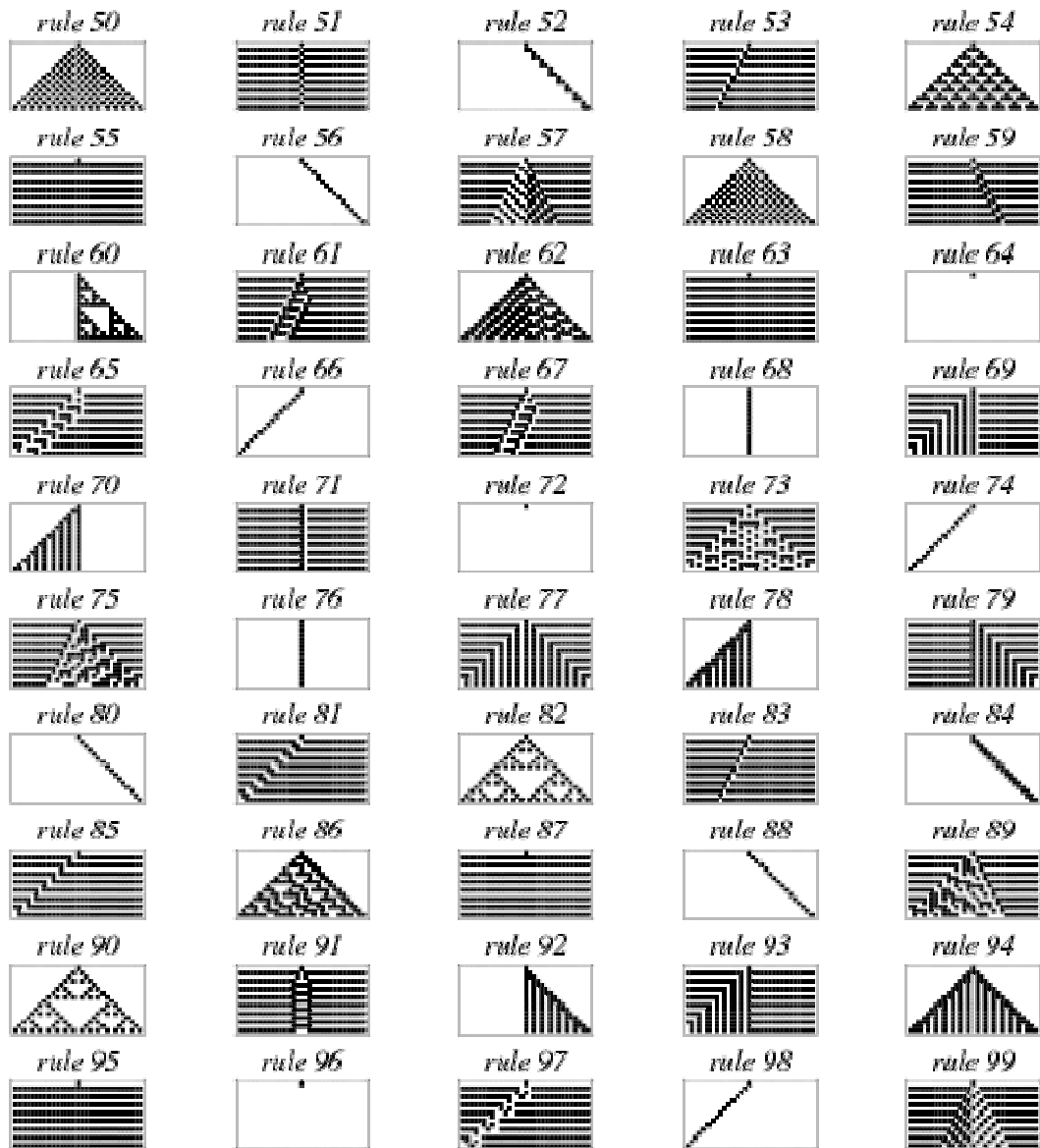
Καταλήγοντας ο εκλεκτής μας, αποτελεί ένα καινοτόμο ευφυές σύστημα πολυεπίπεδων διαμορφώσεων εναλλασσόμενης τάσης που μπορεί να βρει την θέση του σε σύνθετες και απαιτητικές εφαρμογές ελέγχου ισχύος.

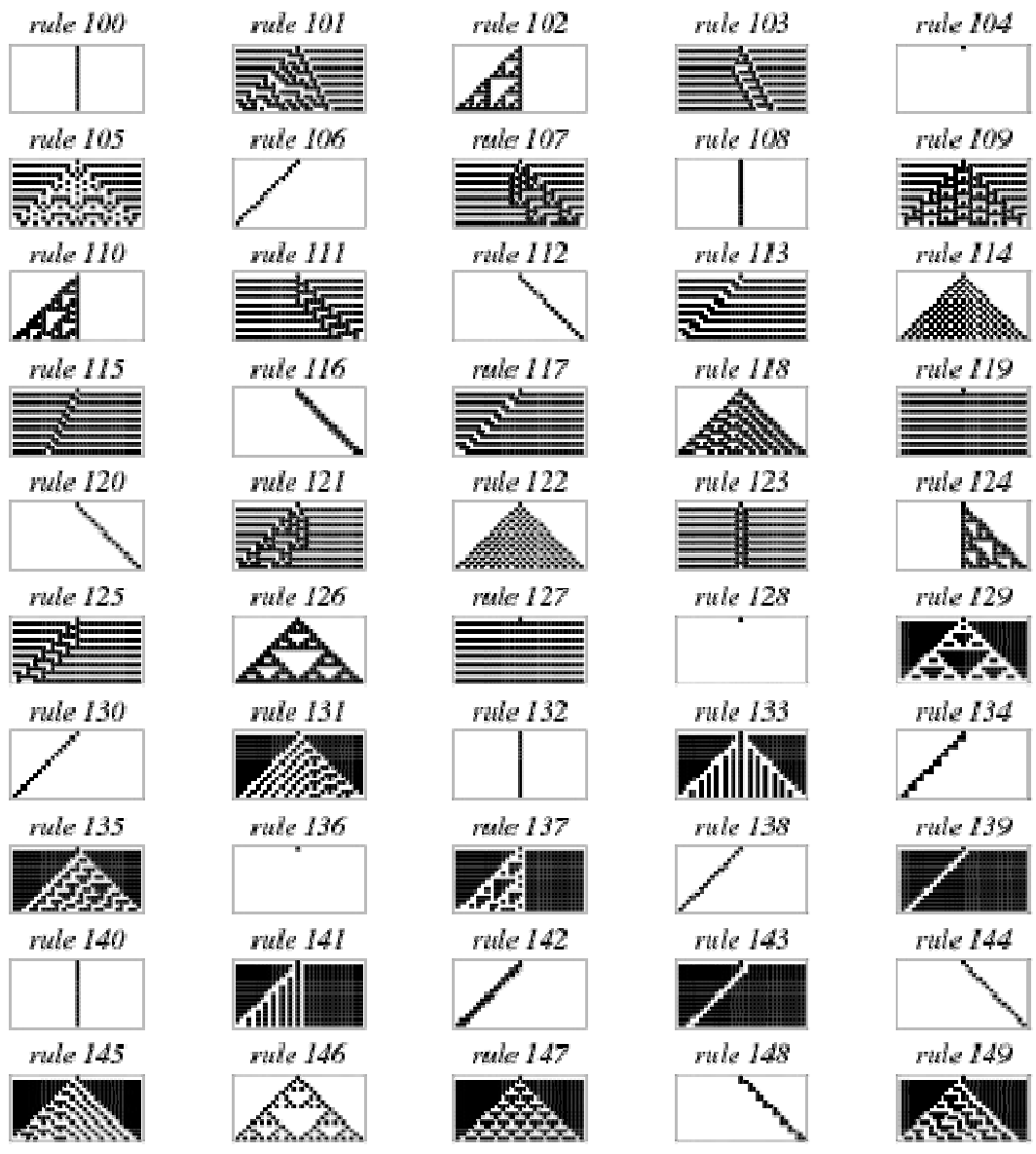
Βιβλιογραφία:

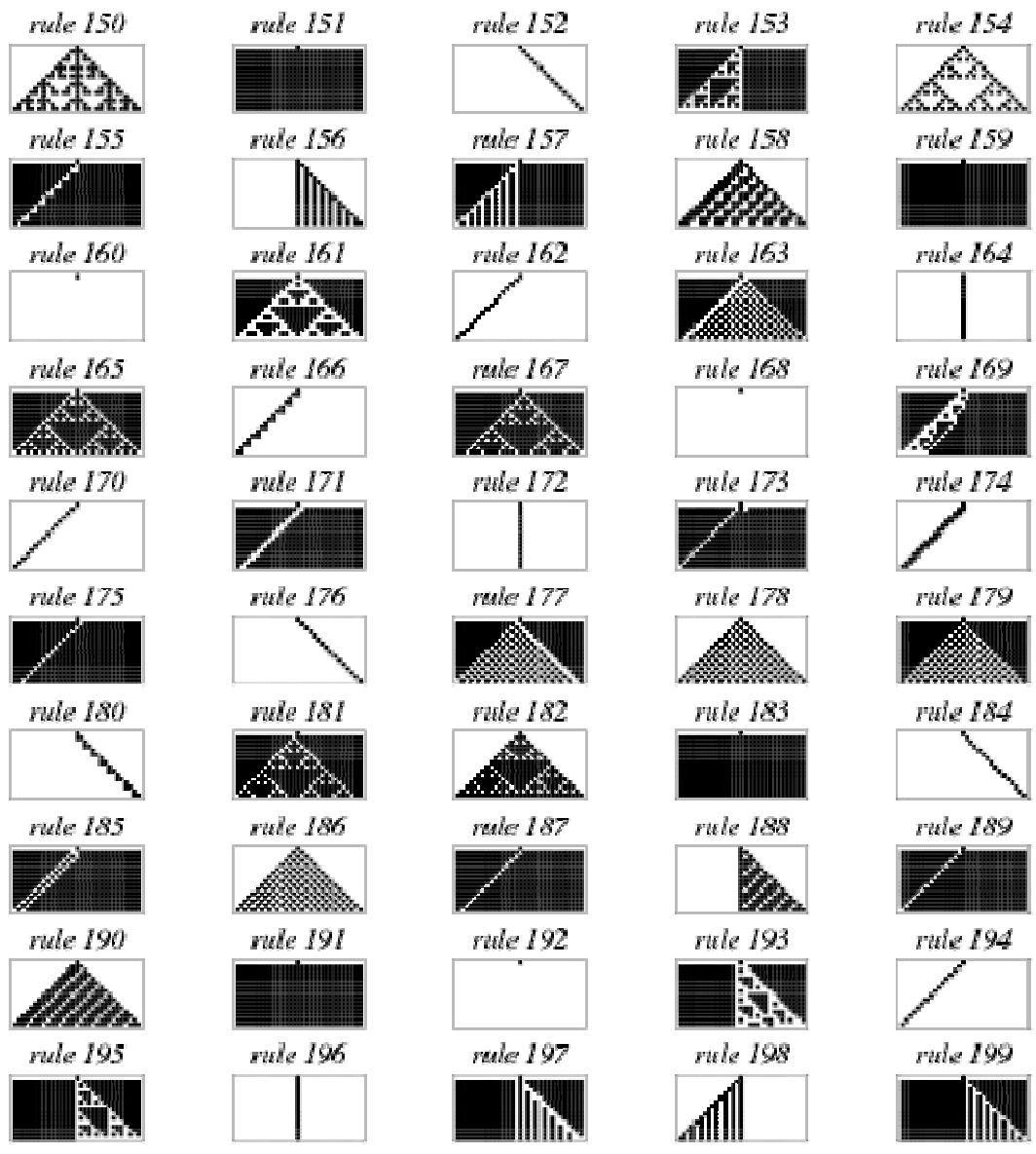
- [1] Βιομηχανικά ηλεκτρονικά, τόμος I & II, Ε.Κ. Σερβετά, Αθήνα 1990.
- [2] Σημειώσεις Ηλεκτρονικών Ισχύος, Γ. Κυραναστάση, Τμήμα Ηλεκτρολογίας ΤΕΙ Καβάλας, Καβάλα 1989.
- [3] M. E. Balci and M. H. Hocaoglu, "Effects of source voltage harmonic distortion on power factor compensation in triac controlled AC chopper circuits", in Proc. PEDS, vol. 2, pp. 1199-1204, 2005.
- [4] C.-M. Wang, C.-H. Lin, C.-H. Su and S.-Y. Chang, "A novel Single-Phase Soft-Switching AC Chopper Without Auxiliary Switches", IEEE Trans. On Power Electronics, 26 (7), 2011,
- [5] M. Hagemeyer, J. Solanki, N. Fröhleke, Joachim Böcker, A. Averberg, P. Wallmeier, "Comparison of PWM AC Chopper Topologies", in Proc. of the 40th Annual Conference of the IEEE Industrial Electronics Society, (IECON 2014), Oct. 29 2014-Nov. 1 2014, Dallas, TX, USA, pp. 1325 – 1330.
- [6] P. Guillemin, "Fuzzy Logic Applied to Motor Control", IEEE Trans. Ind. Applicat., vol. 32 (1), pp. 51-56, 1996.
- [7] S. S. Rao and N. Shailaja, "Improving voltage regulation and harmonic elimination using genetic algorithm in PWM choppers", in Proc. of the IEEE Conference on International Telecommunication Energy (INTELEC'05), pp. 449-454, 2005.
- [8] S. Kaitwanidvilai and P. Piyarungsan, "Low-cost microprocessor-based current voltage controller using genetic algorithms and neural network", IET Power Electron., vol. 3 (4), pp. 490-499, 2010.
- [9] M. Z. Bilgin and U. Kalicarslan, "Voltage harmonic elimination of PWM AC chopper using artificial neural network", in Proc. of the IEEE ELECO'2010, pp. 173-178, 2010.
- [10] S. M. Sadr, M. Monfared and H. R. Mashhadi, "Application of PSO for selective harmonic elimination in a PWM AC/AC voltage regulator", in Proc. of the 2nd International eConference on Computer and Knowledge Engineering (ICCKE), pp. 62-65, 2012.
- [11] Voltage Control of Single-Phase Induction Motors using Asymmetrical PWM and fuzzy Logic, G. Zigirkas and J. Kalomiroi, in the Proceedings of the 5th International Conference of Modern Circuits and Systems Technologies (MOCAS 2016), Thessaloniki, Greece, May 12-14, 2016.
- [12] Implementation of a V/f motor speed Controller using a matrix Converter and Fuzzy Asymmetrical PWM, G. Zigirkas and J. Kalomiroi, in the Proceedings of the 6th International Conference of Modern Circuits and Systems Technologies (MOCAS 2017), Thessaloniki, Greece, May 4-6, 2017.
- [13] P. Sanjit and A. Aurasopon, "Asymmetrical PWM for Harmonics Reduction and Power Factor improvement in PWM AC Choppers Using Bee Colony optimization", Journal of Power Electronics, Vol. 15 (1), pp. 227-234, 2015.
- [14] P. Jitta, S. Kaitwanidvilai and A. Ngaopitakkul, "Switching angle design for pwm AC voltage controller using genetic algorithm and distributed artificial neural network", in Proc. of the Intern. Multiconference of Enginners and Computer Scientists (IMECS 2011), Match 16-18 2011, Hong Kong, Vol. II.
- [15] https://en.wikipedia.org/wiki/Cellular_automaton.
- [16] 3D Μετάλλαξη με χρήση Κυβελωτών Αυτομάτων: Μία παράλληλη προσέγγιση με CUDA, διπλωματική εργασία Καλαγάνης Φώτιος, Τμήμα Πληροφορικής ΑΠΘ, Θεσσαλονίκη 2013.
- [17] <http://mathworld.wolfram.com>.
- [18] "A New Kind of Science", S. Wolfram 2002.
- [19] Efficient cellular automata for 2d/3d free-form modeling, S Druon, A Crosnier, L Brigandat, Published in WSCG 2003.
- [20] Saliency Detection via Cellular Automata, Yao Qin, Huchuan Lu, Yiqun Xu and He Wang, 2015 IEEE Conference on Computer Vision and Pattern Recognition (CVPR).
- [21] Cellular Automata in Image Processing, Adriana Popovici and Dan Popovici, 2002 Symposium on Mathematical Theory of Networks.
- [22] Cellular automata models of road traffic, Sven Maerivoet, Bart De Moor, Physics Reports, Volume 419, Issue 1, November 2005, Pages 1-64.
- [23] Genetic algorithms and cellular automata: a new architecture for traffic light cycles optimization, J.J. Sanchez , M. Galan , E. Rubio, Proceedings of the 2004 Congress on Evolutionary Computation.
- [24] A model for predicting forest fire spreading using cellular automata, Ioannis Karafyllidis, Adonios Thanailakis, Ecological Modelling, Volume 99, Issue 1, 16 June 1997, Pages 87-97.
- [25] A cellular automata model for forest fire spread prediction: The case of the wildfire that swept through Spetses Island in 1990, A. Alexandridis, D. Vakalis, C. I. Siettos, G. V. Bafas, Applied Mathematics and Computation, Volume 204, Issue 1, 1 October 2008, Pages 191-201.
- [26] Evolving cellular automata music: From sound synthesis to composition, Eduardo Reck Miranda, Proceedings of 2001 Workshop on Artificial Life.
- [27] DE10-Lite user manual, Terasic, 2017.
- [28] Εισαγωγή στην γλώσσα VHDL, Ι. Καλόμοιρου, Τμήμα Πληροφορικής και Επικοινωνιών, ΤΕΙ Σερρών, Σέρρες 2012.
- [29] Optimized PWM strategy based on genetic algorithms, K.L. Shi, Hui Li, IEEE Transactions on Industrial Electronics , Volume: 52 , Issue: 5 , Oct. 2005 , Pages 1458 – 1461.

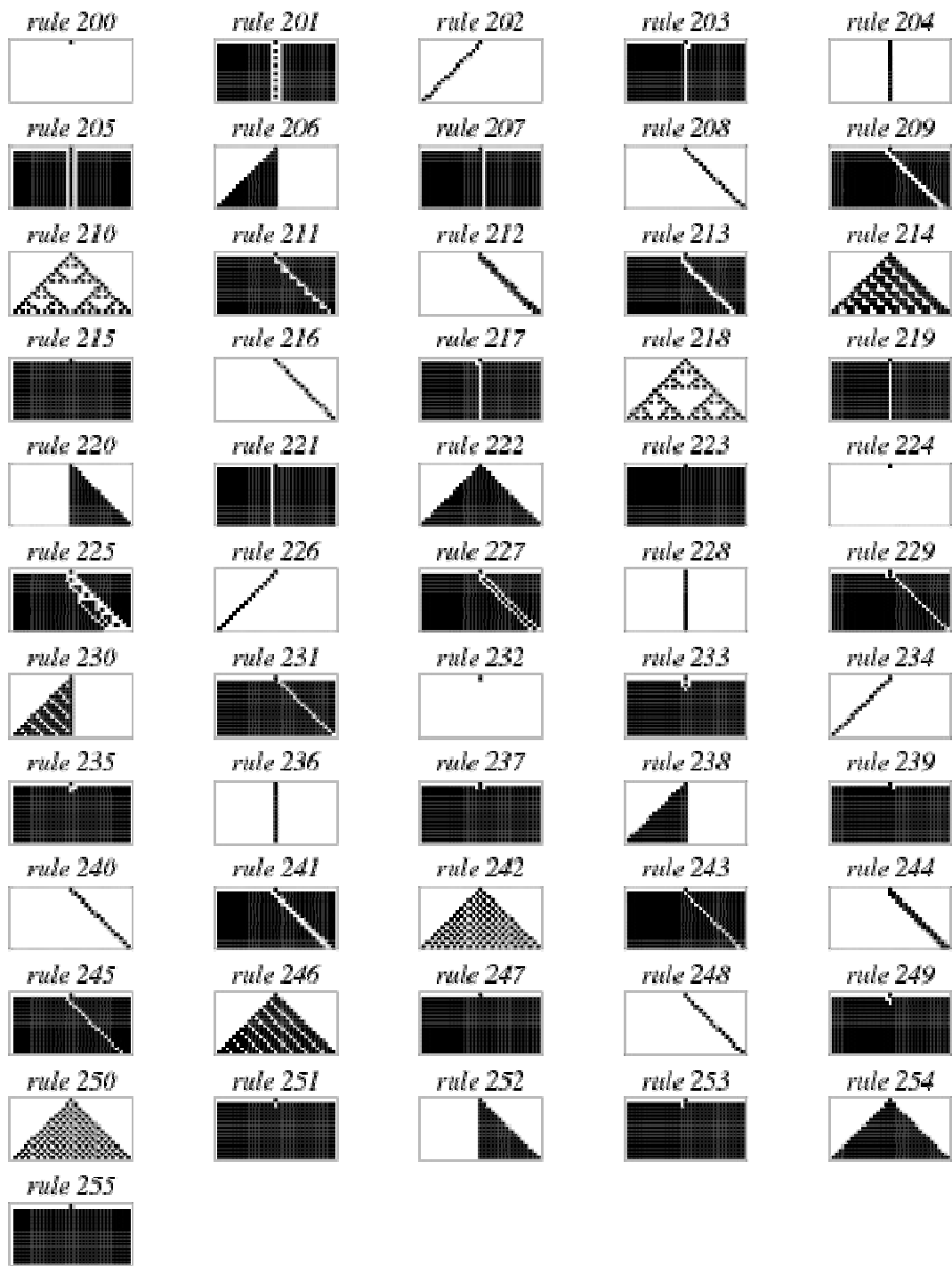
Παράρτημα I

Τα πρότυπα των 256 κανόνων των βασικών δυαδικών Κυβελωτών Αυτόματων:









(Πηγή: "A New Kind of Science", S. Wolfram 2002)

Παράρτημα II

ΚΩΔΙΚΑΣ TOP LEVEL ENTITY

```
1  LIBRARY ieee;
2  USE ieee.std_logic_1164.all;
3  USE ieee.std_logic_unsigned.all;
4  USE ieee.numeric_std.all;
5
6  --Αλγόριθμος Cellular Automata με είσοδο 8bit κανόνα
7
8  --Δημιουργία ψηφιακής εξόδου διαμόρφωσης με πολυπλέκτη
9  --Η έξοδος διαμόρφωσης μηδενίζεται άμεσα όταν έρθει παλμός zero-cross (σε λογικό '0') ανεξάρτητα
10 --από την εμφάνιση του παλμού clock.
11
12 --Δημιουργία σημάτων εξόδου προς τους ημιαγωγούς της μίας φάσης
13 --με συμπληρωματική λειτουργία και πρόβλεψη νεκρών χρόνων κατά την μεταγωγή
14 --με απεικόνιση του κανόνα στα display
15
16 -----
17
18 ENTITY CA_code IS
19   GENERIC ( N: NATURAL :=65;
20     NR: NATURAL :=65;
21     -- NS: NATURAL :=65;
22     -- NT: NATURAL :=65;
23     INTERVALS_R: NATURAL :=5
24     -- INTERVALS_S: NATURAL :=5
25     -- INTERVALS_T: NATURAL :=5
26     );
27
28   PORT(   clk,zero_crossR: IN std_logic;
29     BUTTON_RstMultiPlex: IN std_logic;
30     Rst_System_Switch: IN std_logic;
31     RULE_IN_DIP: IN std_logic_vector(7 DOWNTO 0); --Είσοδος κανόνα από 8 DIP διακόπτες
32     που δίνει ο χρήστης
33     BUTTON_NG : IN std_logic; --Button ενεργοποίησης για την εξέλιξη της επόμενης γενιάς
34     General_Switch: IN std_logic;
35     R_output: OUT std_logic:='0';
36     RN_output: OUT std_logic:='1';
37     modulation_outputR: BUFFER std_logic:='0'; --προσωρινή έξοδος για έλεγχο του κώδικα
38     q : OUT std_logic:='0'; --προσωρινή έξοδος για έλεγχο του κώδικα
39     HEX0 : OUT std_logic_vector(6 DOWNTO 0); --απεικόνιση μονάδων του τρέχοντος κανόνα
40     HEX1 : OUT std_logic_vector(6 DOWNTO 0); --απεικόνιση δεκάδων του τρέχοντος κανόνα
41     HEX2 : OUT std_logic_vector(6 DOWNTO 0)); --απεικόνιση εκατοντάδων του τρέχοντος
42     κανόνα
43
44   END CA_code;
45 -----
46 -- Το clk έρχεται από τον κρύσταλλο 50MHZ για το DE10-Lite (12MHz → MAX1000 της ARROW).
47 -- Το BUTTON_RstMultiPlex από από button της πλακέτας, κάνει Reset την λειτουργία
48 -- του κεντρικού πολυπλέκτη (δηλαδή μηδενίζει το κανάλι επιλογής και την έξοδο)
49 -- με αποτέλεσμα την διακοπή λειτουργίας του συστήματος.
50 -- Το Rst_System_Switch κάνει επαναφέρει όλο το σύστημα στην αρχική κατάσταση
51 -- δίνοντας στον καταχωρητή BUFFER_register την αρχική του τιμή
52 -- (με την αρχική θέση του seed) πριν συμβεί η διαδικασία εξέλιξης.
53 -- Το zero_crossR από εξωτερικό κύκλωμα μέσω regulator 3.3V.
54 -- Το zero_crossR δίνει λογικό '0' κατά την διέλευση της AC τάσης από το μηδέν
55 -- Το modulation_outputR είναι η σειριακή έξοδος της πληροφορίας που έχει
56 -- ο καταχωρητής διαμόρφωσης modulation_register.
57 -- Το INTERVALS_R περιέχει ένα αριθμό χρονικών μικροδιαστημάτων για την δημιουργία των
```

```

56 -- νεκρών χρόνων.
57 --Το R_output δίνει σήμα σε ημιαγωγό για την σύνδεση του φορτίου στο δίκτυο.
58 --Το RN_output δίνει σήμα σε ημιαγωγό για την δημιουργία free-wheeling path,
59 --όταν το φορτίο αποσυνδέεται από το δίκτυο.
60 --Τα R_output και RN_output έχουν συμπληρωματική λειτουργία.
61 --Η είσοδος General_Switch είναι ο γενικός διακόπτης λειτουργίας του συστήματος,
62 --όταν είναι σε λογικό '1' στο σύστημα λειτουργούν οι έξοδοι R_output και RN_output.
63
64 -----
65
66 ARCHITECTURE behaviour OF CA_code IS
67 -----
68 SIGNAL BUFFER_register: std_logic_vector(N-1 DOWNT0 0):=(32=>'1',OTHERS=>'0');--προσοχή
όταν αλλάζει το N !!!!
69 --Στον BUFFER_register τοποθετείται ο σπόρος seed βάση του οποίου μορφοποιείται η εξέλιξη.
70
71 SIGNAL MODULATION_registerR: std_logic_vector(NR-1 DOWNT0 0);
72 --SIGNAL MODULATION_registerS: std_logic_vector(NS-1 DOWNT0 0);
73 --SIGNAL MODULATION_registerT: std_logic_vector(NT-1 DOWNT0 0);
74 SIGNAL Clock_Pulses: std_logic_vector(15 DOWNT0 0):=(OTHERS=>'0');
75
76 SIGNAL Delay_FlagOn_R: std_logic :='0';
77 SIGNAL Delay_FlagOff_R: std_logic :='0';
78 SIGNAL En1_R,En2_R: std_logic;
79 SIGNAL clk_Delay: std_logic; --Παλμοί με συγκεκριμένη συχνότητα για την λειτουργία
80 -- των νεκρών χρόνων.
81
82 TYPE OneD IS ARRAY (NATURAL RANGE <>) OF std_logic_vector(2 DOWNT0 0);
83 SIGNAL Array_Of_3bit: OneD(0 TO N-1);
84 SIGNAL TEMP_register: std_logic_vector(N-1 DOWNT0 0);
85 SIGNAL OUTPUT_register: std_logic_vector(N-1 DOWNT0 0):=(OTHERS=>'0');
86 SIGNAL RULE_register: std_logic_vector(7 DOWNT0 0):=(OTHERS=>'0');
87
88 SIGNAL OUT_register: std_logic_vector(N-1 DOWNT0 0):=(OTHERS=>'0');
89
90 -----
91
92 SIGNAL DataRule,Ekatontades,Dekades,Monades: UNSIGNED(7 DOWNT0 0);
93 SIGNAL TEMP_HEX0,TEMP_HEX1, TEMP_HEX2 : std_logic_vector(6 DOWNT0 0); --Βοηθητικά
σήματα για απεικόνιση του τρέχοντος κανόνα
94
95 -----
96 COMPONENT Display
97 PORT(dataIn: IN UNSIGNED(7 DOWNT0 0);
98      ex1: OUT std_logic_vector(6 DOWNT0 0));
99 END COMPONENT;
100 -----
101
102 BEGIN
103 --
104 TEMP_register<=BUFFER_register; -- Διαβίβαση πληροφορίας από καταχωρητή σε καταχωρητή.
105 MODULATION_registerR<=BUFFER_register; --Διαβίβαση πληροφορίας από καταχωρητή σε
καταχωρητή.
106 RULE_register<=RULE_IN_DIP; --Διαβίβαση πληροφορίας από DIP switches σε καταχωρητή.
107
108 --Ανάθεση 3bit τιμών στην πρώτη και στην τελευταία θέση του πίνακα
109 --εξαιτίας των ακραίων μηδενικών που πρέπει να υπάρχουν στην γραμμή εξέλιξης.
110
111 Array_Of_3bit(0)<=(0=>'0', 1=>TEMP_register(0), 2=>TEMP_register(1));
112 Array_Of_3bit(N-1)<=(0=>TEMP_register(N-2), 1=>TEMP_register(N-1), 2=>'0');
113
114 --Ανάθεση 3bit τιμών στις υπόλοιπες θέσεις του πίνακα με την εντολή FOR GENERATE

```

```

115
116 repeat1: FOR i IN 1 TO N-2 GENERATE
117     Array_Of_3bit(i)<=TEMP_register(i+1 DOWNT0 i-1);
118     END GENERATE;
119
120
121 -- Εφαρμογή του αλγόριθμου Cellular Automata.
122 -- Έξοδος των αποτελεσμάτων στον καταχωρητή OUTPUT_register.
123 repeat2: FOR i IN 0 TO N-1 GENERATE
124     WITH Array_Of_3bit(i) SELECT
125         OUTPUT_register(i)<=RULE_register(0) WHEN "000",
126             RULE_register(1) WHEN "001",
127             RULE_register(2) WHEN "010",
128             RULE_register(3) WHEN "011",
129             RULE_register(4) WHEN "100",
130             RULE_register(5) WHEN "101",
131             RULE_register(6) WHEN "110",
132             RULE_register(7) WHEN OTHERS;
133     END GENERATE;
134
135
136
137
138
139
140
141 --_____
141 q<=clock_Pulses(12); --Απεικόνιση του παλμού πολυπλέκτη με περίοδο 164 μsec.
142
143
144 --_____
144 clk_Delay<=clock_Pulses(8); --Δημιουργία παλμού με περίοδο 10.24 μsec
145
146
147 En1_R<='1' WHEN modulation_outputR='1' ELSE '0';
148 En2_R<='1' WHEN modulation_outputR='0' ELSE '0';
149
150 --Συμπληρωματική λειτουργία των σημάτων διαμόρφωσης προς τους ημιαγωγούς.
151 R_output<=modulation_outputR AND Delay_FlagOn_R AND General_Switch;
152 RN_output<=NOT(modulation_outputR) AND Delay_FlagOff_R AND General_Switch;
153
154
155
156 --_____ PROCESSES _____
157
158 PROCESS (clk)
159 VARIABLE counter: std_logic_vector(15 DOWNT0 0):=(OTHERS=>'0');
160 BEGIN
161 IF clk'event AND clk='1' THEN
162 counter:=counter+1;
163 ELSE
164 counter:=counter;
165 END IF;
166 Clock_Pulses<=counter;
167 END process;
168
169
170
171 -----
172
173 PROCESS (Clock_Pulses(12),BUTTON_RstMultiPlex)
174 VARIABLE m: NATURAL RANGE 0 TO NR+1:=0;
175 BEGIN
176 IF BUTTON_RstMultiPlex='0' THEN

```

```

177     modulation_outputR<='0';
178     m:=0;
179
180     ELSIF zero_crossR='0' THEN
181     modulation_outputR<='0';
182     m:=0;
183
184     ELSIF Clock_Pulses(12)'event AND Clock_Pulses(12)='1' THEN
185     modulation_outputR<=MODULATION_registerR((NR-1)-m)AND zero_crossR;
186     --επιλογή του bit που θα εξαχθεί σειριακά λαμβάνοντας υπόψη και το zero_crossR
187
188     m:=m+1;
189
190         IF m=NR-1 THEN
191         m:=0;
192         END IF;
193
194     END IF; --END ELSIF
195
196     END process;
197
198 -----
199
200 --Διεργασία για την δημιουργία νεκρών χρόνων και συμπληρωματικής λειτουργίας
201 --των σημάτων διαμόρφωσης προς τους ημιαγωγούς.
202
203 PROCESS(clk_Delay)
204 VARIABLE mr_On: NATURAL RANGE 0 TO 15 :=0;
205 --Μετρητής χρονικών διαστημάτων για την δημιουργία νεκρού χρόνου Delay_On
206 VARIABLE mr_Off: NATURAL RANGE 0 TO 15 :=0;
207 --Μετρητής χρονικών διαστημάτων για την δημιουργία νεκρού χρόνου Delay_Off
208
209 BEGIN
210     IF clk_Delay'event AND clk_Delay='1' AND En1_R='1' THEN
211     mr_On:=mr_On+1;
212     mr_Off:=0;
213     IF mr_On=INTERVALS_R THEN
214     mr_On:=0;
215     mr_Off:=0;
216     Delay_FlagOn_R<='1';
217     Delay_FlagOff_R<='0';
218     END IF;
219 ELSIF clk_Delay'event AND clk_Delay='1' AND En2_R='1' THEN
220     mr_Off:=mr_Off+1;
221     mr_On:=0;
222     IF mr_Off=INTERVALS_R THEN
223     mr_Off:=0;
224     mr_On:=0;
225     Delay_FlagOn_R<='0';
226     Delay_FlagOff_R<='1';
227     END IF;
228 END IF;
229
230 END process; --End PROCESS (clk_Delay)
231
232 -----
233
234 --_____Επαναφορά Συστήματος_____
235
236 OUT_register<=OUTPUT_register WHEN Rst_System_Switch='0' ELSE (32=>'1',OTHERS=>'0');
237
238     --προσοχή όταν αλλάζει η λειτουργία του switch από 0 σε 1 στην ημερία

```

```

239 --Ο BUFFER_register λαμβάνει την αρχική του τιμή που είχε όπως παραπάνω στις δηλώσεις σημάτων.
240 --Προσοχή!!! ο OUT_register πρέπει να πάρει την ίδια τιμή με την τιμή του BUFFER_register στην
241 --αρχική δήλωση !!!
242 --- Προσοχή όταν αλλάζει το N !!!!
243 --Για να γίνει Reset στο Σύστημα πρέπει να τεθεί σε λογικό '1' ο Rst_System_Switch και
244 -- έπειτα να πατηθεί το BUTTON_NG για 1 sec.
245 --Η απελευθέρωση γίνεται απελευθερώνοντας πρώτα το BUTTON_NG
246 -- και έπειτα θέτοντας τον Rst_System_Switch σε λογικό '0'.
247
248 -----
249
250 PROCESS(BUTTON_NG) ----Εξέλιξη επόμενης γενεάς μετά το πάτημα του BUTTON_NG
251     BEGIN
252     IF BUTTON_NG 'event AND BUTTON_NG='0' THEN --προσοχή όταν αλλάζει η
λειτουργία του Button από 0 σε 1 στην ηρεμία
253         BUFFER_register<=OUT_register;
254     END IF;
255
256 END process;
257
258 -----
259
260 --- _____Απεικόνιση κανόνα στα display από την είσοδο των 8 switches_____
261
262
263 DataRule<=UNSIGNED(RULE_register);
264
265 Ekatontades<=DataRule / "01100100";
266 Dekades<=(DataRule REM "01100100") / "00001010";
267 Monades<=(DataRule REM "01100100") REM "00001010";
268
269 stage0:Display PORT MAP(Monades,TEMP_HEX0);
270 HEX0<=TEMP_HEX0;
271
272 stage1:Display PORT MAP(Dekades,TEMP_HEX1);
273 HEX1<=TEMP_HEX1;
274
275 stage2:Display PORT MAP(Ekatontades,TEMP_HEX2);
276 HEX2<=TEMP_HEX2;
277
278
279 -----
280
281
282
283 END behaviour;
284
285 -----

```

ΚΩΔΙΚΑΣ COMPONENT

```

1  LIBRARY ieee;
2  USE ieee.std_logic_1164.all;
3  USE ieee.std_logic_unsigned.all;
4  USE ieee.numeric_std.all;
5  -----
6  ENTITY Display IS
7  PORT(dataIn: IN UNSIGNED(7 DOWNT0 0);
8     ex1: OUT std_logic_vector(6 DOWNT0 0));
9  END Display;
10 -----
11 ARCHITECTURE behavior OF Display IS

```

```
12 BEGIN
13 WITH dataIn SELECT
14     ex1<="1000000" WHEN "00000000", --0
15         "1111001" WHEN "00000001", --1
16         "0100100" WHEN "00000010", --2
17         "0110000" WHEN "00000011", --3
18         "0011001" WHEN "00000100", --4
19         "0010010" WHEN "00000101", --5
20         "0000010" WHEN "00000110", --6
21         "1111000" WHEN "00000111", --7
22         "0000000" WHEN "00001000", --8
23         "0010000" WHEN "00001001", --9
24         "0111111" WHEN OTHERS;  -- -
25 END behavior;
26 END behavior;
```


Παράρτημα III

*Το RTL διάγραμμα του ελεγκτή που παράγει το λογισμικό Quartus για την
TOP LEVEL ENTITY.*

Παράρτημα III

*Το RTL διάγραμμα του ελεγκτή που παράγει το λογισμικό Quartus για το
COMPONENT.*