



ΣΧΟΛΗ ΤΕΧΝΟΛΟΓΙΚΩΝ ΕΦΑΡΜΟΓΩΝ

ΤΜΗΜΑ ΜΗΧΑΝΟΛΟΓΙΑΣ

Ψηφιακός έλεγχος και μέτρηση της στάθμης υγρού σε δεξαμενή

Πτυχιακή εργασία της

Κατερίνας Δημητρισλή

Επιβλέπων: Δρ. Δημήτριος Καλπακτσόγλου

ΣΕΡΡΕΣ, ΜΑΡΤΙΟΣ 2017

Περίληψη

Στην παρούσα πτυχιακή μελετώνται τα ψηφιακά και τα ηλεκτρονικά κυκλώματα και που χρησιμοποιούνται για τον έλεγχο της στάθμης υγρού σε δεξαμενή αποθήκευσης του, καθώς επίσης αναλύεται και η μετατροπή από το δεκαδικό σύστημα σε δυαδικό και το αντίστροφο. Θα μελετηθούν ορισμένες δυαδικές λογικές πύλες όπως η πύλη AND, OR, NAND και NOR και πως χρησιμοποιούνται. Θα αναλυθούν επίσης οι κωδικοποιητές, αποκωδικοποιητές και μετρητές και τέλος, θα παρουσιάστουνε τα αποτελέσματα που έχουν προκύψει από την προσομοίωση που πραγματοποιήθηκε στο εργαστήριο.

Περιεχόμενα

Περίληψη	2
1 Εισαγωγή	5
2 ΑΝΑΛΟΓΙΚΑ ΗΛΕΚΤΡΟΝΙΚΑ	7
2.1 Εισαγωγή.....	7
2.2 Κυκλωμα χρονισμού 555- Ασταθές κυκλώμα	8
2.3 Τελεστικοί ενισχυτές.....	9
2.3.1 Ρύθμιση ενίσχυσης op-amp	11
3 ΨΗΦΙΑΚΑ ΗΛΕΚΤΡΟΝΙΚΑ	14
3.1 Τι είναι ένα ψηφιακό κυκλώμα	14
3.2 Που χρησιμοποιούνται τα ψηφιακά κυκλώματα;.....	16
3.3 Αριθμοί που χρησιμοποιούνται στα ψηφιακά ηλεκτρονικά	18
3.3.1 Μετρώντας στο δεκαδικό και δυαδικό	18
3.3.2 Μετατροπή δυαδικού σε δεκαδικό	19
3.3.3 Μετατροπή δεκαδικού σε δυαδικό	20
3.4 Ηλεκτρονικοί μεταφραστές.....	22
4 ΔΥΑΔΙΚΕΣ ΛΟΓΙΚΕΣ ΠΥΛΕΣ	24
4.1 Η πύλη AND(ΚΑΙ)	24
4.2 Η πύλη OR	27
4.3 Αναστροφείας και απομονωτής	29
4.4 Η πύλη NAND(NOT AND) και η πύλη NOR(NOT OR).....	31
4.5 Πρακτικές TTL λογικές πύλες	33
5 ΧΡΗΣΙΜΟΠΟΙΗΣΗ ΔΥΑΔΙΚΩΝ ΛΟΓΙΚΩΝ ΠΥΛΩΝ	34
5.1 Συνθεση κυκλωμάτων από Boolean εκφράσεις.....	34
5.2 Πίνακες KARNAUGH.....	36
5.3 Πίνακες Karnaugh με τρεις μεταβλητές.....	38
5.4 Λογικές σταθμές και περιθώριο θορύβου	40

6	ΚΩΔΙΚΟΠΟΙΗΤΕΣ, ΑΠΟΚΩΔΙΚΟΠΟΙΗΤΕΣ ΚΑΙ ΕΝΔΕΙΚΤΕΣ 7-ΤΟΜΕΩΝ	
	45	
6.1	Ενδεικτες LED 7 τομεων.	45
6.2	Αποκωδικοποιητες	49
6.3	Αποκωδικοποιητες/οδηγοι BCD σε 7 τομεων.	51
6.4	J-K FLIP-FLOP.....	54
7	ΜΕΤΡΗΤΕΣ.....	57
7.1	Μετρητες κυματωσης.....	57
7.2	MOD-10. Μετρητης κυματωσης.....	59
7.3	Συγχρονοι μετρητες.....	60
8	ΠΡΟΣΟΜΟΙΩΣΗ – ΑΠΟΤΕΛΕΣΜΑΤΑ	62
9	Επίλογος.....	67
10	Βιβλιογραφία	68

1 Εισαγωγή

Τα ψηφιακά ηλεκτρονικά είναι ο κόσμος των αριθμομηχανών, των computer, των ολοκληρωμένων κυκλωμάτων και των δυαδικών αριθμών 0 και 1. Είναι ένας ενδιαφέρον χώρος, διότι επεκτείνεται πολύ γρήγορα. Ένα μικρό ολοκληρωμένο, μπορεί να εκτελέσει την λειτουργία χιλιάδων τρανζιστορ, διαόδων και αντιστάσεων, Κάθε μερα βλέπετε ψηφιακές συσκευές σε λειτουργία. Στα καταστήματα οι ταμειακές μηχανές, έχουν ψηφιακή ένδειξη. Μπορεί να δει κανείς αριθμομηχανές τσεπής, μέχρι και υπολογιστές. Όλα τα μεγέθη των υπολογιστών, εκτελούν πολυπλοκές λειτουργίες με φανταστική ταχύτητα και ακρίβεια. Οι μηχανές των εργοστασίων ελέγχονται από ψηφιακά κυκλώματα. Ρολόγια τοίχου και του χεριού δείχνουν την ώρα με ψηφιακή ένδειξη. Μερικά αυτοκίνητα χρησιμοποιούν microprocessor για να ελέγχουν ορισμένες λειτουργίες του κινητήρα. Τέλος, τεχνικοί χρησιμοποιούν ψηφιακά βολτόμετρα και συχνόμετρα.

Το θέμα της παρούσας πτυχιακής είναι η ψηφιακή μέτρηση του όγκου του νερού σε ένα δοχείο, η οποία και θα πραγματοποιηθεί κανοντας προσομοίωση ένα συγκεκριμένο ψηφιακό κυκλώμα μέτρησης.

Στοχοι της πτυχιακής αυτής είναι ο ορισμός ενός ψηφιακού κυκλώματος και η λειτουργία του, η δημιουργία στον υπολογιστή προσομοίωσης του ψηφιακού κυκλώματος και τέλος, η κατασκευή του ψηφιακού μου κυκλώματος στο εργαστήριο.

Η πτυχιακή αυτή χωρίζεται σε 8 κεφάλαια:

1. Στο πρώτο κεφάλαιο γίνεται εισαγωγή στα ψηφιακά ηλεκτρονικά.
2. Στο δεύτερο κεφάλαιο γίνεται γενική εισαγωγή στα αναλογικά ηλεκτρονικά.
3. Στο τρίτο κεφάλαιο γίνεται αναφορά στα ψηφιακά κυκλώματα και που χρησιμοποιούνται, στις μεθόδους μετατροπής δυαδικού συστήματος σε δεκαδικό και το αντιστρόφο, και στους ηλεκτρονικούς μεταφραστές.
4. Στο τέταρτο κεφάλαιο γίνεται αναφορά στις δυαδικές λογικές πυλές: AND, OR, NAND, NOR, στον Αναστροφέα και στον Απομονωτή, και στις Πρακτικές TTL λογικές πυλές.

5. Στο πέμπτο κεφάλαιο γίνεται αναφορά στο που χρησιμοποιούνται οι δυαδικές λογικές πυλές, οι Πίνακες Karnaugh με 3 και 4 μεταβλητές, στις Λογικές σταθμες και στο Περιθώριο θορυβου.
6. Στο έκτο κεφάλαιο γίνεται αναφορά στους Κωδικοποιητες, στους Αποκωδικοποιητες, και στους Ενδεικτες 7-τομεων, R-S Flip Flop, J-K Flip Flop.
7. Στο εβδομο κεφάλαιο γίνεται αναφορά στους Μετρητες κυματωσης και στους Συγχρονους μετρητες.
8. Και στο ογδοο κεφάλαιο παρουσιαζονται τα αποτελεσματα πτυχιακης.

2 ΑΝΑΛΟΓΙΚΑ ΗΛΕΚΤΡΟΝΙΚΑ

2.1 Εισαγωγή

Οι περισσότερες ψηφιακές συσκευές καθημερινής χρήσης αποτελούνται από ψηφιακά συστήματα, όπως η αριθμομηχανή και τα ψηφιακά ρολογια χείρο. Τα παραπάνω περιέχουν και υποσυστήματα. Τέτοια υποσυστήματα είναι συνήθως αθροιστές, αφαιρετές, μετρητές κτλ. Αυτή λοιπόν, η ενοτητα εξετάζει διαφορα ψηφιακά συστήματα και τους αντιστοιχούς τρόπους μεταβίβασης δεδομένων.

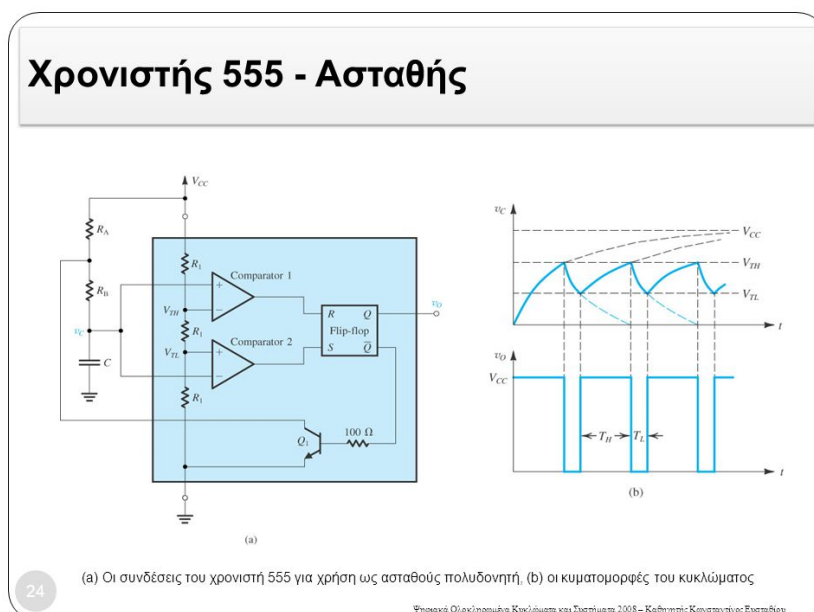
Τα περισσότερα μηχανικά, χημικά, συστήματα υγρών και ηλεκτρικά συστήματα, έχουν συγκεκριμένα κοινά στοιχεία. Τα συστήματα διαθέτουν εισοδο και εξοδο για το παραγομένο προϊόν, την ισχύ ή πληροφορία τους. Τα συστήματα επίσης, δρουν επανω στο προϊόν, την ισχύ ή τις πληροφορίες. Αυτή η δράση ονομάζεται επεξεργασία (processing). Το ολό σύστημα είναι οργανωμένο και η λειτουργία του διευθύνεται από ένα σύστημα ελέγχου. Το σύστημα μεταδοσης μεταβιβάζει τα προϊόντα, την ισχύ ή τις πληροφορίες. Πολυπλοκότερα συστήματα περιλαμβάνουν επίσης και τη δυνατότητα αποθήκευσης.

Όλα τα ψηφιακά συστήματα μπορούν να συναρμολογηθούν από μεμονωμένες πυλές AND, OR και αναστροφείς. Οι κατασκευαστές προσφέρουν υποσυστήματα σε ένα μόνο IC (μετρητές, καταχωρητές κτλ) ή ακόμα και IC που περιέχουν ολοκληρωμένα ψηφιακά συστήματα. Τα λιγότερο πολυπλοκά ψηφιακά ICs χαρακτηρίζονται σαν ολοκληρώσεις μικρής κλίμακας (small-scale intergration-SSI) από την Texas instruments. Ένα SSI ισοδυναμεί με κυκλώματα πολυπλοκότητας έως και 10 πυλών. Στα μικρής κλίμακας ICs περιλαμβάνονται πυλές και flip-flops. Οι ολοκληρώσεις μεσαίας κλίμακας (medium-scale intergration-MSI) ισοδυναμούν σε πολυπλοκότητα με 12-100 πυλές. Τα ICs που ταξινομούνται σαν MSIs ανήκουν στην ομάδα των υποσυστημάτων όπως πχ. Είναι οι αθροιστές, οι καταχωρητές, οι μετατροπείς κωδικών, οι μετρητές, οι επιλογείς δεδομένων/πολυπλεκτές, και οι μνήμες RAM και ROM. Ολοκληρώσεις μεγάλης κλίμακας (large-scale intergration-LSI) ισοδυναμούν με περισσότερες από 100 πυλές. Ένα μεγάλο υποσύστημα (ή ένα ολοκληρωμένο ψηφιακό σύστημα) κατασκευάζεται μέσα σε ένα IC, όπως για παράδειγμα τα ICs ψηφιακών ρολογιών και αριθμομηχανών. Ολοκληρώσεις πολύ μεγάλης κλίμακας (very large-scale intergration-VLSI) ισοδυναμούν με περισσότερες από 1000 πυλές. Πολλά ICs μνημών και μικροπολογιστών ανήκουν σε αυτή την κατηγορία. Τα VLSI ICs

θεωρούνται ψηφιακά συστήματα σ'ένα chip. Ο όρος "chip" αναφέρεται στη μοναδική λεπτή λωρίδα πυριτίου (εμβαδού $\frac{1}{4}$ της τετραγωνικής ίντσας) που περιέχει όλα τα ηλεκτρονικά κυκλώματα ενός IC. Οι διαφοροί κατασκευαστές ορίζουν τους όρους SSI, MSI, LSI και VLSI διαφορετικά.

2.2 Κυκλώμα χρονισμού 555- Ασταθές κυκλώμα

Το κυκλώμα χρονισμού 555 είναι ένα IC συμβατό με TTL που χρησιμοποιείται σαν ταλαντωτής για να δίνει κυματομορφή ρολογιού. Βασικά είναι ένα κυκλώμα μεταγωγής που έχει δύο διακριτές τιμές εξόδου. Όταν είναι συνδεδεμένα τα καταλλήλα εξωτερικά εξαρτήματα, καμία από τις τιμές εξόδου δεν θα είναι σταθερή. Σαν αποτέλεσμα, το κυκλώμα συνεχώς πηγαίνει και έρχεται μεταξύ των δύο αυτών ασταθών καταστάσεων. Με άλλα λόγια, το κυκλώμα ταλαντώνεται και η έξοδος είναι μια περιοδική, ορθογώνια κυματομορφή.



Κυματομορφές χρονιστή 555

Επειδή καμία κατάσταση εξόδου δεν είναι σταθερή, λέμε ότι αυτό το κυκλώμα είναι ασταθές (astable) και συχνά αναφέρεται σαν ελεύθερος πολύδονητής (free-running multivibrator) ή σαν ασταθής πολυδονητής (astable multivibrator). Η συχνότητα ταλάντωσης καθώς και ο κύκλος αποδοχής ελεγχονται με ακρίβεια από δύο εξωτερικές αντιστάσεις και από ένα μοναδικό πυκνωτή χρονισμού.

Στο παραπάνω σχέδιο φαίνεται το λογικό σύμβολο του κυκλώματος χρονισμού LM555 που είναι συνδεδεμένο σαν ταλαντωτής. Ο πυκνωτής χρονισμού C φορτίζεται

μέχρι +Vcc μέσω των αντιστάσεων Ra και Rb. Ο χρόνος φόρτισης t1 δίνεται από την σχέση:

$$t_1 = 0,693 \cdot (R_a + R_b) \cdot C$$

Αυτή είναι η χρονική διάρκεια κατά την οποία η έξοδος είναι σε κατάσταση high, όπως φαίνεται στο παραπάνω σχέδιο. Στη συνέχεια ο πυκνωτής χρονισμού C εκφορτίζεται στη γη (GND) μέσω της αντίστασης Rb. Ο χρόνος εκφόρτισης t2 δίνεται από τη σχέση:

$$t_2 = 0,693 \cdot R_b \cdot C$$

Αυτή είναι η χρονική διάρκεια κατά την οποία η έξοδος θα είναι σε κατάσταση low. Η περίοδος T της κυματομορφής ρολογιού είναι το άθροισμα των t1 και t2. Έτσι η σχέση θα είναι:

$$T = t_1 + t_2 = 0,693 \cdot (R_a + 2R_b) \cdot C$$

Στη συνέχεια, βρίσκουμε ότι η συχνότητα ταλάντωσης είναι:

$$f = 1/T = 1,44 / (R_a + 2R_b) \cdot C$$

2.3 Τελεστικοί ενισχυτές

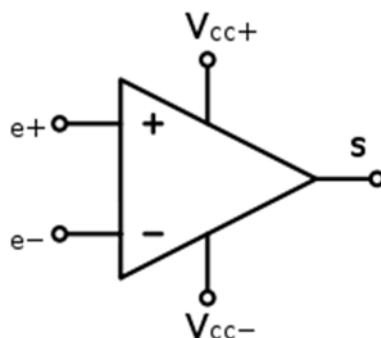
Οι τελεστικοί ενισχυτές (op amps) χρησιμοποιούν σταδίο διαφορικής εισόδου. Τα χαρακτηριστικά τους, που τους κάνουν πολύ χρήσιμους στα ηλεκτρονικά κυκλώματα, είναι:

1. Απορριψη κοινου σηματος: Δίνει την ικανότητα περιστολής του βομβου και του θορυβου.
2. Υψηλη συνθετη αντισταση εισοδου: Δεν υποβιβάζει σαν φορτιο μια πηγη σηματος υψηλης συνθετης αντιστασης.
3. Υψηλη ενισχυση: Έχει τοσο μεγαλη ενισχυση που συνηθως περιοριζεται με αρνητικη αναδραση.
4. Χαμηλη συνθετη αντισταση εξοδου: Έχουν την ικανοτητα παροχης του σηματος σε ένα φορτιο χαμηλης συνθετης αντιστασης.

Κανενας ενισχυτης απλου σταδίου δεν μπορεί να παρουσιάζει όλα τα παραπάνω χαρακτηριστικά. Ένας τελεστικός ενισχυτης είναι στην πράξη συνδυασμος μερικων ενισχυτικων σταδίων. Το πρώτο τμήμα του πολυβαθμιου ενισχυτη είναι ένας διαφορικός ενισχυτης. Οι διαφορικοί ενισχυτες έχουν ικανοποιητικη απορριψη του κοινου σηματος και παρουσιάζουν υψηλη συνθετη αντισταση εισοδου. Μερικοί τελεστικοί ενισχυτες χρησιμοποιουν FET σ' αυτό το πρώτο σταδίο για ακόμα

υψηλότερη αντίσταση εισόδου. Τελεστικός ενισχυτής που συνδυάζει διπολικά τρανζίστορ και FET ονομάζεται BIFET τελεστικός ενισχυτής (BIFET op amps).

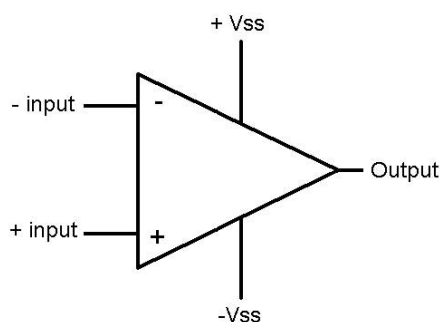
Το δεύτερο στάδιο είναι ένας άλλος διαφορικός ενισχυτής. Αυτό επιτρέπει τη χρήση της διαφορικής εξόδου του πρώτου σταδίου. Έτσι καταλήγει στην καλύτερη απορρίψη του κοινού σήματος και υψηλή διαφορική ενίσχυση.



Τελεστικός ενισχυτής: Με εισόδο και αντιστάσεις αναδράσης για την απολαβή.

Το τρίτο στάδιο είναι ένα στάδιο ενισχυτή κοινού συλλεκτη ή ακολουθού εκπομπού. Αυτό το στάδιο είναι γνωστό ότι παρουσιάζει χαμηλή συνθετη αντίσταση εξόδου. Να σημειωθεί ότι η εξόδος είναι ένας απλός ακροδεκτής. Η εξόδος είναι συνήθως μη διαφορική για να φερεται σαν εξόδος απλού τερματισμού, μια και τα περισσότερα ηλεκτρονικά κυκλώματα χρειάζονται αυτή την εξόδο.

Ο ακροδεκτής απλού τερματισμού μπορεί να εμφανίσει μόνο τη μια φάση ως προς τη γείωση. Αυτό εξηγεί γιατί στο σύμβολο του Τελεστικού Ενισχυτή εμφανίζεται μια εισόδος σαν μη αναστρεφούσα και μια άλλη σαν αναστρεφούσα. Η μη αναστρεφούσα εισόδος είναι σε φάση με την εξόδο ενώ η αναστρεφούσα έχει διαφορά φάσης 180 μοίρες.



Το παραπάνω σχήμα δείχνει τον ενισχυτή σε μια απλοποιημένη μορφή που είναι γνωστή σαν τριγωνική. Τα ηλεκτρονικά διαγράμματα χρησιμοποιούν τριγωνική παρουσίαση των ενισχυτών. Να σημειωθεί ακόμα ότι η αναστρεφούσα εισόδος συμβολίζεται με το (-) ενώ η μη αναστρεφούσα εισόδος με το (+).

Στο παραπάνω σχήμα φαίνεται το σχηματικό διαγραμμα ενός τελεστικού ενισχυτη-ολοκληρωμένου κυκλώματος. Το στοιχείο αυτό έχει μια αναστρεφούσα και μια μη αναστρεφούσα εισοδο καθώς και μια εξοδο απλου τερματισμου. Επισης έχει δυο ακροδεκτες που σημειωνονται σαν ‘μετατοπιση μηδενος’. Αυτοι οι ακροδεκτες χρησιμοποιουνται στις περιπτωσης που χρειαζεται να γινει διορθωση λαθους από dc μετατοπιση. Δεν είναι δυνατον να κατασκευαστουν ενισχυτες με τελεια προσαρμογη τρανζιστορ και αντιστασεων. Η κοινή προσαρμογή δημιουργεί λαθος στην εξοδο από dc μετατοπιση. Χωρίς διαφορική dc εισοδο η dc εξοδος του τελεστικού ενισχυτη πρέπει ιδανικά να είναι 0 ως προς την γειωση. Οποιαδήποτε παρεκκλιση από αυτό ονομάζεται dc μετατοπισης λαθους.

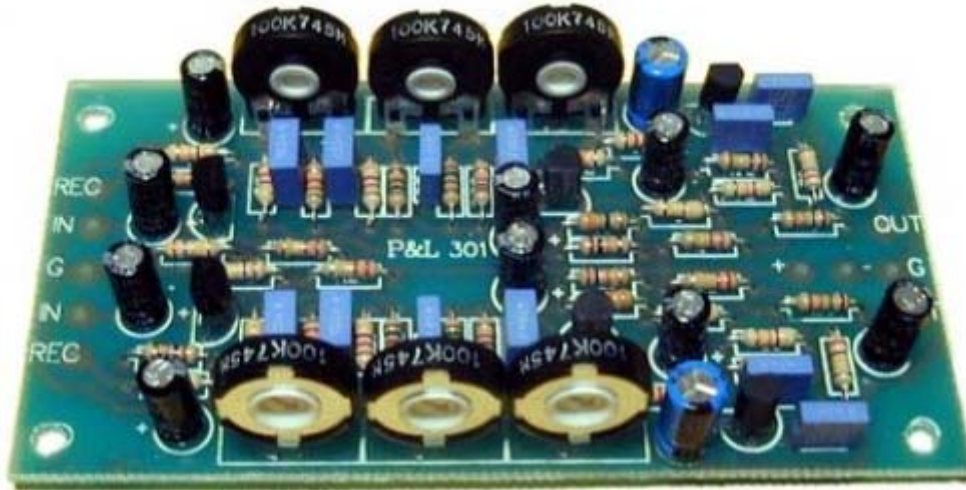
Οι περισσοτεροι από τους op amps είναι ολοκληρωμενοι. Οι τεχνικοι δεν μπορουν να δουν το εσωτερικο του ενισχυτη ουτε να κανουν εσωτερικες μετρησεις. Γι’αυτό το λογο σπανια είναι απαραιτητες οι σχηματικες λεπτομερειες του εσωτερικου του ενισχυτη.

Σημερα ένας μεγαλος αριθμος τελεστικων ενισχυτων, με κατασκευη ολοκληρωμενου κυκλωματος, είναι διαθεσιμος. Μερικοι χρησιμοποιουν διπολικα τρανζιστορ και αλλοι συνδυασμο FET με διπολικα τρανζιστορ. Ειδικοι τελεστικοι ενισχυτες διατιθενται με ανεπτυγμενα χαρακτηριστικα σε περιοχες όπως η υψηλη συνθετη αντισταση και οι υψηλες συχνοτητες.

2.3.1 Ρυθμιση ενισχυσης op-amp

Ενας γενικης χρησης τελεστικος ενισχυτης έχει ενισχυση τασης ανοιχτου βρογχου 200000. Ανοικτος βρογχος σημαινει χωρις αναδραση. Οι τελεστικοι ενισχυτες συνηθως λειτουργουν σαν ανοικτος βρογχος. Η εξοδος ή μερος από αυτην τροφοδοτειται πισω στην αναστρεφουσα εισοδο (-). Είναι μια αρνητικη αναδραση η οποια περιοριζει την ενισχυση και αυξανει τη ζωνη του ενισχυτη.

Στο σχήμα παρακάτω εχουμε ένα κυκλωμα τελεστικου ενισχυτη κλειστου βρογχου. Η εξοδος επιστρεφει στην αναστρεφουσα εισοδο. Το σημα εισοδου οδηγει την μη αναστρεφουσα εισοδο (+). Το κυκλωμα είναι ευκολο να αναλυθει αν γινει μια υποθεση: ότι δεν υπαρχει διαφορα στις τασεις εισοδου του ενισχυτη.



Ποια είναι η βάση όμως για αυτήν την υπόθεση; Για μια επιθυμητή ενίσχυση 200000 η υπόθεση αυτή είναι πραγματική. Για παράδειγμα, αν η έξοδος είναι στη μέγιστη θετική της τιμή 10V, τότε η διαφορική εισόδος είναι μόνο:

$$V_{in} = V_{out} / A_v = 10V / 2 \cdot 10^5 = 50MV$$

Τα 50MV είναι σχεδόν 0 και έτσι η υπόθεσή μας είναι σωστή. Αυτό είναι και το σημείο-κλειδί για να γίνει κατανοητή η λειτουργία του τελεστικού ενισχυτή. Η διαφορική ενίσχυση είναι τόσο μεγάλη που η διαφορική τάση εισόδου μπορεί να υποτεθεί ότι είναι μηδενική όταν γίνουν οι κατάλληλοι πρακτικοί υπολογισμοί.

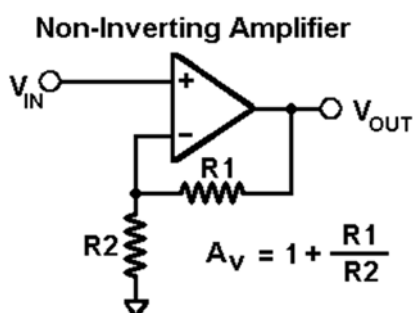
Τώρα αν εφαρμοστούν οι υποθέσεις αυτές σε κύκλωμα τελεστικού ενισχυτή τότε η αναδραση θα εξαλείψει οποιαδήποτε διαφορά τάσης από τους ακροδεκτές εισόδου. Αν το σήμα εισόδου είναι 1V+, η έξοδος θα είναι ακριβώς ίδια. Εφόσον η έξοδος ανατροφοδοτείται στην αναστεφούσα είσοδο, και οι δύο εισόδου θα είναι στο +1V και η διαφορική έξοδος 0V. Αν το σήμα εισόδου πάει στα 5V- η έξοδος θα είναι ακριβώς η ίδια και πάλι η διαφορική έξοδος θα είναι 0 εξαιτίας της αναδρασης. Έτσι λοιπόν η έξοδος ακολουθεί το σήμα εισόδου. Το κύκλωμα αυτό ονομάζεται ακολουθός τάσης και επειδή η $V_{out} = V_{in}$ η ενίσχυση τάσης είναι 1.

Μια πρώτη άποψη είναι ότι όταν ένας ενισχυτής έχει ενίσχυση 1 τότε συμπεριφέρεται σαν τον καλύτερο αγωγό. Ωστόσο, ένας τέτοιος ενισχυτής μπορεί να είναι χρήσιμος αν παρουσιάζει πολύ μεγάλη συνθετική αντίσταση εισόδου και πολύ μικρή συνθετική αντίσταση εξόδου. Η συνθετική αντίσταση της πηγής τάσης είναι ίση με την συνθετική αντίσταση εισόδου του τελεστικού ενισχυτή. Έτσι ένας γενικής χρήσης ενισχυτής όπως ο 741 θα έχει συνθετική αντίσταση εισόδου 2Ω. Η συνθετική αντίσταση εξόδου του

τελεστικού ενισχυτή είναι περίπου ίση με αυτή του βασικού ενισχυτή διαιρεμένη με την ενισχυση ανοικτού βρόχου. Και επειδή η ενισχυση ανοικτού βρόχου είναι παρα πολύ υψηλή, η συνθετη αντίσταση εξόδου είναι περίπου 0 ή πρακτικά είναι:

$$Z_{out}=75\Omega/200*10^3=0,375m\Omega$$

Ένας ενισχυτής με συνθετη αντίσταση εισόδου $2M\Omega$ και συνθετη αντίσταση εξόδου κοντά στο 0 ενεργεί σαν απομονωτής. Ο ενισχυτής απομονωτής χρησιμοποιείται για να μονώνει (απομονώνει) την πηγή σήματος από επιδράσεις φορτίου. Επίσης είναι χρήσιμοι να εργαστούν με πηγές που έχουν πολύ μεγάλη συνθετη εσωτερική αντίσταση.



Στο σχήμα παραπάνω παρουσιάζεται ένα κυκλώμα τελεστικού ενισχυτή με ενισχυση τάσης μεγαλύτερη του 1. Η πραγματική τιμή της ενισχυσης είναι εύκολο να υπολογιστεί. Η αντίσταση $R1$ και η αντίσταση αναδράσης R_f αποτελούν ένα διαιρετή τάσης για την τάση εξόδου. Η διαιρούμενη τάση εξόδου πρέπει να είναι ίση με την τάση εισόδου για να ικανοποιηθεί η υπόθεση ότι η διαφορική τάση εισόδου είναι 0:

$$V_{in}=V_{out}*(R1/(R1+R_f))$$

Και

$$A_v=V_{out}/V_{in}=(R1+R_f)/R1=1+(R_f/R1)$$

Εφαρμόζοντας τη σχέση αυτή έχουμε:

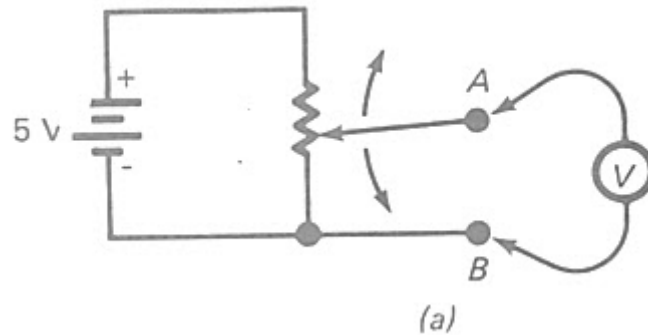
$$A_v=1+(R_f/R1)=(1+100K\Omega)/10K\Omega=11$$

Το κυκλώμα του παραπάνω σχήματος είναι ένας μη αναστρεφών ενισχυτής. Το σήμα εισόδου εφαρμόζεται στην εισοδο(+) του τελεστικού ενισχυτή. Μια ac εξόδος θα έχει την ίδια φάση με την εισοδο.

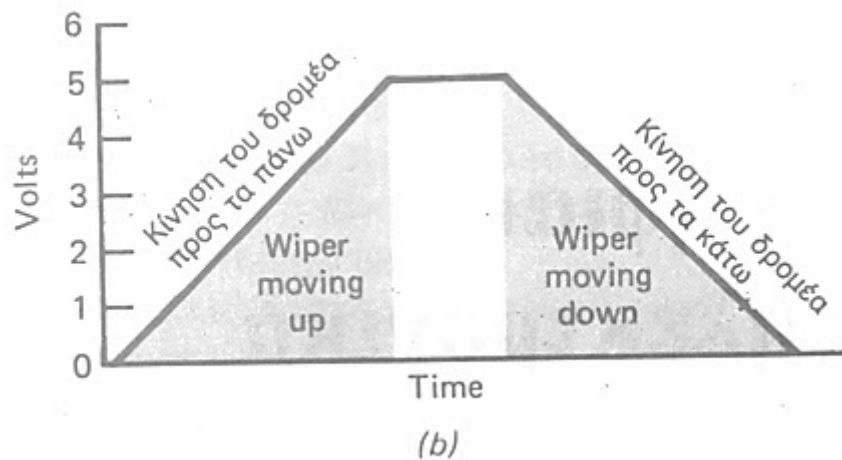
3 ΨΗΦΙΑΚΑ ΗΛΕΚΤΡΟΝΙΚΑ

3.1 Τι είναι ένα ψηφιακό κυκλώμα

Το κυκλώμα στο παρακάτω σχήμα (a) δίνει ένα αναλογικό σχήμα ή τάση.

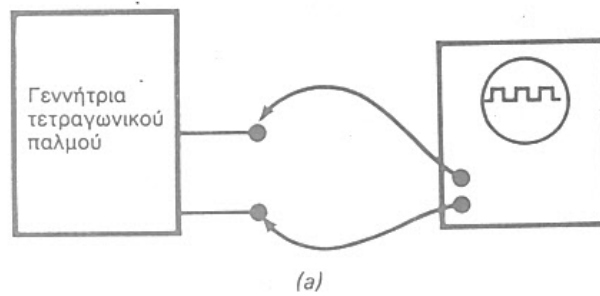


Καθώς ο δρομέας μετακινείται προς τα κάτω, η τάση μειώνεται σταδιακά από 5 μέχρι 0 Volts(V). Το διαγράμμα της κυματομορφής στο παρακάτω σχήμα (b) είναι ένα διαγράμμα της αναλογικής εξόδου. Στην αριστερή πλευρά, η τάση AB αυξάνεται ομαλά έως 5V, στη δεξιά πλευρά, η τάση μειώνεται ομαλά έως 0V.

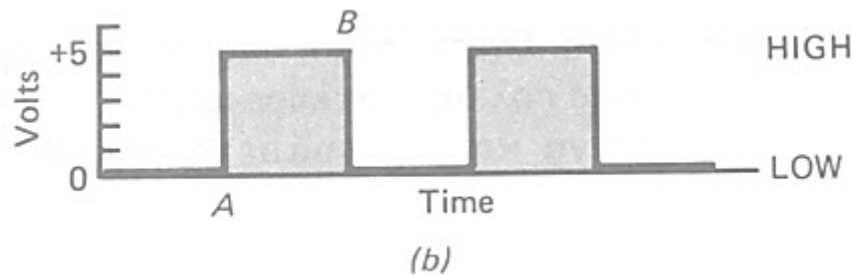


Αν αφηθεί ο δρομέας του ποτενσιομετρου σε οποιοδήποτε ενδιάμεσο σημείο, είναι δυνατό να προκύψει μια τάση εξόδου ανάμεσα στα 0 και 5V. Έτσι λοιπόν μια αναλογική κατασκευή είναι αυτή που δίνει ένα σήμα, το οποίο μεταβάλλεται συνεχώς, ακολουθώντας την εισοδο.

Μια ψηφιακή συσκευή λειτουργεί με ένα ψηφιακό σήμα. Το επόμενο σχήμα δείχνει μια γεννητριά τετραγωνικών παλμών. Η γεννητριά παραγει μια τετραγωνική κυματομορφή, η οποία απεικονίζεται στον παλμογραφο.



Το ψηφιακό σήμα είναι μεταξύ 0 και 5V, όπως στο διαγράμμα παρακάτω. Η τάση στο σημείο A μεταβάλλεται από 0 σε 5V. Στο σημείο B η τάση πεφτει αποτομα από τα 5 στα 0V και στη συνέχεια παραμενει στα 0V για καποιο χρονο. Μονο δυο τασεις υπαρχουν σε ένα ψηφιακο ηλεκτρονικο κυκλωμα. Στο διαγραμμα της κυματομορφης αυτές οι τασεις ονομαζονται HIGH και LOW. Η HIGH τάση είναι +5V, η LOW τάση είναι 0V. Αργοτερα θα ονομασται η HIGH τάση (5V) λογικο 1 και τη LOW τάση (0V) λογικο 0.



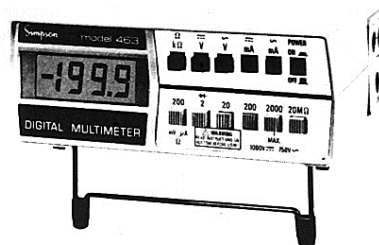
Τα κυκλωματα τα οποια δουλευουν μονο με HIGH και LOW τάση ονομαζονται ψηφιακα κυκλωματα. Εχει αναφερθει ότι τα ψηφιακα ηλεκτρονικα είναι ο κοσμος των λογικων 0 και 1. Οι τασεις στο παραπανω σχημα είναι περισσοτερο τυπικες από τις τασεις που θα δουμε στα ψηφιακα ηλεκτρονικα.

Το ψηφιακό σήμα στο προηγουμενο σχημα θα μπορουσε επισης να παραχθει και από έναν απλο ON/OFF διακοπη, καθως επισης και από ένα τρανζιστορ που ανοιγοκλεινει. Στα σημερινα χρονια τα ψηφιακα σηματα παραγονται συνηθως από ολοκληρωμενα κυκλωματα (IC).

Το τυπικο πολυμετρο (VOM) στο παρακατω σχημα είναι ένα παραδειγμα μιας αναλογικης κατασκευης μετρησης.



Καθως αυξανεται ηταση, η αντισταση ή το ρευμα, τα οποια μετρουνται από το πολυμετρο, η βελονα σταδιακα και συνεχως ανεβαινει την κλιμακα. Στο επομενο σχημα φαινεται ένα ψηφιακο πολυμετρο (DMM). Είναι ένα παραδειγμα μιας ψηφιακης κατασκευης μετρησης.



Καθως το ρευμα, η αντισταση ή ηταση αυξανονται, οι ενδειξεις στην οθονη αλλαζουν με μικρα βηματα. Το DMM είναι ένα παραδειγμα της ψηφιακης τεχνολογιας που αναλαμβανει εργα τα οποια εκτελεστηκαν προηγουμενωσ μονο με αναλογικες κατασκευες. Αυτή η κλιση προς την ψηφιακη τεχνολογια μεγαλωνει. Ταυτοχρονα όμως ο παγκος ενός μοντερνου τεχνικου διαθετει και αναλογικο και ψηφιακο πολυμετρο.

3.2 Που χρησιμοποιουνται τα ψηφιακα κυκλωματα;

Τα ψηφιακα ηλεκτρονικα είναι ενας τομεας που εξελισσεται πολύ γρηγορα, όπως φαινεται και από τη γρηγορη εξαπλωση και εκτεταμενη χρηση των μικρουπολογιστων. Παρολο που οι μικρουπολογιστες εχουν ηλικια μονο μια δεκαετια, υπαρχουν δεκαδες εκατομμυριων από αυτους σε σπιτια, σχολεια, επιχειρησεις. Οι μικρουπολογιστες είναι τρομερα προσαρμοσιμοι. Ακομα στις βιομηχανιες οι μικρουπολογιστες προσαρμοζονται για να ελεγχουν μηχανες, μηχανικους εργατες και διαδικασιες. Οι μικρουπολογιστες είναι σχεδιασμενοι πανω σε πολυπλοκα IC που ονομαζονται μικροεπεξεργαστες. Συγκεκριμενα ο μικρουπολογιστης αποτελειται από πολλους ημιαγωγους και μνημες σε ολοκληρωμενα κυκλωματα. Οι μικρουπολογιστες με μικροεπεξεργαστες και ημιαγωγες μνημες αρχισαν την επανασταση των προσωπικων υπολογιστων (PC). Ψηφιακα κυκλωματα με μορφη ολοκληρωμενων χρησιμοποιουνται και σε μεγαλους και σε μικρους υπολογιστες.

Οι περισσοτεροι προγραμματιζομενοι υπολογιστες μπορουν μερικες φορες να συνδεθουν με περιφερειακες κατασκευες, όπως εκτυπωτες. Επιστημονες, μηχανικοι και τεχνικοι εχουν κανει μεγαλες προοδους στην παραγωγη ψηφιακων IC.

Αποτέλεσμα αυτών των προόδων είναι η ραγδαία εξέλιξη του τομέα των ψηφιακών ηλεκτρονικών.

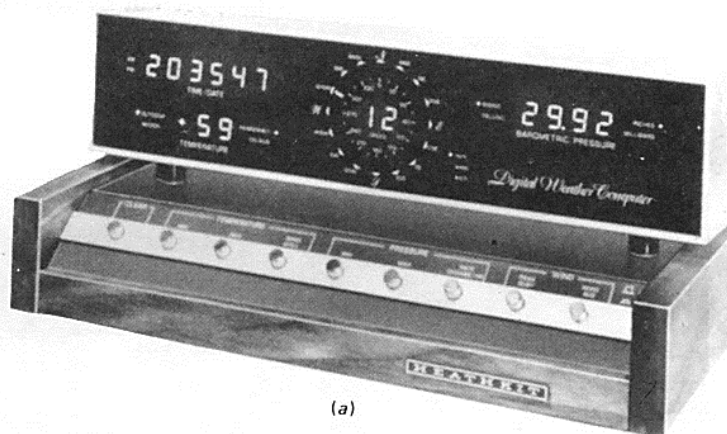
Επίσης, μηχανικοί εργάτες και άλλες ελεγχόμενες από υπολογιστή μηχανές, προστίθενται στα μυστικά της ηλεκτρονικής τεχνολογίας. Οι μηχανικοί εργάτες (robots) έχουν καθλώσει τη φαντασία των εφευρέτων, συγγραφέων ιστοριών επιστημονικής φαντασίας και παραγωγών ταινιών. Ρομποτ μπορεί να οριστεί μια μηχανή, η οποία μπορεί να εκτελεί ανθρώπινες κινήσεις και λειτουργίες. Ένας υπολογιστής εξυπηρετεί σαν κέντρο ελέγχου των ρομποτ.

Ακόμα, τα ψηφιακά κυκλώματα έχουν συμβάλει στην κατασκευή ψηφιακών πολυμετρών που μετρούν τάση, αντίσταση και ρεύμα. Επίσης, στα περισσότερα εργαστήρια υπάρχει ψηφιακός μετρητής χωρητικότητας.

Ηλεκτρονικά προϊόντα για ψυχαγωγία στο σπίτι, όπως η τηλεόραση και το στερεοφωνικό συγκροτήμα, έχουν σχεδιαστεί χρησιμοποιώντας αναλογικά κυκλώματα. Τα περισσότερα μοντέρνα καταναλωτικά προϊόντα που χρησιμοποιούνται για ψυχαγωγία στο σπίτι συνδυάζουν και αναλογική και ψηφιακή τεχνολογία.

Τα ψηφιακά ηλεκτρονικά κυκλώματα χρησιμοποιούνται και στα σύγχρονα αυτοκίνητα. Υπάρχει ένας μικροεπεξεργαστής στο κύκλωμα αναφλέξης των περισσότερων αυτοκινήτων για να ελέγχει τις συνθήκες. Από το καθίσμα του οδηγού σε ένα σύγχρονο αυτοκίνητο φαίνεται ένα ψηφιακό ταχύμετρο στο ταμπλό.

Ακόμα και στα σπίτια υπάρχουν ψηφιακές συσκευές. Η ώρα, η θερμοκρασία, η ταχύτητα και η διεύθυνση του ανέμου, η βαρομετρική πίεση είναι προσίτα με μια ματία στον ψηφιακό υπολογιστή καιρικών συνθηκών του παρακάτω σχήματος.



(a)

Τρεις μεγάλοι χρήστες των προχωρημένων ψηφιακών κατασκευών είναι ο στρατός, η ιατρική και ο τομέας των τηλεπικοινωνιών. Στην αρχή τα ψηφιακά κυκλώματα χρησιμοποιούνταν κυρίως στους υπολογιστές. Σήμερα αυτά τα κυκλώματα χρησιμοποιούνται και σε πολλές άλλες εφαρμογές λόγω του χαμηλού κόστους και της μεγάλης τους ακριβείας. Επειδή λοιπόν τα ψηφιακά κυκλώματα εμφανίζονται σε ολό σχεδόν τον ηλεκτρονικό σχεδιασμό, όλοι οι καλά εκπαιδευμένοι τεχνικοί πρέπει να ξέρουν πώς λειτουργούν.

3.3 Αριθμοί που χρησιμοποιούνται στα ψηφιακά ηλεκτρονικά

3.3.1 Μετρώντας στο δεκαδικό και δυαδικό

Ένα αριθμητικό σύστημα είναι ένας κωδικός που χρησιμοποιεί σύμβολα για αναφορά σε ένα αριθμό στοιχείων. Το δεκαδικό σύστημα χρησιμοποιεί τα σύμβολα 0, 1, 2, 3, 4, 5, 6, 7, 8 και 9. Περιέχει λοιπόν 10 σύμβολα και μερικές φορές ονομάζεται “σύστημα με βάση 10”. Το δυαδικό σύστημα χρησιμοποιεί μόνο 2 σύμβολα, το 0 και 1 και μερικές φορές ονομάζεται “σύστημα με βάση 2”.

Το σχήμα που ακολουθεί αντιστοιχεί τον αριθμό νομισμάτων με τα σύμβολα που χρησιμοποιούνται για μέτρηση.

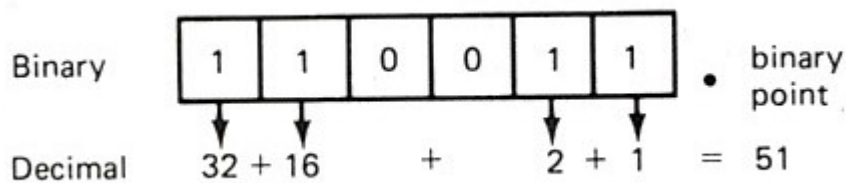
COINS	DECIMAL SYMBOL	BINARY SYMBOL
No coins	0	0
●	1	1
● ●	2	10
● ● ●	3	11
● ● ● ●	4	100
● ● ● ● ●	5	101
● ● ● ● ● ●	6	110
● ● ● ● ● ● ●	7	111
● ● ● ● ● ● ● ●	8	1000
● ● ● ● ● ● ● ● ●	9	1001

Τα δεκαδικά σύμβολα που χρησιμοποιούνται για μέτρηση καθημερινά είναι από το 0 έως το 9 και φαίνονται στην αριστερή στήλη, η δεξιά στήλη έχει τα σύμβολα που χρησιμοποιούνται για να γίνουν μετρήσεις στο δυαδικό σύστημα. Να σημειωθεί ότι η μέτρηση με 0 και 1 στο δυαδικό είναι η ίδια με τη μέτρηση στο δεκαδικό. Για να δηλωθούν δύο τεμαχία χρησιμοποιείται ο δυαδικός αριθμός 10 (ένα-μηδέν). Για να δηλωθούν τρία τεμαχία χρησιμοποιείται ο δυαδικός αριθμός 11 (ένα-ένα). Για να

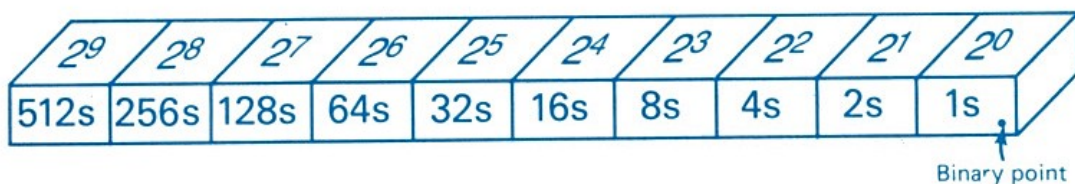
δηλωθούν εννεα τεμαχία χρησιμοποιείται ο δυαδικός αριθμός 1001(ένα-μηδεν-μηδεν-ένα).

3.3.2 Μετατροπή δυαδικού σε δεκαδικό

Δίνεται ο δυαδικός αριθμός 110011. Με τι ισούται στο δεκαδικό; Παρακάτω φαίνεται ο τρόπος μετατροπής.

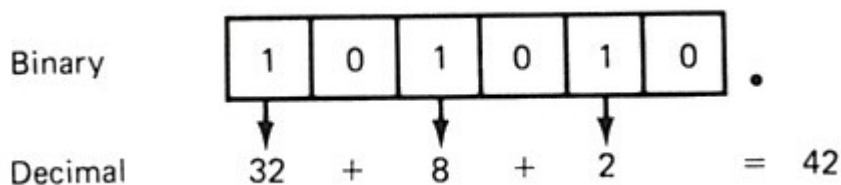


Η αρχή γίνεται από το δυαδικό σημείο και συνεχίζει προς τα αριστερά. Για κάθε δυαδικό 1, δίνεται η δυαδική αξία της θέσης του στο παρακάτω σχήμα, κάτω από το δυαδικό ψηφίο.



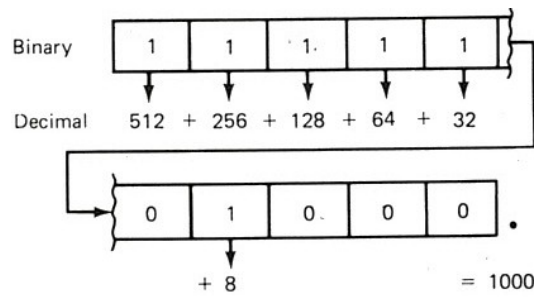
Για να βρεθεί το δεκαδικό αντιστοιχο προστίθεται τους τεσσέρις δεκαδικούς αριθμούς. Θα βρεθεί ότι ο δυαδικός αριθμός 110011 αντιστοιχεί στο δεκαδικό 51.

Ένα άλλο πρόβλημα είναι η μετατροπή από δεκαδικό αριθμο το δυαδικό 101010. Ο αριθμός γραφεται με τον ίδιο τρόπο:



Αρχίζοντας από το δυαδικό σημείο αναφέρεται η αξία θέσης κάθε ψηφίου από κάτω σε δεκαδική μορφή. Προστίθενται οι 3 δεκαδικούς για να προκύψει ένα σύνολο. Έτσι προκύπτει ότι ο δυαδικός αριθμός 101010 αντιστοιχεί στο δεκαδικό αριθμο 42.

Τώρα θα δοκιμαστέι σε ένα μεγάλο και δύσκολο δυαδικό αριθμο, τον αριθμο 1111101000. Γραφεται ο δυαδικός ως εξής:



Στο παραπάνω σχήμα μετατρέπεται κάθε δυαδικό ψηφίο 1 στη σωστή δεκαδική του αξία. Προστίθεται και προκύπτει το συνολικό δεκαδικό αριθμό που αντιστοιχεί στο δυαδικό 1111101000.

Μετατροπή αριθμών από το δυαδικό στο δεκαδικό

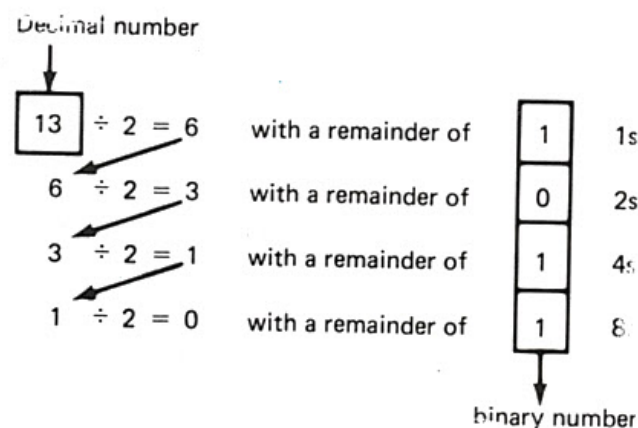
Ποιό είναι το δεκαδικό αντίστοιχο του
δυαδικού αριθμού 1101110?

$0 \times 2^0 = 0 \times 1 = 0$
$1 \times 2^1 = 1 \times 2 = 2$
$1 \times 2^2 = 1 \times 4 = 4$
$1 \times 2^3 = 1 \times 8 = 8$
$0 \times 2^4 = 0 \times 16 = 0$
$1 \times 2^5 = 1 \times 32 = 32$
$1 \times 2^6 = 1 \times 64 = 64$
= 110 στη βάση 10

9

3.3.3 Μετατροπή δεκαδικου σε δυαδικο

Πολλες φορές στα ψηφιακα ηλεκτρονικα χρειαζεται να μετατραπει ενας δεκαδικος αριθμος σε δυαδικος. Εδώ παρουσιάζεται μια μεθοδος για να γίνει εφικτη η συγκεκριμενη μετατροπη. Εστω ότι χρειαζεται η μετατροπη του δεκαδικου αριθμου 13 σε δυαδικο. Μια διαδικασια που μπορει να ακολουθηθει είναι η εξής:



Παρατηρείται ότι το 13 διαιρείται με το 2 δίνοντας πηλικο 6 και υπολοιπο 1. Το υπολοιπο αυτό παει στη θεση των μοναδων του δυαδικου αριθμου. Στη συνεχεια το 6 διαιρείται με το 2 δίνοντας πηλικο 3 και υπολοιπο 0. Το υπολοιπο (0) παει στη θεση των δυαδων του δυαδικου αριθμου. Ομοια το 3 διαιρείται με το 2 δίνοντας πηλικο 1 και υπολοιπο 1 που παει στη θεση των τετραδων ενώ το πηλικο (1) διαιρείται με το 2 δίνοντας πηλικο 0 και υπολοιπο 1 το οποιο παει στη θεση των οκταδων. Έτσι ο δεκαδικος αριθμος 13 μετατραπηκε στον δυαδικο αριθμο 1101.

Αναπαράσταση Αριθμών από δεκαδικό σε δυαδικό

Για να μετατρέψουμε κάποιο δεκαδικό αριθμό σε δυαδικό πρέπει να κάνουμε τα εξής:


- Διαιρούμε επανειλημμένα τον δεκαδικό αριθμό δια το 2 μέχρι το αποτέλεσμα της διαίρεσης να είναι 0. Για κάθε διαίρεση βρίσκουμε και το υπόλοιπο της.
- Τα υπόλοιπα από την κάθε διαίρεση είναι τα ψηφία του δυαδικού αριθμού.

Παράδειγμα: ο αριθμός 35

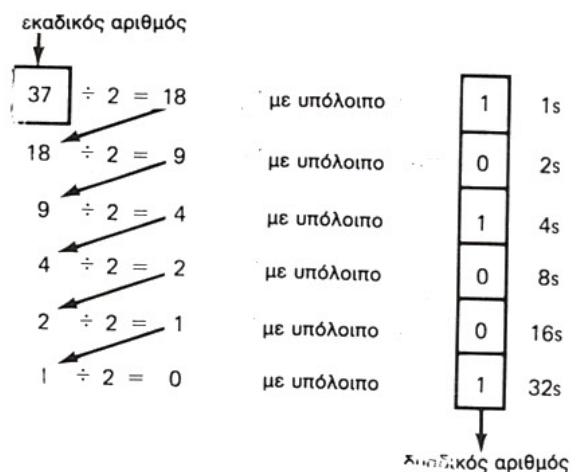
$$\begin{aligned} 35 \div 2 &= 17 \text{ με υπόλοιπο } 1 \\ 17 \div 2 &= 8 \text{ με υπόλοιπο } 1 \\ 8 \div 2 &= 4 \text{ με υπόλοιπο } 0 \\ 4 \div 2 &= 2 \text{ με υπόλοιπο } 0 \\ 2 \div 2 &= 1 \text{ με υπόλοιπο } 0 \\ 1 \div 2 &= 0 \text{ με υπόλοιπο } 1 \end{aligned}$$

↑
Αποτέλεσμα 0, σταματάμε.

Άρα, ο αριθμός 35 σε δυαδική μορφή είναι:



Ο δεκαδικος αριθμος 37 με τον ιδιο τροπο γινεται:

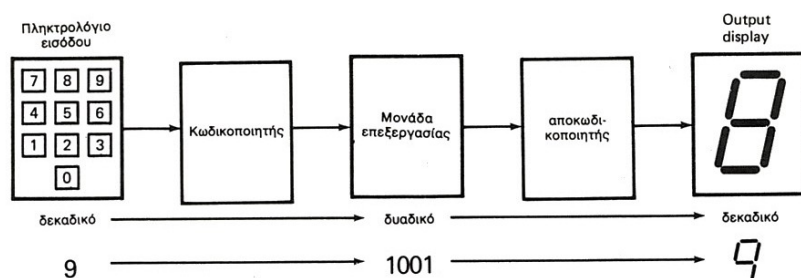


Παρατηρείται ότι σταματούν οι διαιρέσεις με το δυο, όταν προκυπτει πηλικο 0. Συμφωνα με αυτή τη διαδικασία ο δεκαδικος αριθμος 37, αντιστοιχει στον δυαδικο αριθμο 100101.

3.4 Ηλεκτρονικοί μεταφραστές

Αν χρειαστεί να επικοινωνήσει κανείς με έναν Γάλλο, ο οποίος δεν γνωρίζει την ελληνική γλώσσα, είναι απαραίτητος κάποιος να μεταφράζει τα Ελληνικά σε Γαλλικά και αντιστρόφως. Ένα παρόμοιο πρόβλημα υπάρχει και στα ψηφιακά ηλεκτρονικά. Σχεδόν όλα τα ψηφιακά κυκλώματα (υπολογιστές, computers) καταλαβαίνουν μόνο δυαδικούς αριθμούς. Αλλά οι περισσότεροι άνθρωποι καταλαβαίνουν μόνο δεκαδικούς αριθμούς. Έτσι πρέπει να υπάρχουν ηλεκτρονικές συσκευές οι οποίες να μπορούν να μετατρέπουν τους δεκαδικούς σε δυαδικούς αριθμούς και αντιστρόφως.

Στο επόμενο σχήμα φαίνεται ένα τυπικό σύστημα το οποίο θα μπορούσε να χρησιμοποιηθεί για να μετατρέπει δεκαδικούς σε δυαδικούς αριθμούς και αντιστρόφως.



Η κατασκευή που μετατρέπει τους δεκαδικούς αριθμούς που δίνονται από το πληκτρολόγιο, σε δυαδικούς, λέγεται **κωδικοποιητής(encoder)** ενώ ο **αποκωδικοποιητής(decoder)** μετατρέπει τους δυαδικούς σε δεκαδικούς αριθμούς.



Στο κατω μέρος του παραπάνω σχηματος φαινεται μια απλη μετατροπη. Πατωντας στο πληκτρολοιο το δεκαδικο αριθμο 9, ο κωδικοποιητης μετατρεπει το 9 στο δυαδικο αριθμο 1001. Μετα την επεξεργασια ο αποκωδικοποιητης μετατρεπει το δυαδικο 1001 σε δεκαδικο 9 και το δινει στην εξοδο.

Οι κωδικοποιητες και οι αποκωδικοποιητες είναι πολύ κοινα ηλεκτρονικα κυκλωματα σε ολες τις ψηφιακες κατασκευες. Για παραδειγμα μια αριθμομηχανη τσεπης πρεπει να εχει κωδικοποιητες και αποκωδικοποιητες για να μεταφραζει ηλεκτρονικα τους δεκαδικους σε δυαδικους αριθμους και αυτους ξανα σε δεκαδικους. Το προηγουμενο σχημα είναι το βασικο διαγραμμα μιας αριθμομηχανης τσεπης.

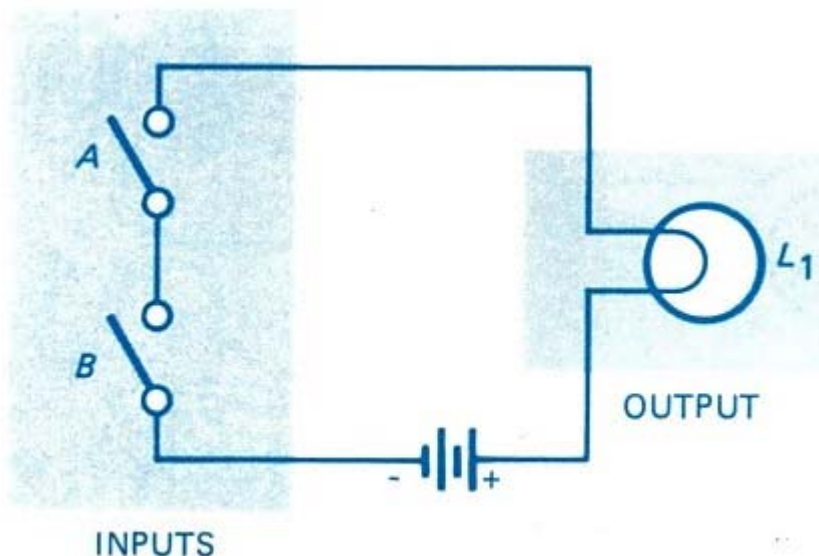
Υπαρχουν κωδικοποιητες και αποκωδικοποιητες που μεταφραζουν οποιονδηποτε συνηθισμενο κωδικα στα ψηφιακα ηλεκτρονικα. Οι περισσοτεροι κωδικοποιητες και αποκωδικοποιητες που θα αναφερθουν στη συνεχεια θα εχουν μορφη απλων ολοκληρωμενων κυκλωματων (IC).



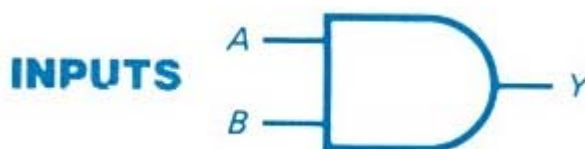
4 ΔΥΑΔΙΚΕΣ ΛΟΓΙΚΕΣ ΠΥΛΕΣ

4.1 Η πύλη AND(ΚΑΙ)

Η πύλη AND μερικές φορές ονομάζεται ‘πύλη όλα ή τίποτα’. Στο επομένο σχημα, φαίνεται η βασική ιδέα της πύλης AND, χρησιμοποιώντας απλούς διακοπτες.

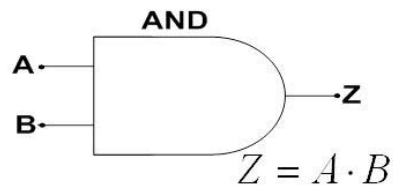


Τι πρέπει να γίνει στο παραπάνω σχημα, ώστε η λαμπα (L1) στην εξοδο να αναψει; Πρέπει να κλεισουν και οι δυο διακοπτες A και B. Για να αναψει η εξοδος, πρέπει ο διακοπτης A και ο διακοπτης B να κλεισουν. Η πύλη AND που χρησιμοποιειται συχνα, κατασκευαζεται από διοδους και τρανζιστορς και κατασκευαζεται μεσα σε ένα IC. Για την πύλη AND χρησιμοποιειται το ‘‘λογικο συμβολο’’ του παρακατω σχηματος. Το τυπικο αυτό συμβολο της AND χρησιμοποιειται, ειτε χρησιμοποιουμε ρελε, διακοπτες διοδους και τρανζιστορς ειτε IC.

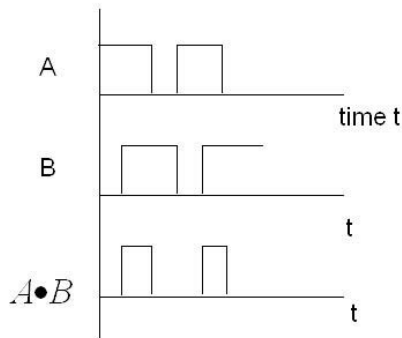


Πύλη AND

- Η έξοδος είναι αληθής (1), όταν και οι δυο είσοδοι είναι αληθείς (1)



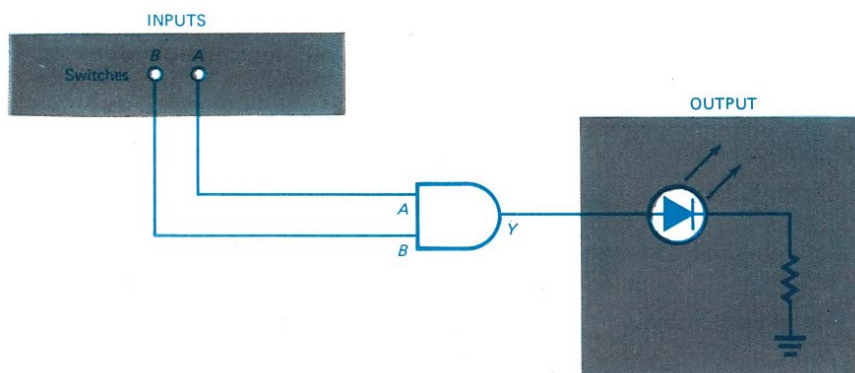
A	B	Z
0	0	0
0	1	0
1	0	0
1	1	1



Πίνακας αληθείας πυλης AND

Ο ορος “λογικός” χρησιμοποιείται συνήθως για να δείξει μια διαδικασία, της οποίας προηγείται αποφαση. Ετσι μια λογικη πυλη είναι ένα κυκλωμα που μπορεί να αποφασισει για την εξοδο, βασισμενο στην εισοδο. Εχει οριστεί ηδη ότι το κυκλωμα πυλης AND του πρωτου σχηματος “λέει ναι” στην εξοδο(αναμμενο φως) μονο, όταν προκυπτει “ναι” στις δυο εισοδους(κλειστοι οι δυο διακοπτες).

Τωρα θα θεωρηθει ένα πραγματικο κυκλωμα. Η πυλή AND του σχηματος που ακολουθει συνδεεται στην εισοδο με τους διακοπτες A και B. Ο ενδεικτης εξοδου είναι ένα LED. Αν στις εισοδους A και B εμφανιστει LOW ταση (GND), το LED εξοδου δεν θα αναψει.




Αυτή η περίπτωση φαίνεται στη γραμμή 1(Line 1) του επομένου σχηματος. Παρατηρείται επίσης ότι οι καταστασεις εισοδων και εξοδων παριστανονται με δυαδικα ψηφια. Η γραμμή 1 δειχνει ότι αν οι εισοδοι είναι δυαδικα 0 και 0, τότε η εξοδος είναι δυαδικο 0.

	INPUTS				OUTPUT	
	B		A		Y	
	Switch voltage	Binary	Switch voltage	Binary	Light	Binary
Line 1	LOW	0	LOW	0	No	0
Line 2	LOW	0	HIGH	1	No	0
Line 3	HIGH	1	LOW	0	No	0
Line 4	HIGH	1	HIGH	1	Yes	1

Δυαδικο 1 ή HIGH τάση, ονομαζεται η τάση των +5V(ως προς τη γη) που εμφανίζεται στα σημεια A, B ή Y. Δυαδικο 0 ή LOW τάση ονομαζεται η τάση της γης περιπου(GND), που εμφανίζεται στα σημεια A, B ή Y. Χρησιμοποιείται “θετικη λογικη” γιατι χρειαζομαστε θετικα 5V για να παραχθει αυτό που λεμε δυαδικο 1.

Ο παραπανω πινακας ονομαζεται πινακας αληθειας. Ο πινακας αληθειας για την πυλη AND δινει ολους τους δυνατους συνδυασμους των εισοδων A και B, καθως και τα αποτελεσματα εξοδου για κάθε συνδυασμο. Έτσι ο πινακας αληθειας προσδιοριζει με μεγαλη αληθεια τη λειτουργια της πυλης AND. Ο πινακας αληθειας του παραπανω σχηματος περιγραφει τη λειτουργια της πυλης AND και πρεπει να απομνημομευθει. Η εξοδος της πυλης AND είναι HIGH, μονο όταν ολες οι εισοδοι είναι HIGH. Η στηλη εξοδου (OUTPUT), του προηγουμενου πινακα , δειχνει ότι μονο η γραμμή 4 του πινακα αληθεια της πυλης AND παραγει 1, ενώ στις υπολοιπες περιπτωσεις η εξοδος είναι 0.

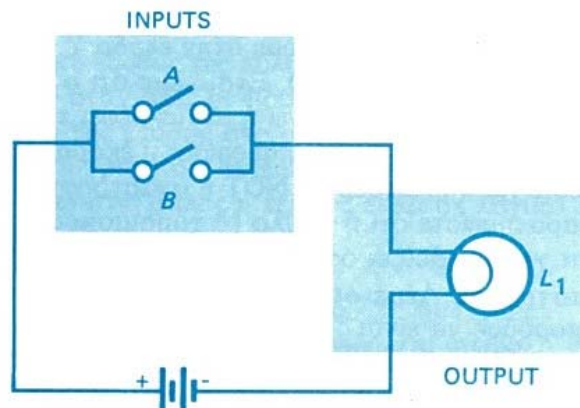
Ως εδώ αναφερθηκε το λογικο συμβολο και τον πινακα αληθειας της πυλης AND. Τωρα θα αναφερθουμε σε μια συντομη μεθοδο για να δηλωθει ότι η συγκεκριμενη πυλη είναι πυλη AND. Η μεθοδος αυτη λεγεται εκφραση Boole (Boolean expression). Η εκφραση Boole είναι μια διεθνης γλωσσα που χρησιμοποιειται από μηχανικους και τεχνικους στα ψηφιακα ηλεκτρονικα. Το παρακατω σχημα δειχνει τους τροπους να εκφραστει ότι οι εισοδοι A και B εισερχονται σε πυλη AND και παραγουν εξοδο Y.

In the English language	Input A is ANDed with input B to get output Y .															
As a Boolean expression	$A \cdot B = Y$ AND symbol															
As a logic symbol																
As a truth table	<table border="1"> <thead> <tr> <th>B</th> <th>A</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	B	A	Y	0	0	0	0	1	0	1	0	0	1	1	1
B	A	Y														
0	0	0														
0	1	0														
1	0	0														
1	1	1														

Στην πρώτη σειρά φαίνεται η έκφραση Boole. Η τελεία (.) χρησιμοποιείται για να συμβολίζει τις λειτουργίες AND στις εκφράσεις Boole. Συνοπτικά στο παραπάνω σχήμα φαίνονται οι τρεις συνηθισμένοι τρόποι με τους οποίους δηλώνεται μια πύλη AND. Αυτοί οι τρόποι χρησιμοποιούνται παρα πολύ και πρέπει να τους γνωρίζουν οι χρήστες των ψηφιακών ηλεκτρονικών.

4.2 Η πύλη OR

Η πύλη OR μερικές φορές λέγεται ‘πύλη μερικά ή όλα’. Το επομένο σχήμα δείχνει τη βασική ιδέα της πύλης OR, χρησιμοποιώντας απλούς διακόπτες.



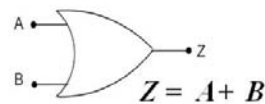
Στο κύκλωμα του παραπάνω σχήματος φαίνεται ότι η λαμπά εξόδου θα αναψει όταν ένας από τους δύο ή και οι δύο διακόπτες εισόδου κλείσουν όχι όμως όταν και οι δύο είναι ανοικτοί. Ο πίνακας αληθείας για το κύκλωμα OR φαίνεται στο σχήμα που ακολουθεί και περιγράφει τις καταστάσεις διακοπών και λαμπάς για το κύκλωμα του προηγούμενου σχήματος.

INPUTS				OUTPUT	
B		A		Y	
Switch	Binary	Switch	Binary	Light	Binary
Open	0	Open	0	No	0
Open	0	Closed	1	Yes	1
Closed	1	Open	0	Yes	1
Closed	1	Closed	1	Yes	1

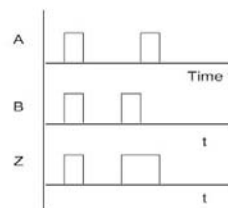
Ο πίνακας αληθείας στο παραπάνω σχήμα περιγράφει τις περιλαμβανομένες λειτουργίες OR. Η έξοδος της πύλης OR είναι LOW, μόνο όταν όλες οι εισόδους είναι LOW. Η στήλη εξόδου (OUTPUT) στο προηγούμενο σχήμα δείχνει ότι μόνο στη γραμμή 1 του πίνακα αληθείας της πύλης OR, υπάρχει 0, ενώ στις υπολοίπες περιπτώσεις προκύπτει 1.

Πύλη OR

- Η έξοδος είναι αληθής (true) (1), εάν μια από τις εισόδους ή και οι δυο είναι αληθείς (1)

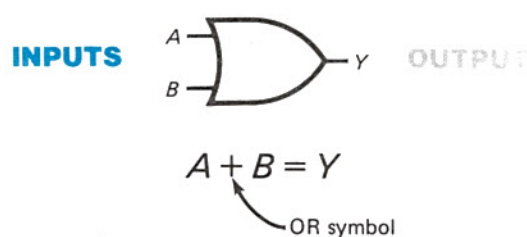


A	B	Z
0	0	0
0	1	1
1	0	1
1	1	1



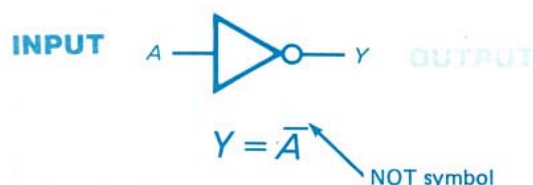
Πίνακας αληθείας πύλης OR

Το λογικό σύμβολο της πύλης OR φαίνεται στο επόμενο σχήμα, καθώς και η εκφραση Boole για τη λειτουργία OR. Να σημειωθεί ότι το συν(+) είναι το σύμβολο Boole για το OR. Θα πρέπει να είναι γνωστό το λογικό σύμβολο, η εκφραση Boole και ο πίνακας αληθείας της πύλης OR.



4.3 Αναστροφεις και απομονωτης

Μεχρι τωρα σε ολες τις πυλες υπηρχαν το λιγοτερο δυο εισοδους και μια εξοδο. Το κυκλωμα του αναστροφεια ή πυλη NOT εχει μονο μια εισοδο και μια εξοδο. Η δουλεια του κυκλωματος NOT (αναστροφεια) είναι να δινει εξοδο διαφορετικη από την εισοδο. Το λογικο συμβολο του αναστροφεια(κυκλωμα NOT) φαινεται στο επομενο σχημα.



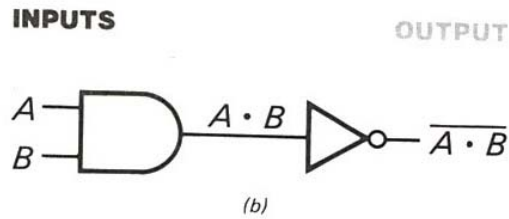
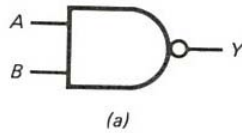
Στο παραπανω σχημα λοιπον αν δωθει λογικο 1 στην εισοδο A θα προκυψει στην εξοδο Y το αντιθετο, δηλαδη λογικο 0. Ετσι, ο αναστροφειας συμπληρωνει ή αντιστρεφει την εισοδο. Στο προηγουμενο σχημα φαινεται επισης η εκφραση Boole για τη λειτουργια NOT ή αναστροφης. Παρατηρειται ότι η παυλα(-) χρησιμοποιειται για να δειξει ότι η εισοδος A εχει αναστραφει. Ο ορος Boole ‘‘A’’ θα μπορουσε να είναι ‘‘NOT A’’(όχι A).

Ο πινακας αληθειας του αναστροφεια φαινεται στο παρακατω σχημα. Αν η ταση στην εισοδο του αναστροφεια είναι LOW, τοτε η ταση στην εξοδο είναι HIGH. Ομοιως αν η ταση στην εισοδο είναι HIGH, η ταση στην εξοδο είναι LOW. Η εξοδος είναι παντοτε αντιθετη της εισοδου.

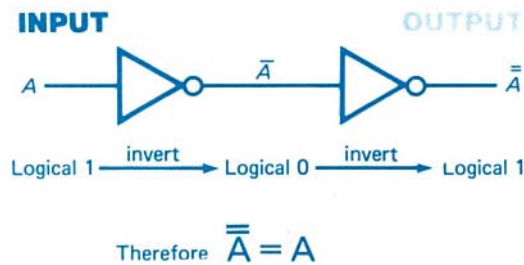
INPUT		OUTPUT	
A		Y	
Voltages	Binary	Voltages	Binary
LOW	0	HIGH	1
HIGH	1	LOW	0

Όταν ένα σημα περνα μεσα από έναν αναστροφεια, υποτιθεται ότι η εισοδος αναστρεφεται. Όπως επισης και ότι αναιρειται. Ετσι λοιπον οι οροι ‘‘αναιρειται’’, ‘‘συμπληρωνεται’’ και ‘‘αναστρεφεται’’ εννοουν το ιδιοπραγμα.

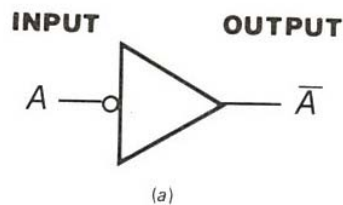
Στο σχημα που ακολουθει η εισοδος A πρωτα αναστρεφεται και δινει ‘‘NOT A’’(A) και στην συνεχεια αναστρεφεται δευτερη φορα, δινοντας διπλο ‘‘NOT A’’(A).



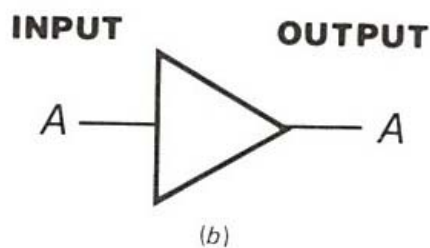
Προκύπτει ότι όταν το 1 της εισόδου αναστραφεί δυο φορές, εμφανίζεται το αρχικό ψηφίο. Γι'αυτό συμπεραίνεται ότι $A = \overline{\overline{A}}$. Έτσι ένας όρος Boole με δυο παύλες ισούται με τον όρο αυτό χωρίς τις παύλες όπως φαίνεται και στο επομενο σχημα.



Το λογικο συμβολο του επομενου σχηματος είναι ένα εναλλακτικο συμβολο για έναν αναστροφεια και παριστανει την λειτουργια NOT.



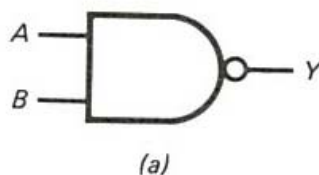
Το συμβολο του παρακατω σχηματος είναι ενός μη αναστρεφοντος απομονωτη/οδηγου.



Ο μη αναστρεφών απομονωτής δεν εξυπηρετεί κανέναν λογικό σκοπό αλλά χρησιμοποιείται για να δώσει περισσότερο ρεύμα οδήγησης στην έξοδο του από το συνηθισμένο μιας κοινής πυλής. Αφού τα αλλα ψηφιακά IC έχουν περιορισμένες δυνατότητες ρεύματος, ο μη αναστρεφών απομονωτής/οδηγός είναι πολύ σημαντικός στη συζευξη IC με άλλες κατασκευές όπως LEDs, λαμπές κτλ. Ακόμη διατίθενται και σε αναστρεφούσα μορφή.

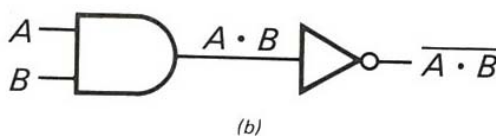
4.4 Η πυλή NAND(NOT AND) και η πυλή NOR(NOT OR)

Οι πυλές AND, OR και NOT είναι τρία βασικά κυκλώματα τα οποία παράγουν όλα τα αλλα ψηφιακά κυκλώματα. Η πυλή NAND είναι μια πυλή NOT AND ή μια αναστροφή AND λειτουργία. Το λογικό σύμβολο της πυλής NAND φαίνεται στο παρακάτω σχήμα.



Ο μικρός κύκλος στο δεξί άκρο του συμβόλου σημαίνει αναστροφή του AND.

Το επόμενο σχήμα δείχνει μια πυλή AND και έναν αναστροφέα που χρησιμοποιούνται για να φτιαχούν τη λογική λειτουργία NAND.



Ο πίνακας αληθείας της πυλής NAND φαίνεται στα δεξιά του παρακάτω σχήματος..

INPUTS		OUTPUT	
B	A	AND	NAND
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

Παρατηρείται ότι ο πίνακας αληθείας της πυλής NAND βρίσκεται αντιστρέφοντας την έξοδο της πυλής AND.

Οι πυλές NAND χρησιμοποιούνται πολύ στην βιομηχανία και σε ολόκληρο τον ψηφιακό εξοπλισμό. Η μοναδική έξοδος της πυλής NAND είναι LOW μόνο όταν όλες οι εισόδους είναι HIGH. Η στήλη της εξόδου στο προηγούμενο σχήμα δείχνει ότι μόνο στη γραμμή 4 έχουμε λογικό 0 στην έξοδο, ενώ στις άλλες η έξοδος είναι σε λογικό 1.

ΛΟΓΙΚΗ ΣΥΝΑΡΤΗΣΗ & ΛΟΓΙΚΗ ΠΥΛΗ NAND

Η πύλη **NAND** είναι ένας συνδυασμός της πύλης AND και NOT (**Not AND**)

Όταν τουλάχιστον μια από τις εισόδους είναι 0, η έξοδος είναι 1.

Η έξοδος είναι 0 όταν όλες οι εισόδους είναι 1

ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ ΠΥΛΗΣ
NAND ΔΥΟ ΕΙΣΟΔΩΝ

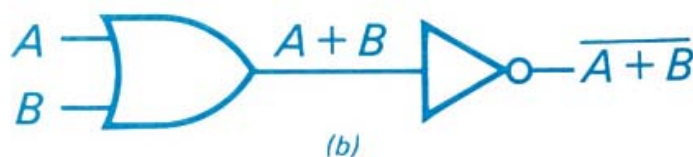
ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

Η λογική συνάρτηση NAND

$$Y = \overline{A \cdot B}$$

Πίνακας αληθείας πυλής NAND

Η πύλη NOR είναι πραγματικά μια πύλη NOT OR. Με άλλα λόγια, η έξοδος μιας πυλής OR αναστρέφεται και σαν αποτέλεσμα προκύπτει μια πύλη NOR. Παρατηρείται ότι το σύμβολο NOR είναι το σύμβολο OR με ένα μικρό κύκλο στο δεξί ακρό. Η λειτουργία NOR εκτελείται από μια πύλη OR και έναν αναστροφέα, στο παρακάτω σχήμα. Η έκφραση Boolean για την OR λειτουργία ($A+B$) είναι γνωστή. Η έκφραση Boolean για την NOR λειτουργία είναι $\overline{A+B}$.



Ο πίνακας αληθείας της πυλής NOR φαίνεται στο επόμενο σχήμα.

INPUTS		OUTPUT	
B	A	OR	NOR
0	0	0	1
0	1	1	0
1	0	1	0
1	1	1	0

Παρατηρείται ότι ο πίνακας αληθείας της πύλης NOR είναι ο αναστροφος πίνακας της πύλης OR. Ταυτόχρονα στον πίνακα υπάρχει και η έξοδος της πύλης OR για σύγκριση.

ΛΟΓΙΚΗ ΣΥΝΑΡΤΗΣΗ & ΛΟΓΙΚΗ ΠΥΛΗ NOR

Η πύλη **NOR** είναι ένας συνδυασμός της πύλης OR και NOT (**Not OR**)
Η έξοδος της πύλης NOR είναι 1, όταν όλες οι εισόδους είναι 0
Αν μια τουλάχιστον είσοδος είναι 1, τότε το αποτέλεσμα είναι 0

ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ ΠΥΛΗΣ
NOR ΔΥΟ ΕΙΣΟΔΩΝ

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0



$Y = \overline{A + B}$

Πίνακας αληθείας πύλης NOR

Η μοναδική έξοδος της πύλης NOR είναι HIGH, όταν όλες οι εισόδους είναι LOW. Η στήλη εξόδου στο παραπάνω σχήμα δείχνει ότι μόνο στη γραμμή 1 προκύπτει λογικό 1, ενώ στις άλλες προκύπτει λογικό 0.

4.5 Πρακτικές TTL λογικές πύλες

- ALS = προηγμένη λογική TTL Schottky χαμηλής ισχύος
- C = λογική CMOS (ξεχωριστή οικογένεια)
- H = λογική TTL υψηλής ταχύτητας
- HC = λογική CMOS υψηλής ταχύτητας
- HCT = λογική CMOS υψηλής ταχύτητας με εισόδους TTL
- L = λογική TTL χαμηλής ισχύος
- LS = λογική TTL Schottky χαμηλής ισχύος
- S = λογική TTL Schottky

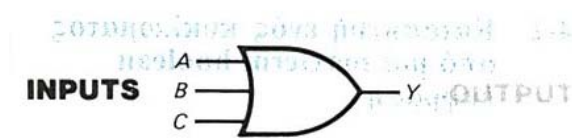
5 ΧΡΗΣΙΜΟΠΟΙΗΣΗ ΔΥΑΔΙΚΩΝ ΛΟΓΙΚΩΝ ΠΥΛΩΝ

5.1 Συνθεση κυκλωμάτων από Boolean εκφράσεις

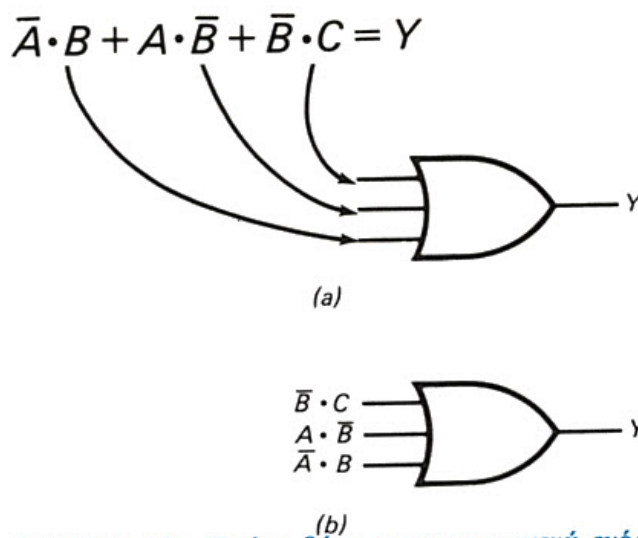
Παρακατω αναφερεται πως χρησιμοποιουνται οι Boolean εκφρασεις για την κατασκευη λογικων κυκλωματων.

Για παραδειγμα εχουμε την Boolean εκφραση $A+B+C=Y$ που σημαινει οτι τα A, B, C συνδενονται με την Boolean πραξη "OR" ετσι ωστε να προκυπτει στην εξοδο το Y.

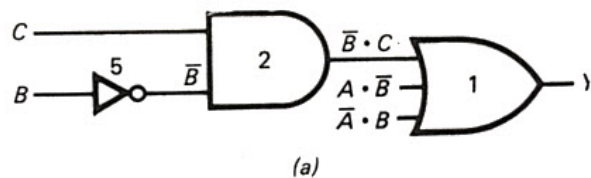
Το παρακατω σχημα δειχνει την πυλη που χρειαζεται γι'αυτή τη δουλεια.



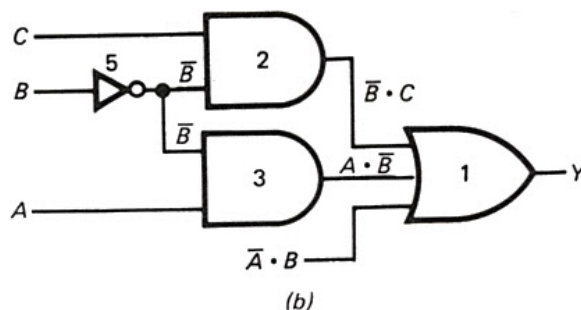
Συνεχιζοντας με άλλο παραδειγμα, χρησιμοποιειται την Boolean εκφραση $A \cdot B + A \cdot \bar{B} + \bar{B} \cdot C = Y$ που σημαινει οτι "[(NOT A) AND B] OR [A AND (NOT B)] OR [(NOT B) AND C] δινει αποτελεσμα Y". Το κυκλωμα που θα εκτελει αυτή τη πραξη θα κατασκευαστει ως εξης: Το πρωτο βημα, κοιτωντας την Boolean εκφραση είναι να δωθει προσοχη πως πρεπει να γινει η πραξη OR μεταξυ των A.B, A.B και B.C. Στο παρακατω σχημα φαινεται πως μια πυλη OR τριων εισοδων θα σχηματισει την εξοδο Y.



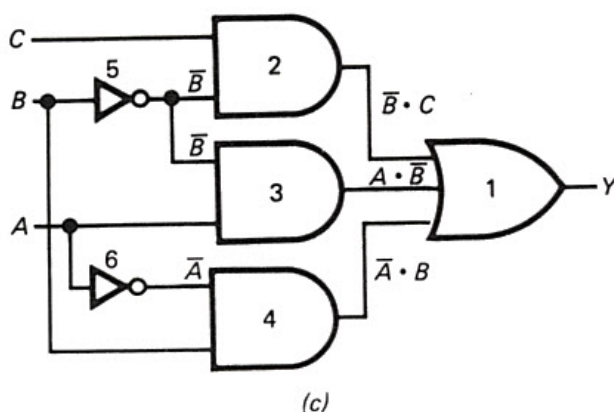
Το δευτερο βημα στην κατασκευη λογικου κυκλωματος από τη δεδομενη Boolean εκφραση, φαινεται στο επομενο σχημα. Στο σχημα εχει προστεθει μια πυλη AND για να τροφοδοτει την πυλη OR με το $B.C$, και ενας αναστροφεας ο οποιος μετατρεπει το B σε \bar{B} .



Παρομοια στο παρακατω σχημα προστιθεται μια πυλη AND για να δωθει στην πυλη OR το δεδομενο $A*B$.



Τελος στο σχημα που ακολουθει προστιθεται μια ακομα πυλη AND για να τροφοδοτηθει η πυλη OR με $A.B$ και προστιθεται ακομα ένας αναστροφεας για να δωσθει το A απ' το δεδομενο A .



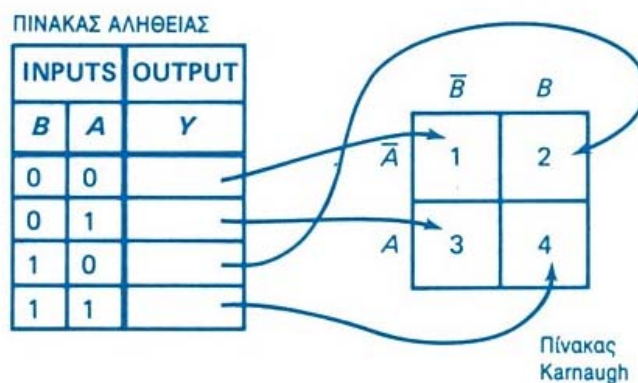
Το παραπανω σχημα είναι το τελικο κυκλωμα που κατασκευαστηκε απ' τη δεδομενη Boolean εκφραση $A.B + A.B + B.C = Y$.

Για την κατασκευη του λογικου κυκλωματος εγινε η αρχη από τα εξαγομενα προς τα δεδομενα. Μπορον δηλαδη να κατασκευαστουν συνδυαστικα λογικα κυκλωματα από

Boolean εκφρασεις.Οι Boolean εκφρασεις υπαρχουν σε δυο τυπους:α) Τυπου αθροισματος γινομενων(σχ.4-2) π.χ $A.B+B.C=Y$ και, b) Τυπου γινομενου αθροισματων π.χ $(D+E).(E+F)=Y$.

5.2 Πινακες KARNAUGH

Το 1953 ο Maurice Karnaugh δημοσιευσε ένα αρθρο με δικα του συστηματα πινακων για την απλοποιηση Boolean εκφρασεων. Το σχημα που ακολουθει δειχνει έναν πινακα Karnaugh.



Τα τεσσερα τετραγωνα (1, 2, 3, 4) παρουσιαζουν τους τεσσερις πιθανους συνδυασμους των A και B σ'εναν πινακα αληθειας με δυο μεταβλητες. Το τετραγωνο 1, στον πινακα Karnaugh αντιστοιχει στο $A.B$. Το τετραγωνο 2, στο $A.B$ κτλ.

Παρουσιαζεται σαν παραδειγμα ο πινακας Karnaugh του παρακατω σχηματος.

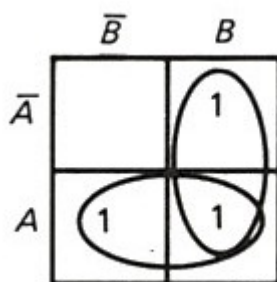
Πίνακας Αλήθειας

INPUTS		OUTPUT
B	A	Y
0	0	0
0	1	1
1	0	1
1	1	1

Η αρχικη Boolean εκφραση $A.B+A.B+A.B=Y$ ξαναγραφεται παρακατω για ευκολια.

$$(a) \quad \bar{A} \cdot B + A \cdot \bar{B} + A \cdot B = Y$$

Στη συνέχεια, τοποθετείται 1 σε κάθε τετραγωνό του πίνακα Karnaugh για κάθε συνδυασμό των A, B που βρίσκεται στη Boolean έκφραση, όπως φαίνεται παραπάνω. Τα συμπληρωμένα με 1 τετραγώνα του πίνακα, είναι έτοιμα για looping. Με το ορο looping εννοείται η τοποθέτηση των 1 σε βρογχο. Ο τρόπος αυτός φαίνεται στο επόμενο σχήμα. Οι γειτονικοί άσοι (1) μπαίνουν σε βρογχο μαζί ανα δύο, τέσσερις ή οχτώ.



Το looping συνεχίζεται έως οτου ολοι οι άσοι (1) συμπεριληφθουν μέσα σε ένα βρογχο. Κάθε ένας βρογχος είναι ένας ορος της απλοποιημένης Boolean έκφρασης. Στο προηγούμενο σχήμα υπάρχουν δυο βρογχοι. Αυτοι οι δυο βρογχοι σημαίνουν ότι υπάρχουν δυο οροι που συνδεονται με την πράξη OR στη νέα έκφραση.

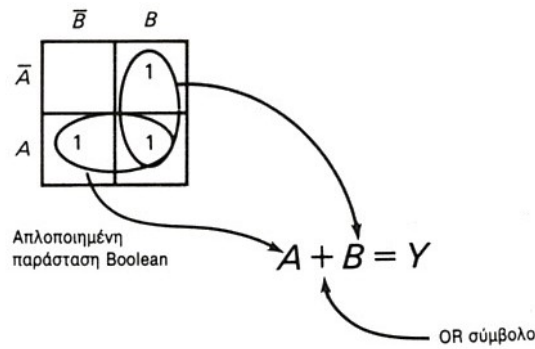
Πίνακες Karnaugh

Αν θεωρηθεί μια συνάρτηση τριών μεταβλητών ABC, τότε η συνάρτηση μπορεί να απεικονισθεί στον πίνακα Karnaugh με τον εξής τρόπο:

		F			
		AB	$\overline{A}\overline{B}$	$\overline{A}B$	A \overline{B}
C	\overline{C} 0	$\overline{A}\overline{B}\overline{C}$ 0	$\overline{A}B\overline{C}$ 2	A $\overline{B}\overline{C}$ 6	A $\overline{B}\overline{C}$ 4
	C 1	$\overline{A}B\overline{C}$ 1	$\overline{A}BC$ 3	ABC 7	A $\overline{B}C$ 5

Η έννοια των τετραγώνων στον πίνακα Karnaugh

Στη συνέχεια, απλουστεύεται η Boolean έκφραση, με βάση τους δυο βρογχους του παρακάτω σχήματος.



Ο οριζοντιος βρογχος δειχνει ότι το A συνδεεται με το B και B. Οι οροι B και B μπορούν να παραληφθουν συμφωνα με τους κανονες της Boolean αλγεβρας. Ετσι παραμενει μονο ο ορος A στον οριζοντιο βρογχο. Παρομοια ο κατακορυφος βρογχος περιλαμβανει ένα A και ένα A, τα οποια μπορούν να παραλειφθουν αφηνοντας μονο τον ορο B. Οι υπολοιποι οροι A και B συνδεονται μεταξύ τους με την πράξη OR και δινουν ετσι την απλουστευμενη Boolean εκφραση $A+B=Y$.

Παρακατω γενικευεται η διαδικασια σε εξι βηματα:

1. Αρχη με μια minterm Boolean εκφραση.
2. Καταγραφη των ασσων (1) στον πινακα Karnaugh.
3. Τοποθετηση των γειτονικων ασσων (1) σε βρογχους (των 2, 4, ή 8 τετραγωνων).
4. Απλοποιηση, παραλειποντας ορους οι οποιοι περιεχουν ένα ορο και το συμπληρωμα του μεσα το βρογχο.
5. Οι παραμενοντες οροι (ενας σε κάθε βρογχο) συνδεονται με την πράξη OR.
6. Καταγραφη της απλουστευμενης minterm Boolean εκφρασης.

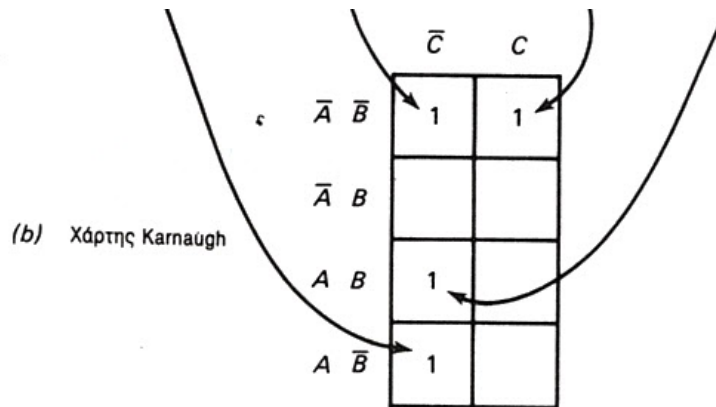
5.3 Πινακες Karnaugh με τρεις μεταβλητες

Εδώ θα εξεταστει η μη απλουστευμενη Boolean εκφραση $A.B.C+A.B.C+A.B.C+A.B.C=Y$ που δινεται παρακατω.

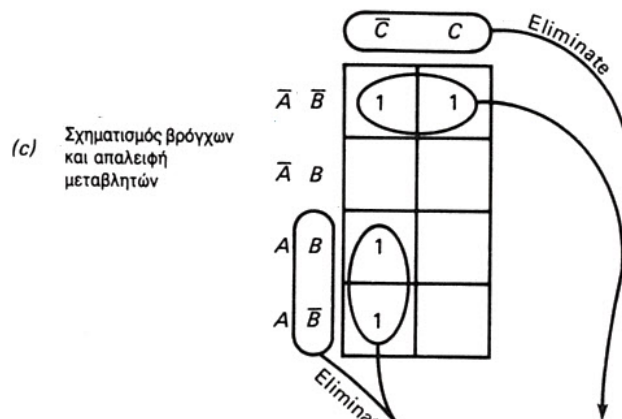
(a) Εξίσωση Boolean . . .

$$A \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot \bar{B} \cdot C + A \cdot B \cdot \bar{C} = Y$$

.Ενας πίνακας Karnaugh με τρεις μεταβλητές φαίνεται στο παρακάτω σχήμα.



Παρατηρούνται οι 8 πιθανοί συνδυασμοί των A, B και C οι οποίοι παρουσιάζονται στα 8 τετράγωνα του πίνακα. Τοποθετημένοι πάνω στον πίνακα υπάρχουν τέσσερις ασσοί(1) ο οποίοι αντιπροσωπεύουν τον καθένα από τους τέσσερις όρους της αρχικής Boolean έκφρασης. Τα συμπληρωμένα τετράγωνα του πίνακα φαίνονται στο επόμενο σχήμα.



Οι γειτονικοί ασσοί (1) περικλείονται σε βρόγχους. Ο κάθετος βρόγχος περιέχει το B και το B μαζί, οι οποίοι παραλείπονται και παραμένουν οι όροι A και C και δίνουν τον όρο A.C. Ο οριζόντιος βρόγχος περιέχει το C και C μαζί τα οποία παραλείπονται και παραμένουν οι όροι A και B, οι οποίοι δίνουν τον όρο A.B. Η Minterm Boolean έκφραση προκύπτει , εκτελώντας την πράξη OR μεταξύ των δυο όρων. Τελικά η απλουστευμένη μορφή φαίνεται παρακάτω και είναι η $A.C+A.B=Y$.

(d) Απλοποιημένη εξίσωση Boolean $A \cdot \bar{C} + \bar{A} \cdot B = Y$

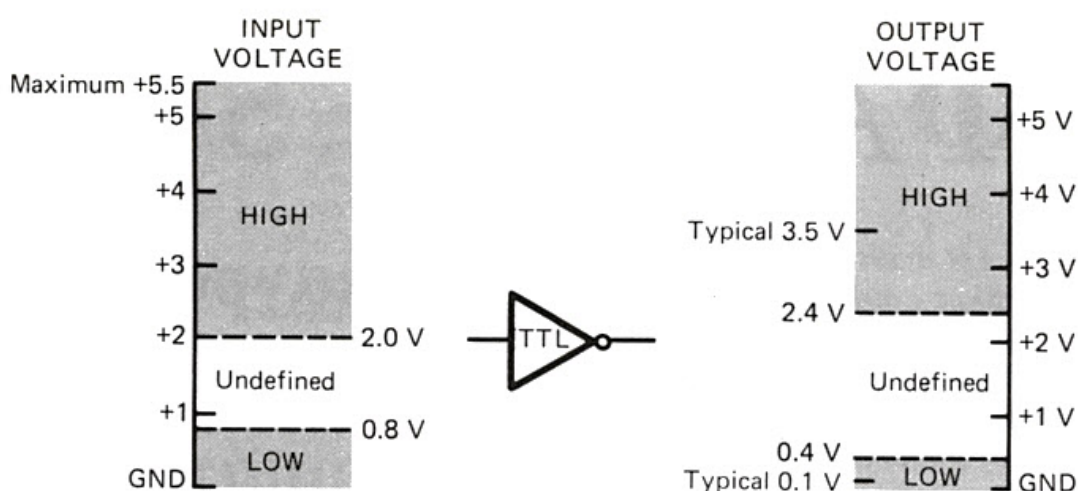
Φαίνεται ότι η απλουστευμένη μορφή του παραπάνω σχήματος απαιτεί λιγότερα ηλεκτρονικά εξαρτήματα απ'ότι η αρχική έκφραση. Είναι ήδη γνωστό ότι η αρκετά

διαφορετική στην εμφάνιση απλουστευμένη Boolean εκφραση παραγει τον ιδιο πινακα αληθειας όπως κα η αρχικη Boolean εκφραση.

5.4 Λογικες σταθμες και περιθωριο θορυβου

Σ'αυτή τη παραγραφο αναφερονται τα χαρακτηριστικα τασης των ολοκληρωμενων κυκλωματων TTL και CMOS.

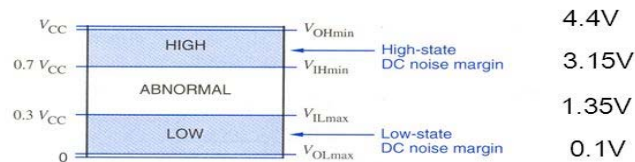
Χρειαζεται να οριστη ενα λογικο 0 (χαμηλο LOW) ή ενα λογικο 1 (υψηλο HIGH). Στο σχημα που ακολουθει παρουσιαζεται ενας αναστροφεας απο την οικογενεια διπολικης λογικης TTL.



Για ορθη λειτουργια μια εισοδος χαμηλης σταθμης (LOW) πρεπει να κυμαινεται μεταξυ γειωσης και 0, 8V. Επισης μια εισοδος HIGH πρεπει να κυμαινεται μεταξυ 2 και 5, 5V. Το ασκιαστο τμημα μεταξυ 0, 8 και 2V στην πλευρα της εισοδου αποτελει την περιοχη απροσδιοριστιας. Επομενωσ μια εισοδος 3, 2 αποτελει HIGH εισοδο. Μια εισοδος 0, 5V θεωρειται LOW εισοδος . Μια εισοδος 1, 6V βρισκεται στην περιοχη απροσδιοριστιας και πρεπει να αποφευγεται. Εισοδοι στη περιοχη απροσδιοριστιας δινουν απροβλεπτα αποτελεσματα στην εξοδο. Οι προβλεπομενες εξοδοι του αναστροφεα TTL εμφανιζονται στο δεξιο μερος του προηγουμενου σχηματος. Τυπικα μια LOW εξοδος ειναι περιπου 0, 1V. Μια τυπικη HIGH εξοδος θα ειναι περιπου 3, 5V. Μια HIGH εξοδος μπορει να ειναι μεχρι και 2, 4V χαμηλη συμφωνα με την κατανομη τασης του σχ.5-1. Η HIGH εξοδος εξαρταται απο την αντισταση του φορτιου της εξοδου. Οσο μεγαλυτερο το ρευμα φορτιου, τοσο χαμηλοτερη θα ειναι η τιμη της HIGH εξοδου. Το ασκιαστο τμημα στην πλευρα της

τασης εξόδου του παραπάνω σχήματος είναι η περιοχή απροσδιοριστίας. Προκύπτουν προβλήματα όταν η τάση εξόδου βρίσκεται σ' αυτήν τη περιοχή (0, 4 έως 2, 4V).

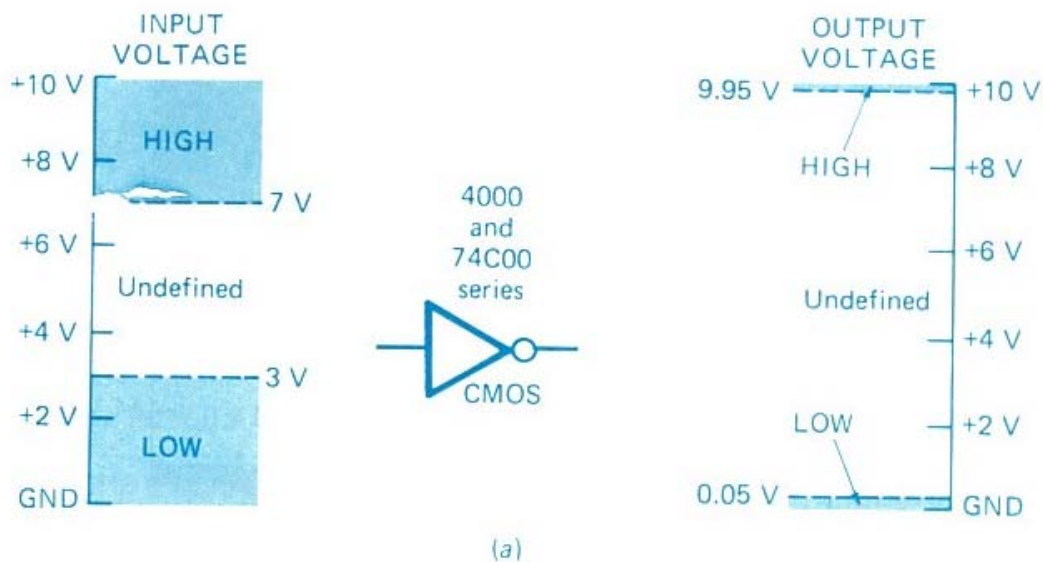
Ηλεκτρική συμπεριφορά: Λογικά επίπεδα και επίπεδα θορύβου



Περιθώριο θορύβου: 1.25V στην κατάσταση high και στην κατάσταση low.

Τα όρια του dc θορύβου σημαίνουν πόσος θόρυβος μπορεί να προστεθεί στο σήμα, ώστε να το βγάλει έξω από τα όρια αναγνώρισης στην κατάσταση low και high.

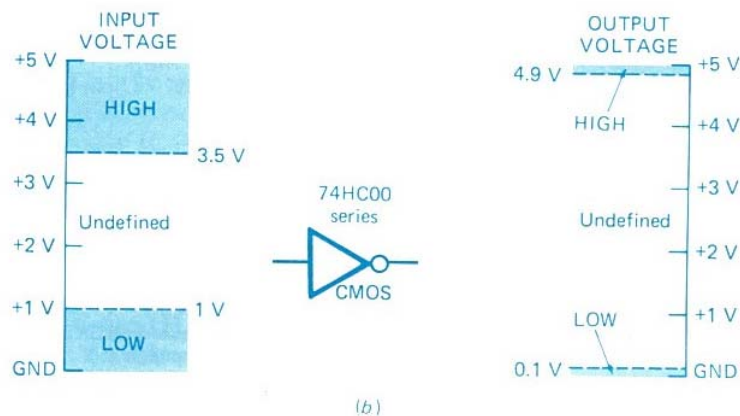
Οι δημοφιλείς λογικές οικογενείες των σειρών 4000 και 74C00 CMOS λειτουργούν με ένα μεγάλο εύρος τάσης τροφοδοσίας (από +3 έως +15V). Ο ορισμός της HIGH και LOW λογικής σταθμής για ένα τυπικό αναστροφέα CMOS δίνεται στο παρακάτω σχήμα. Σ' αυτό το διαγράμμα χρησιμοποιείται τροφοδοσία 10V.



Ο αναστροφέας CMOS αυτού του σχήματος θα θεωρήσει οποιαδήποτε τάση εισόδου μεταξύ 70-100% της V_{dd} (+10V στο παραδειγμα) σαν HIGH εισοδο. Παρομοίως κάθε τάση μεταξύ 0-30% της V_{dd} θα θεωρείται σαν LOW εισοδος για IC των σειρών 4000 και 74C00.

Οι τυπικές τάσεις εξόδου για IC CMOS φαίνονται στο προηγούμενο σχήμα. Οι τάσεις εξόδου κανονικά είναι σχεδόν ίσες με τις τάσεις τροφοδοσίας. Στο παραδειγμα, μια HIGH εξόδος θα ήταν σχεδόν +10V ενώ μια LOW εξόδος θα ήταν σχεδόν 0V.

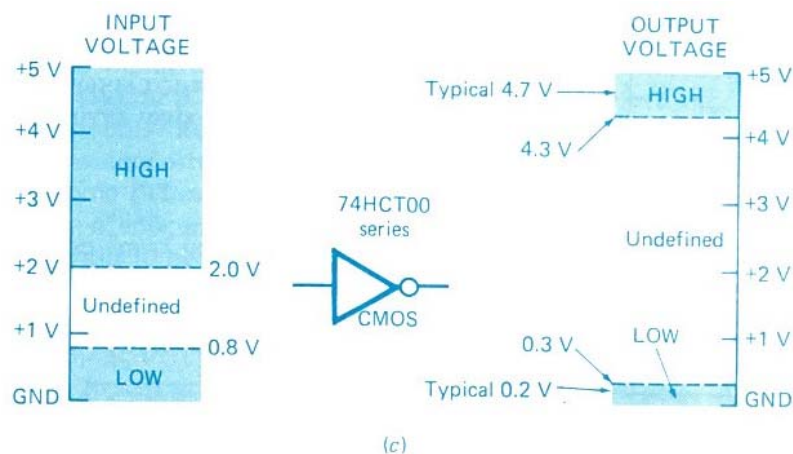
Η συγχρονή σειρά 74HC00 CMOS λειτουργεί με χαμηλότερες τάσεις τροφοδοσίας (από +2 εως και +6V). Οι κατανομές τάσης εισόδου και εξόδου συνοψίζονται στο επομένο διαγραμμα.



Ο ορισμός HIGH και LOW σταθμής εισόδου και εξόδου για τη σειρά 74HC00 είναι περίπου όπως και για τα άλλα CMOS IC. Αυτό φαίνεται από τη σύγκριση κατανομών τάσης των προηγούμενων δυο διαγραμμάτων.

Η εξειδικευμένη σειρά IC CMOS 74HCT00 σχεδιαστηκε για να λειτουργεί με τροφοδοσία 5V. Η χρησιμότητα της σειράς 74HCT00 εγκείται στη διασυνδεση εξαρτημάτων TTL και CMOS.

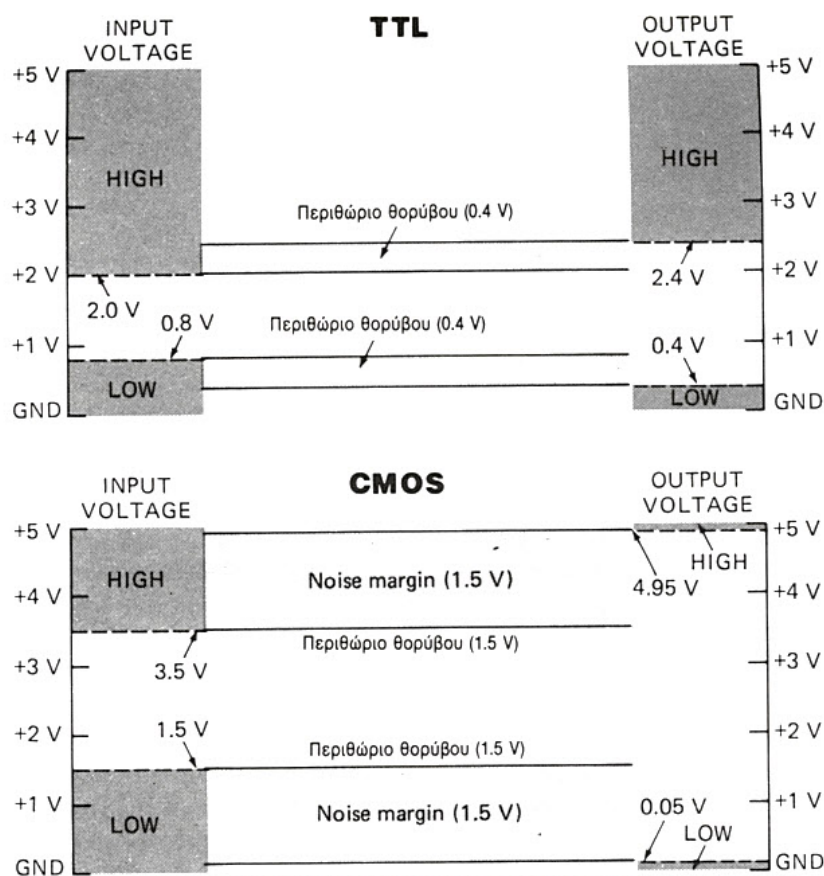
Η κατανομή τάσης για τη σειρά 74HCT00 φαίνεται στο επομένο διαγραμμα. Ο ορισμός HIGH και LOW σταθμής είναι ο ίδιος για τις εισόδους της σειράς 74HCT00 όπως και για τις εισόδους TTL.



Αυτό φαίνεται με σύγκριση της πλευρας εισοδου των κατανομων τασης των σειρων TTL και 74HCT00 (α και β διαγραμμα). Η κατανομη τασης εξοδου του 74HCT04 είναι ομοια με των αλλων IC CMOS. Αυτό φαίνεται αν συγκριθουν οι κατανομες τασης εξοδου των διαγραμματα α,β και γ. Συνοψιζοντας, η σειρα 74HCT00 χει τυπικη κατανομη τασης εισοδου TTL με εξοδο CMOS.

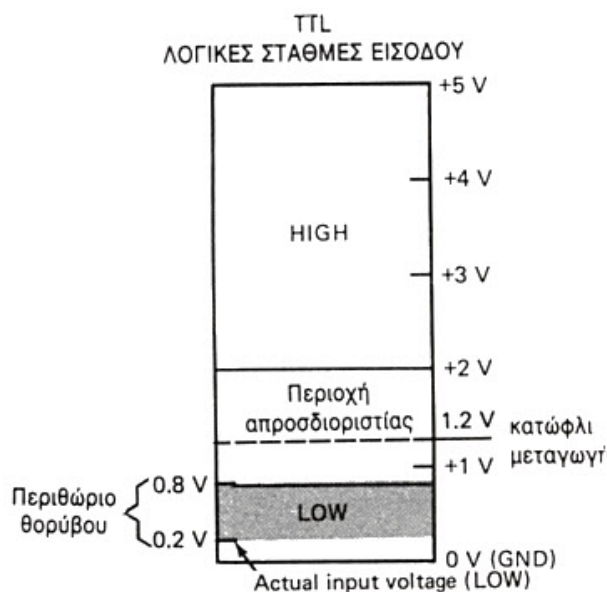
Τα πιο γνωστα πλεονεκτηματα των CMOS είναι η χαμηλη απαιτηση ισχυος και η καλη ανοχη τους στο θορυβο. Ανοχη θορυβου ενός κυκλωμαστος είναι η ανθεκτικοτητα ή αντισταση του σε ανεπιθυμητες τασεις και θορυβους. Καλειται επισης περιθωριο θορυβου στα ψηφιακα κυκλωματα.

Τα τυπικα περιθωρια θορυβου των οικογενειων TTL και CMOS συγκρινονται στο παρακατω σχημα. Το περιθωριο θορυβου της οικογενειας CMOS είναι πολύ καλυτερο από της οικογενειας TTL. Είναι δυνατο να εισαχθει εως και 1, 5V ανεπιθυμητου θορυβου στην εισοδο ενός CMOS μεχρι να παrouμε απροβλεπτα αποτελεσματα στην εξοδο.



Θορυβο σε ένα ψηφιακο συστημα αποτελουν ανεπιθυμητες τασεις εξ'απαγωγης στα καλωδια διασυνδεσεων και τους αγωγους του τυπωμενου κυκλωματος, οι οποιες επηρεαζοντας τις λογικες σταθμες εισοδου προκαλουν λανθασμενες ενδειξεις εξοδου.

Ας θεωρηθεί το διαγραμμα του επομενου σχηματος.. Προσδιοριζονται οι χαμηλες και υψηλες σταθμες και η περιοχη απροσδιοριστίας εισοδων TTL.



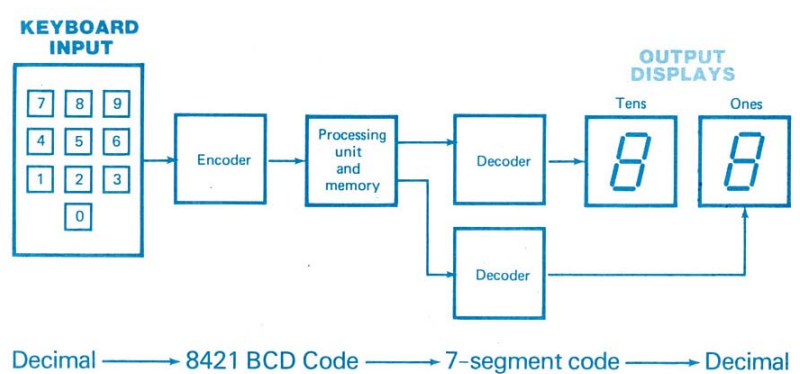
Εάν η εφαρμοζομενη ταση εισοδου είναι 0, 2V, τοτε το περιθωριο ασφαλειας μεταξυ αυτης και της περιοχης απροσδιοριστίας είναι 0, 6V ($0,8 - 0,2 = 0,6V$). Αυτό είναι το περιθωριο θορυβου. Θα επρεπε να προστεθουν δηλαδη πανω από 0, 6V στη χαμηλη ταση εισοδου (0, 2 V στο παραδειγμα), ώστε η εισοδος να μεταφερθει στην περιοχη απροσδιοριστίας.

Στην πραγματικοτητα, το περιθωριο θορυβου είναι ακομα μεγαλυτερο επειδη η ταση εισοδου πρεπει να ξεπερασει το κατωφλι μεταγωγης, το οποιο σημειωνεται σαν 1, 2 V στο παραπανω σχημα. Με την εφαρμοζομενη LOW εισοδο στα +0, 2V και το κατωφλι μεταγωγης στα 1, 2V περιπου, το πραγματικο περιθωριο θορυβου είναι 1V ($1,2 - 0,2 = 1V$). Το κατωφλι μεταγωγης δεν είναι μια απολυτη τιμη τασης. Βρισκεται μεν εντος της περιοχης απροσδιοριστίας αλλα μεταβαλλεται σημαντικα λογω κατασκευης, θερμοκρασιας και ποιτητας υλικων. Εντουτοις, οι λογικες σταθμες είναι εγγυημενες από τον κατασκευαστη.

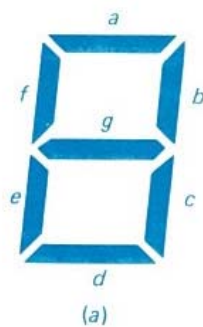
6 ΚΩΔΙΚΟΠΟΙΗΤΕΣ, ΑΠΟΚΩΔΙΚΟΠΟΙΗΤΕΣ ΚΑΙ ΕΝΔΕΙΚΤΕΣ 7-ΤΟΜΕΩΝ

6.1 Ενδεικτες LED 7 τομεων.

Η συνηθισμενη διαδικασια αποκωδικοποιησης από γλωσσα μηχανης σε δεκαδικους αριθμους παρουσιαζεται στο σχημα που ακολουθει. Η συνηθεστερη συσκευη που χρησιμοποιειται για την εμφανιση δεκαδικων αριθμων είναι ο ενδεικτης 7 τομεων.



Οι 7 τομεις του ενδεικτη συμβολιζονται a εως g στο επομενο σχημα.

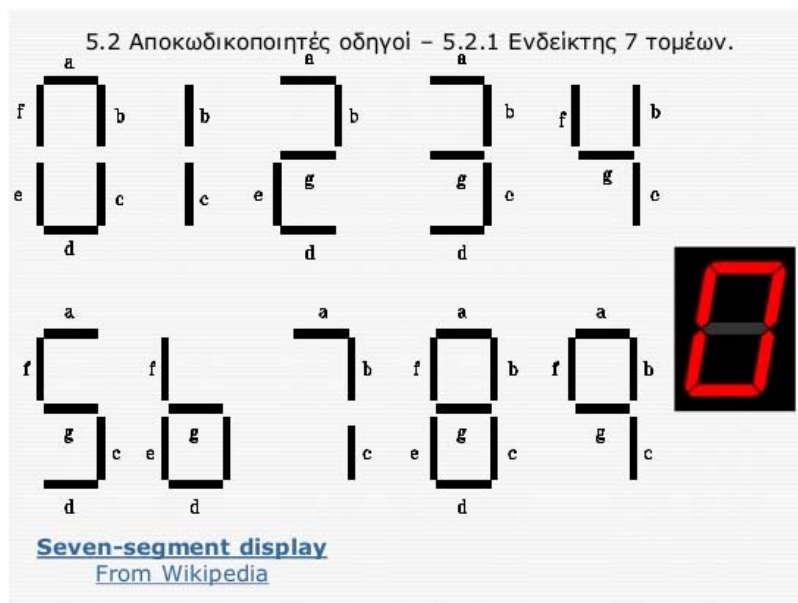


Οι ενδειξεις που αντιστοιχουν στα δεκαδικα ψηφια 0 εως 9 φαινονται παρακατω.



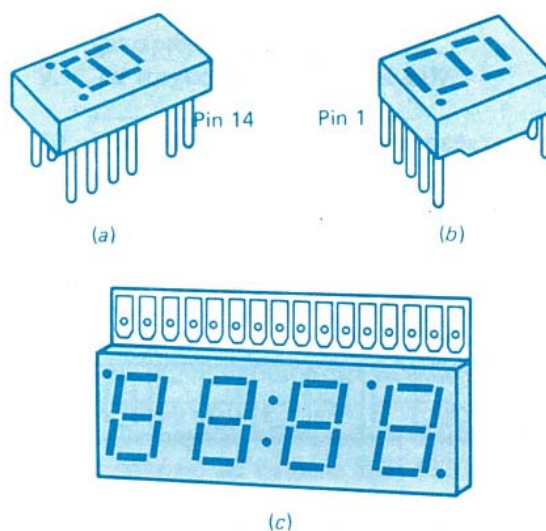
(b)

Για παραδειγμα, εάν αναψουν οι τομεις a, b και c εμφανίζεται το δεκαδικο 7. Εάν όμως αναψουν οι τομεις από a εως και g εμφανίζεται το δεκαδικο 8.



Καθορισμος τομεων-Δεκαδικοι αριθμοι σ'ένα 7-τομεων ενδεικτη

Μερικοι κοινοι τυποι ενδεικτων 7 τομεων φαινονται παρακατω.

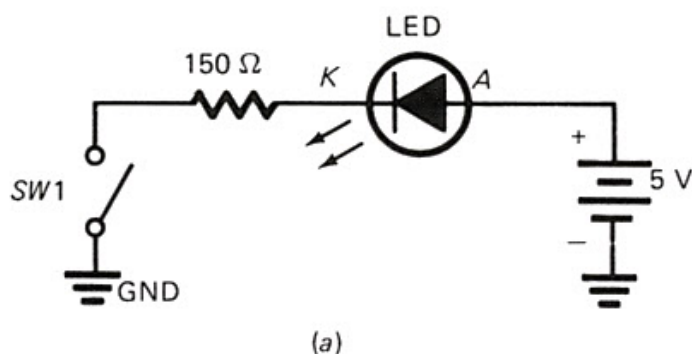


Ο ενδεικτης 7 τομεων LED του (α) ταιριαζει σε μια κοινη βαση IC DIP με 14 ποδαρακια. Στο (β) φαινεται άλλος ένας μονοψηφιος ενδεικτης 7 τομεων LED. Αυτος ο ενδεικτης ταιριαζει καθετα σε μια πιο πλατια βαση IC DIP. Τελος η μοναδα του (γ) είναι ένας πολυψηφιος ενδεικτης LED που χρησιμοποιειται ευρυτατα στα ψηφιακα ρολογια.

Ενας τροπος κατασκευης ενδεικτη 7 τομεων βασιζεται στη χρηση λεπτων νηματων για καθεναν από τους 7 τομεις. Τα νηματα αυτά πυρακτωμενα φωτοβολουν, ομοια με μια κοινή λαμπα, και ο τυπος αυτος καλειται ενδεικτης πυρακτωσεως. Άλλος ενας τυπος ενδεικτη είναι ο σωληνας εκκενωσης αεριου, ο οποιος λειτουργει σε υψηλη ταση και δινει πορτοκαλι λαμψη. Οι συγχρονοι ενδεικτες φθοριζουσας λυχνιας κενου (vacuum fluorescent-VF) δινουν μια μπλε-πρασινη λαμψη όταν αναβουν και λειτουργουν σε χαμηλη ταση. Οι καινουργιοι ενδεικτες υγρου κρυσταλλου(LCD) σχηματιζουν τους αριθμους σε μαυρο ή ασημι χρωμα. Οι συνηθισμενοι ενδεικτες LED δινουν μια χαρακτηριστικη κοκκινη λαμψη όταν αναβουν.

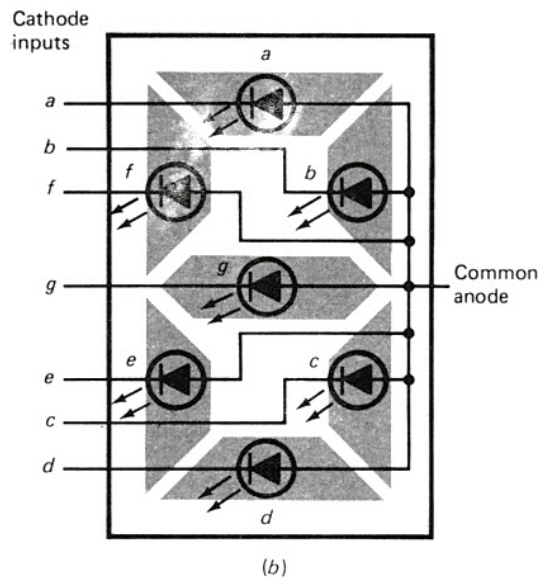
Το LED είναι βασικα μια διοδος επαφης PN. Όταν η διοδος είναι ορθα πολωμενη, το ρευμα διαρρει την επαφη PN και το φως που εκπεμπεται, εστιασμενο από ένα πλαστικο φακο, γινεται ορατο για τον χρηση. Πολλα LED κατασκευαζονται από γαλλιο-αρσενικο (GA-AS) και αλλα παρεμφερη υλικα.

Στο επομενο σχημα ελεγχεται ένα μονο LED.



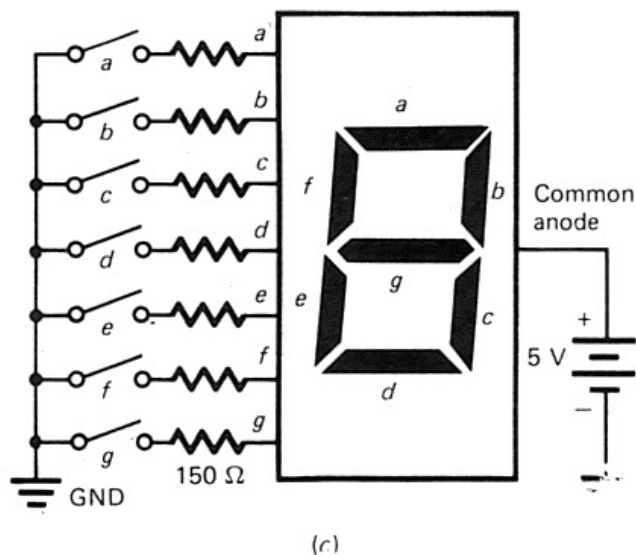
Όταν ο διακοπτης SW1 είναι κλειστος, ρευμα από την πηγη τροφοδοσιας +5V ρει μεσω του LED, το οποιο φωτοβολει. Η αντισταση σε σειρα με το LED περιοριζει το ρευμα σε περιπου 20ma. Χωρις την περιοριστικη αντισταση το LED θα καιγοταν. Τυπικα, τα LED δεχονται ταση μονο 1, 7-2, 1 V στα ακρα τους όταν είναι αναμμενα και σαν διοδοι είναι ευαισθητα στην πολικοτητα. Επομενω, η καθοδος (K) πρεπει να συνδεθει με τον αρνητικο προδεκτη (GND), ενώ η ανοδος (A) πρεπει να συνδεθει με τον θετικο ακροδεκτη της πηγης τροφοδοδιας.

Ενας ενδεικτης 7 τομεων LED φαινεται στο παρακατω σχημα. Κάθε τομεας (a εως g) περιεχει ένα LED όπως φαινεται στο συμβολισμο.



Ο ενδεικτης του σχηματος εχει ολες τις ανοδους ενωμενες σε έναν κοινο ακροδεκτη στη δεξια πλευρα (κοινη ανοδος). Οι εισοδοι αριστερα συνδεονται με τους διαφορους τομεις του ενδεικτη. Η μοναδα του προηγουμενου σχηματος αναφereται σαν ενδεικτης LED 7-τομεων κοινης ανοδου. Τετοιες μοναδες υπαρχουν και σε μορφes κοινης καθοδου.

Για να γινει κατανοητο το ποσοι τομεις ενεργοποιουνται και αναβουν, αρκει να ληφθει υποψιν το παρακατω κυκλωμα.



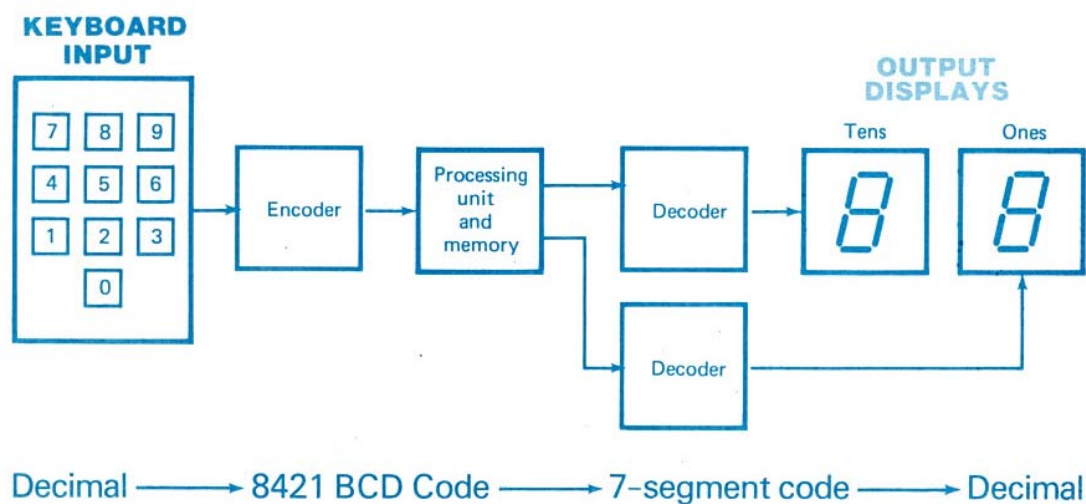
Αν ο διακοπτης β είναι κλειστος, το ρευμα περνα από την γειωση (GND) και μεσω της περιοριστικης αντιστασης στον β- τομεα LED, και από τον ακροδεκτη κοινης ανοδου επιστρεφει στην πηγη τροφοδοσιας. Μονο ο τομεας β θα αναβει.

Γίνεται υποθεση ότι πρέπει να εμφανιστεί το δεκαδικό 7 στον ενδεικτη του παραπάνω κυκλώματος. Θα έπρεπε να κλείσουν οι διακοπές a, b και c για να αναψουν οι τομείς a, b και c και να σχηματιστεί το δεκαδικό 7. Παρομοίως, για να σχηματιστεί το δεκαδικό 5 θα έπρεπε να κλείσουν οι διακοπές a, c, d, f και g, γειωνοντας τους σωστους τομεις ώστε να εμφανιστεί το δεκαδικό 5 στον ενδεικτη. Παρατηρείται πως χρειάζεται LOW λογική σταθμη (γειωση) για να ενεργοποιηθούν οι τομείς του ενδεικτη.

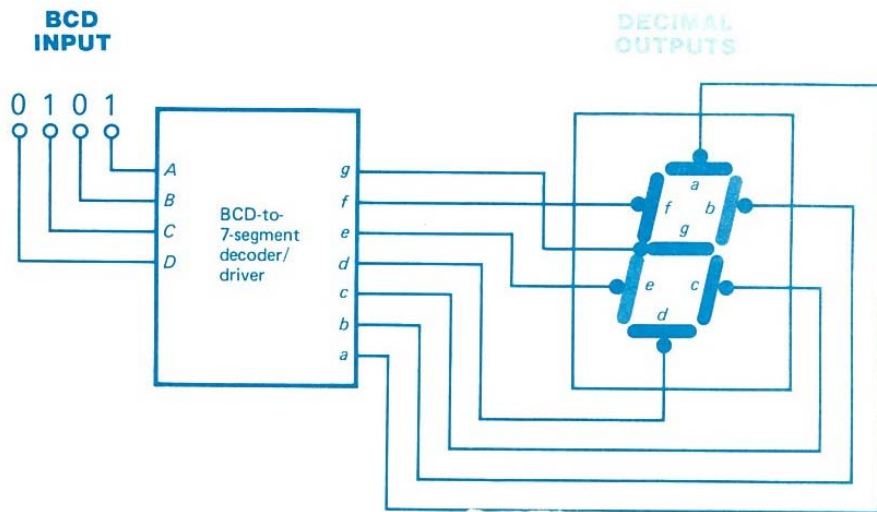
Στο προηγούμενο κύκλωμα χρησιμοποιούνται μηχανικοί διακοπές για την οδήγηση του ενδεικτη 7 τομέων. Η τροφοδοσία των τομέων LED συνήθως εξασφαλίζεται με τη χρήση ειδικών ICs που καλούνται οδηγοί ενδεικτών. Πρακτικά ο οδηγός ενδεικτη συσκευάζεται συνήθως στο ίδιο IC με τον αποκωδικοποιητή. Γι' αυτό το λόγο συνήθως γίνεται αναφορά σε αποκωδικοποιητές/οδηγούς ενδεικτών 7 τομέων.

6.2 Αποκωδικοποιητές

Ο αποκωδικοποιητής, όπως και ο κωδικοποιητής, είναι μεταφραστής κωδικά. Στο επομένο σχήμα φαίνεται η χρήση δύο αποκωδικοποιητών οι οποίοι μεταφράζουν τον κωδικά 8421 BCD σε καταλληλο κωδικά ώστε να αναβουν τα σωστα στοιχεία ενός ενδεικτη 7 τομέων.

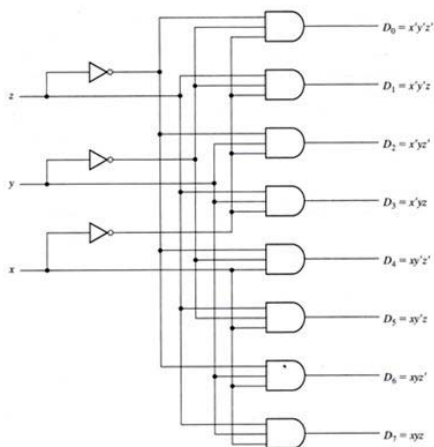


Η ενδειξη θα είναι ένας δεκαδικός αριθμός. Το παρακάτω σχήμα παρουσιάζει τον BCD αριθμό 0101 στην εισοδο ενός αποκωδικοποιητή/οδηγού από BCD σε ενδεικτη 7 τομέων.



Ο αποκωδικοποιητής ενεργοποιεί τις εξόδους a, c, d, f και g για να αναψουν οι τομείς που φαίνονται παραπάνω. Στον ενδεικτη εμφανίζεται ο δεκαδικός αριθμός 5.

Αποκωδικοποιητής 3:8



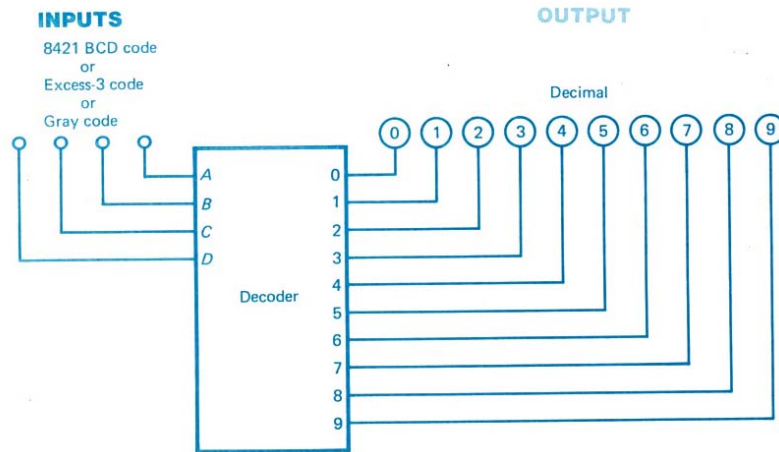
Πίνακας αληθείας ενός αποκωδικοποιητή 3-σε-8

Είσοδοι			Έξοδοι							
x	y	z	D ₀	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

Οι τρεις είσοδοι αποκωδικοποιούνται σε οκτώ εξόδους, που η κάθε μια αντιπροσωπεύει έναν από τους ελάχιστους όρους (minterms) των η μεταβλητών εισόδου.

Λεπτομερές σχέδιο του εσωτερικού του 7447A BCD σε 7-τομεις αποκωδικοποιητή

Οι αποκωδικοποιητές υπάρχουν σε μεγάλη ποικιλία, όπως αυτοί που παρουσιάζονται στο παρακάτω σχήμα.

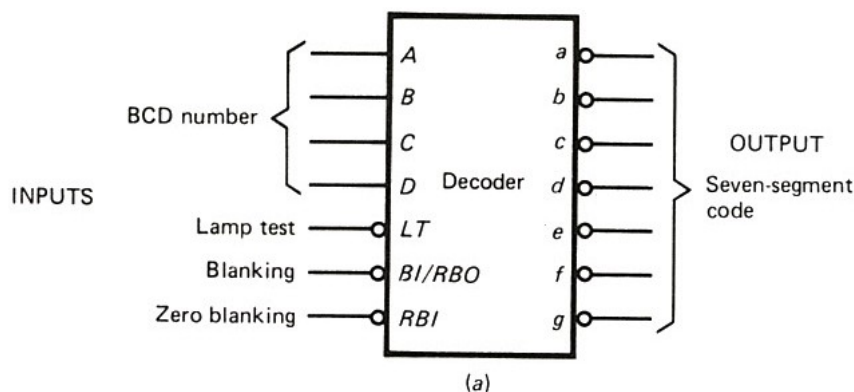


Παρατηρείται στο παραπάνω σχήμα η χρήση του ίδιου block διαγράμματος για τους αποκωδικοποιητές 8421 BCD, υπερβάσης-3 και Gray. Άλλοι τύποι αποκωδικοποιητών είναι μετατροπής BCD, BCD σε δυαδικό, αποκωδικοποιητές από 4 σε 16 γραμμές και από 2 σε 4 γραμμές. Επίσης υπάρχουν κωδικοποιητές από δεκαδικό σε οχταδικό και κωδικοποιητές προτεραιότητας από 8 σε 3 γραμμές.

Οι αποκωδικοποιητές, όπως και οι κωδικοποιητές είναι συνδυαστικά λογικά κυκλώματα με πολλές εισόδους και εξόδους. Οι περισσότεροι περιέχουν από 20 έως 50 πυλές, και συσκευάζονται συνήθως σε ένα μόνο περιβλήμα IC.

6.3 Αποκωδικοποιητές/οδηγοί BCD σε 7 τομέων.

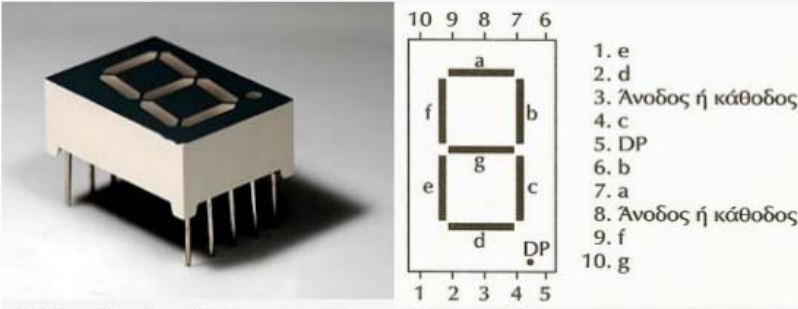
Το λογικό σύμβολο ενός αποκωδικοποιητή/οδηγού από BCD σε 7 τομέων (IC 7447A TTL) φαίνεται το παρακάτω σχήμα.



Ο προς αποκωδικοποίηση BCD αριθμός εφαρμόζεται στις εισόδους D, C, B και A. Όταν η εισόδος ελέγχου λαμπράς (lamp test-LT) ενεργοποιηθεί με LOW προκαλεί το αναμμά ολων των τομέων (a-g). Όταν ενεργοποιηθεί (με LOW) η εισόδος

αμαυρωσης (blanking input-BI), όλες οι εξοδοι γινονται HIGH σβηνοντας ετσι ολους τους συνδεδεμενους ενδεικτες. Όταν ενεργοποιηθει με LOW η εισοδος Ripple-blanking (RBI) η ενδειξη αμαυρωνεται μονο όταν περιεχει το 0 (καταστολη του 0). Με την ενεργοποιηση της εισοδου RBI, ο ακροδεκτης BI/RBO μεταβαλλεται προσκαιρα σε εξοδο RBO(Ripple-blanking output) και η σταθμη του γινεται. Υπενθυμιζεται πως " αμαυρωση" (blanking), σημαινει απλα ότι δεν αναβει κανενα από τα LED του ενδεικτη.

5.2 Αποκωδικοποιητές οδηγού – 5.2.1 Ενδείκτης 7 τομέων.



Οι δεκαδικοί αριθμοί σχηματίζονται όταν ανάβουν κάποια από τα τμήματα του ενδείκτη 7 τομέων.

Οι ακροδέκτες 7,6,4,2,1,9 και 10 αντιστοιχούν στα 7 τμήματα a, b, c, d, e, f και g του ενδείκτη.

Οι ακροδέκτες 3 και 8 αντιστοιχούν στην κοινή άνοδο ή κάθοδο, που συνδέονται αντίστοιχα στην τροφοδοσία ή γείωση.

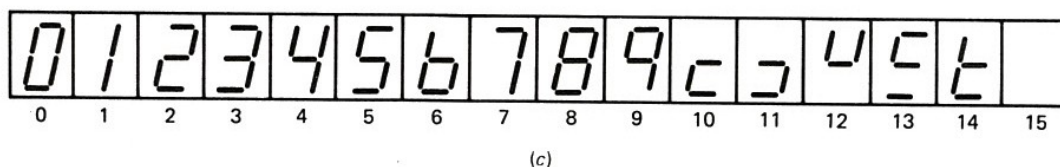
Ο ακροδέκτης 5 αντιστοιχεί στην υποδιαστολή (D.P -Decimal Point).

Οι 7 εξοδοι του IC 7447A είναι όλες ενεργα LOW εξοδοι. Με αλλα λογια, οι εξοδοι είναι κανονικα HIGH και πεφτουν σε LOW σταθμη μονο όταν ενεργοποιηθουν. Η ακριβης λειτουργια του αποκωδικοποιητη/οδηγου 7447A περιγραφεται στον πινακα αληθειας του επομενου σχηματος (προσφορα της Texas Instruments).

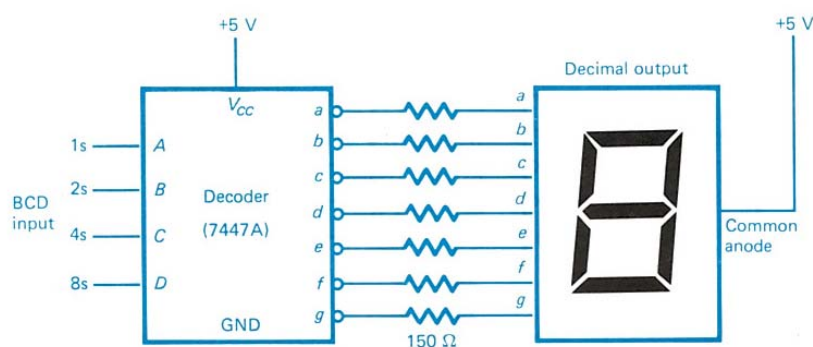
Decimal or function	INPUTS						BI/RBO	OUTPUTS							Note
	LT	RBI	D	C	B	A		a	b	c	d	e	f	g	
0	H	H	L	L	L	L	H	ON	ON	ON	ON	ON	ON	OFF	
1	H	X	L	L	L	H	H	OFF	ON	ON	OFF	OFF	OFF	OFF	
2	H	X	L	L	H	L	H	ON	ON	OFF	ON	ON	OFF	ON	
3	H	X	L	L	H	H	H	ON	ON	ON	ON	OFF	OFF	ON	
4	H	X	L	H	L	L	H	OFF	ON	ON	OFF	OFF	ON	ON	
5	H	X	L	H	L	H	H	ON	OFF	ON	ON	OFF	ON	ON	
6	H	X	L	H	H	L	H	OFF	OFF	ON	ON	ON	ON	ON	
7	H	X	L	H	H	H	H	ON	ON	ON	OFF	OFF	OFF	OFF	
8	H	X	H	L	L	L	H	ON	ON	ON	ON	ON	ON	ON	
9	H	X	H	L	L	H	H	ON	ON	ON	OFF	OFF	ON	ON	
10	H	X	H	L	H	L	H	OFF	OFF	OFF	ON	ON	OFF	ON	
11	H	X	H	L	H	H	H	OFF	OFF	ON	ON	OFF	OFF	ON	
12	H	X	H	H	L	L	H	OFF	ON	OFF	OFF	OFF	ON	ON	
13	H	X	H	H	L	H	H	ON	OFF	OFF	ON	OFF	ON	ON	
14	H	X	H	H	H	L	H	OFF	OFF	OFF	ON	ON	ON	ON	
15	H	X	H	H	H	H	H	OFF	OFF	OFF	OFF	OFF	OFF	OFF	
BI	X	X	X	X	X	X	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	
RBI	H	L	L	L	L	L	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	
LT	L	X	X	X	X	X	H	ON	ON	ON	ON	ON	ON	ON	

H = HIGH επίπεδο, L = LOW επίπεδο, X = αδιάφορο.

Οι δεκαδικές ενδείξεις που δημιουργεί ο αποκωδικοποιητής 7447A εμφανίζονται στο επομένο σχήμα. Παρατηρείται ότι ακυρές BCD εισοδοι (οι δεκαδικοί 10, 11, 12, 13, 14, 15) προκαλουν μοναδικες ενδειξεις του αποκωδικοποιητη.



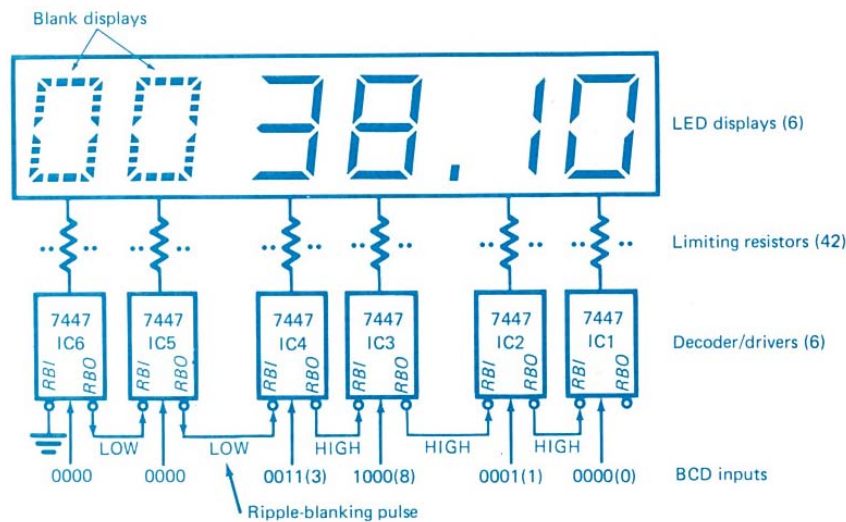
Ο αποκωδικοποιητής/οδηγός 7447^A συνδεεται συνηθως με 7 τομεων ενδεικτη LED κοινης ανοδου. Ένα τετοιο κυκλωμα παρουσιαζεται παρακατω. Είναι ιδιαίτερα σημαντικη η συνδεδη των 7 περιοριστικων αντιστασεων 150-Ω μεταξυ του IC 7447^A και του ενδεικτη.



Θεωρουμε ότι η BCD εισοδος στον αποκωδικοποιητη/οδηγο του παραπανω σχηματος είναι 0001 (LLLH), που αντιστοιχει στην δευτερη γραμμη του πινακα αληθειας του (β). Αυτος ο συνδυασμος προκαλει το αναμμα των στοιχειων b και c του 7 τομεων ενδεικτη (οι εξοδοι b και c γινονται LOW). Εμφανιζεται ο δεκαδικος αριθμος 1. Οι ακροδεκτες LT και BI δεν φαινονται συνδεδεμενοι στο προηγουμενο σχημα. Επομενωσ υποτιθεται οτι βρισκονται “στον αερα” (HIGH), δηλαδη απενεργοποιημενοι σ’αυτό το κυκλωμα. Οι κανονες σωστης σχεδιασης υπαγορευουν τη συνδεση αυτων των εισοδων στη θετικη ταση τροφοδοσιας +5V, ώστε να παραμεινουν σιγουρα σε HIGH σταθμη.

Πολλες εφαρμογες, όπως αριθμομηχανες ή ταμειακες μηχανες, απαιτουν καταστολη (αμαυρωση) των αρχικων μηδενικων. Η εικονα του επομενου σχηματος δειχνει την λειτουργια μιας ομαδας ενδεικτων οδηγουμενων από αποκωδικοποιητες/οδηγους 7447^A, όπως σε μια ταμειακη μηχανη. Το παραδειγμα αυτό εξαψηφιας ενδειξης

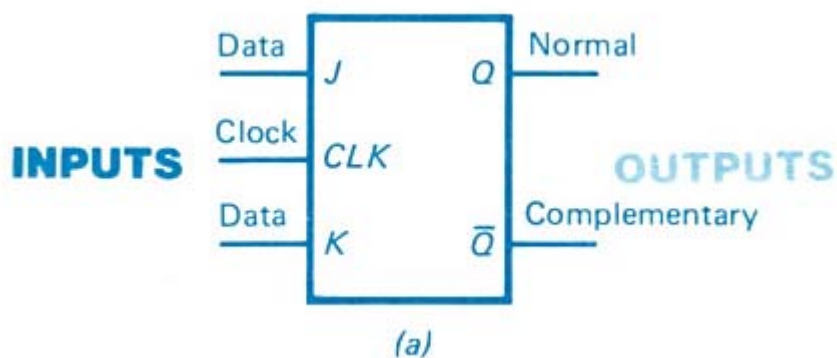
επεξηγεί την καταστολή των αρχικών μηδενικών με την χρήση του IC 7447^A σαν οδηγών ενδεικτών LED.



Η τρεχουσες εισοδοι στους εξι αποκωδικοποιητες φαινονται στο κατω μερος του παραπανω σχηματος. Η τρεχουσα BCD εισοδος είναι 0000 0000 0011 1000 0001 0000 (003810 στο δεκαδικο). Τα δυο μηδενικα στα αριστερα πρεπει να κατασταλουν, ωστε να απομεινει η ενδειξη 38, 10. Η καταστολη (αμαυρωση) των αρχικων μηδενικων γινεται με τη διαδοχικη (κυματοειδη-ripple) συνδεση των ακροδεκτων RBI και RBO καθενος IC 7447A, όπως φαινεται παραπανω.

6.4 J-K FLIP-FLOP





Το J-K flip-flop είναι μαλλον το πιο χρησιμοποιημενο flip-flop, εχοντας τα χαρακτηριστικα ολων των αλλων τυπων flip-flop. Το λογικο συμβολο για το J-K flip-flop, φαινεται στο παρακατω σχημα. Οι εισοδοι που ονομαζονται J και K, είναι οι εισοδοι δεδομενων.



Η εισοδος που ονομαζεται CLK, είναι η εισοδος ρολογιου. Οι εξοδοι Q και Q' είναι οι γνωστες εξοδοι σε ένα flip-flop και χαρακτηριζονται σαν "ορθη" και

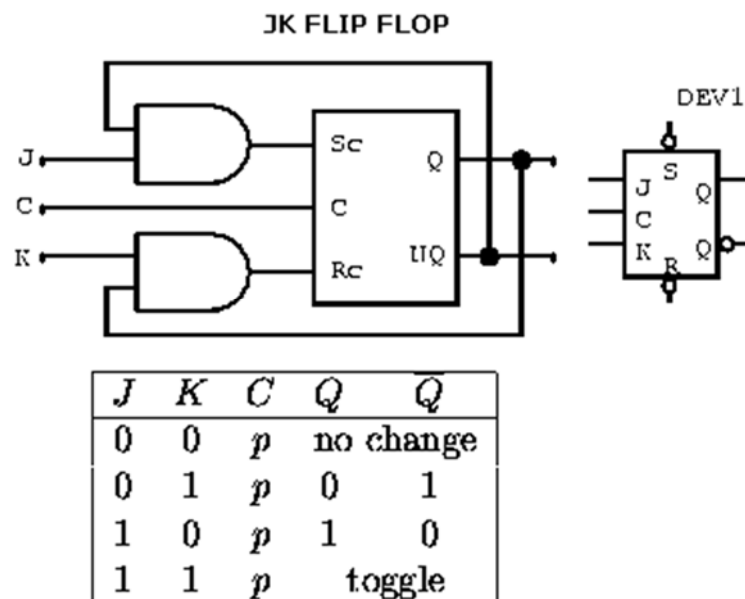
“αναστροφή” εξόδου. Ένας πίνακας αληθείας για το J-K flip-flop, φαίνεται στο επομένο σχήμα.

TRUTH TABLE

Mode of operation	INPUTS			OUTPUTS		
	CLK	J	K	Q	\bar{Q}	Effect on output Q
Hold		0	0	No change		No change – disable
Reset		0	1	0	1	Reset or cleared to 0
Set		1	0	1	0	Set to 1
Toggle		1	1	Toggle		Changes to opposite state

(b)

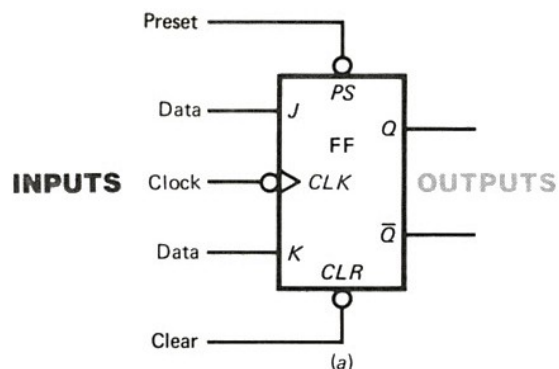
Όταν και οι δυο εισοδοί J, K είναι 0, το flip-flop βρίσκεται στην κατάσταση hold. Σ’ αυτή την κατάσταση οι εισοδοί δεδομένων, δεν επηρεάζουν τις εξόδους. Οι εξοδοί διατηρούν τα τελευταία δεδομένα που είχαν.



Λογικό σύμβολο και πίνακας αληθείας για ένα J-K flip flop

Οι γραμμές 2 και 3 του πίνακα αληθείας δείχνουν τις καταστάσεις “set” και “reset” για την έξοδο Q. Η γραμμή 4 δείχνει τη χρησιμη θέση “toggle” ή “ανοιγοκλεισιματος” του J-K flip-flop. Όταν και οι δυο εισοδοί δεδομένων είναι σε 1, επαναλαμβανόμενοι παλμοί ρολογιού κάνουνε της έξοδο να ανοιγοκλεινει συνεχεια, δηλαδή σε θέση off-on-off-on-off-on κοκ. Αυτή η λειτουργια(το ανοιγοκλεισιμο) είναι σαν διακοπτης δυο καταστασεων και λεγεται toggling.

Το λογικο συμβολο για το εμπορικο 7476 TTL J-K flip-flop, φαινεται στο σχημα που ακολουθει.



Στο συμβολο εχουν προστεθει δυο ασυγχρονες εισοδοι (preset και clear). Οι συγχρονες εισοδοι είναι οι J, K και η εισοδος ρολογιου. Η ορθη εξοδος Q και η συμπληρωματικη Q' φαινονται επισης στο σχημα.

Τα J-K flip-flop, χρησιμοποιουνται ευρεως σε πολλα ψηφιακα κυκλωματα, οπως και σε πολλους μετρητες. Οι μετρητες βρισκονται σχεδον σε κάθε ψηφιακο συστημα. Τα J-K flip-flop, διατιθενται σε TTL και σε CMOS. Τυπικα CMOS J-K flip-flops, είναι τα 74HC76 και τα 4027 ICs.

7 ΜΕΤΡΗΤΕΣ

7.1 Μετρητες κυματωσης

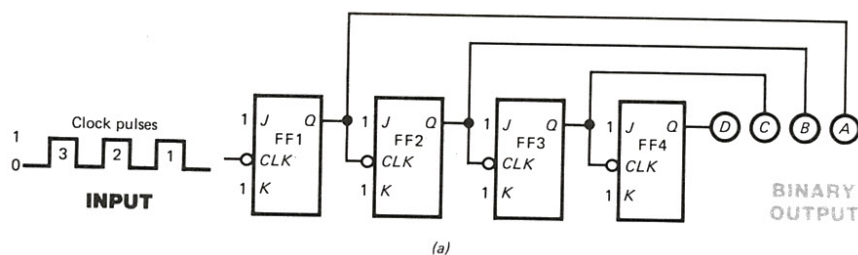
Σε αυτό το κεφάλαιο αναλύονται ορισμενοι τυποι μετρητων και οι εφαρμογες τους. Η δουλειά του μετρητη είναι η μετρηση γεγονοτων ή χρονικων περιοδων. Τα Flip-flop είναι συνδεδεμενα μαζί, ώστε να σχηματιζουν κυκλωματα μετρητων.

Η μετρηση σε δυαδικο και σε δεκαδικο συστημα απεικονιζεται παρακατω. Με τεσσερις δυαδικες θεσεις (D, C, B, A) είναι δυνατο να μετρηθει από το 0000 μεχρι το 1111 (0 μεχρι 15 στο δεκαδικο συστημα).

BINARY COUNTING				DECIMAL COUNTING
D	C	B	A	
8s	4s	2s	1s	
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15

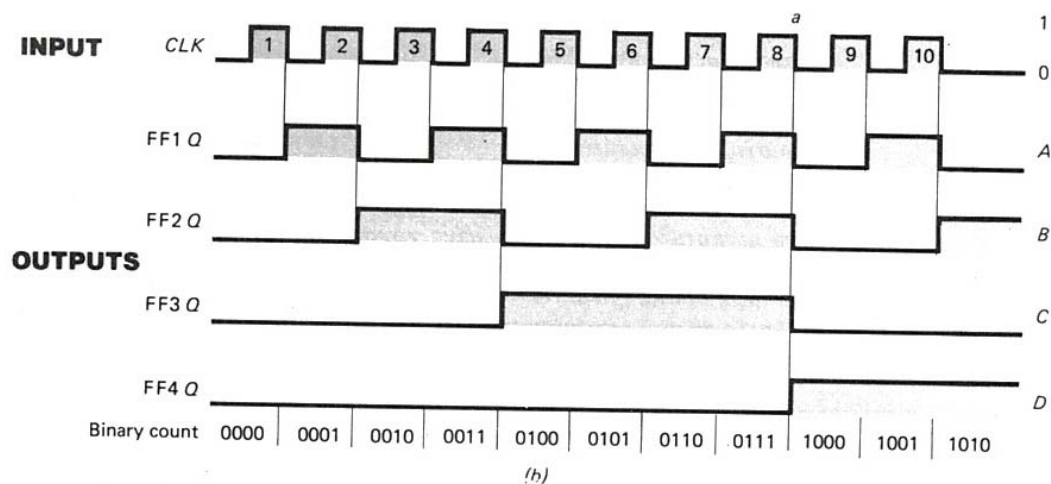
Παρατηρειται ότι η στηλη A είναι η δυαδικη θεση των μοναδων ή το “ελαχιστο σημαντικό ψηφιο”(LSD). Ως συνηθως χρησιμοποιειται ο ορος “ελαχιστο σημαντικό bit”(LSB). Η στηλη B είναι η ογδοη δυαδικη θεση των οκταδων ή το “περισσοτερο σημαντικό ψηφιο”(MSD). Ως συνηθως χρησιμοποιειται ο ορος “περισσοτερο σημαντικό bit”(MSB). Παρατηρειται ότι η πρωτη στηλη αλλαζει κατασταση πιο συχνα. Αν προκειται να σχεδιασει ένας μετρητης που να μετραει από το δυαδικο 0000 μεχρι 1111 είναι απαιρητητη μια συσκευη, η οποια θα εχει 16 διαφορετικες καταστασεις εξοδου: έναν μετρητη (“modulo”) mod-16. Το modulo ενός μετρητη, είναι ο αριθμος των διαφορετικων καταστασεων εξοδου που πρεπει να περασει ένας μετρητης, για να ολοκληρωσει έναν κυκλο μετρησης του.

Ενας μετρητής mod-16 χρησιμοποιώντας τέσσερα J-K flip-flop είναι σχεδιασμένος στο επομενο σχημα.



Κάθε J-K flip-flop είναι σε κατάσταση toggle (J, K και τα δυο στο 1). Υποτιθεται ότι οι εξοδοι είναι καθορισμενες στο 0000. Όταν ο παλμος ρολογιου φτανει στην εισοδο (CLK), του flip-flop 1 (FF1), μεταβαλλει την κατασταση του (στο αρνητικο μετωπο), και η ενδειξη δειχνει 0001. Ο παλμος ρολογιου 2 ξαναμεταβαλλει την κατασταση του FF1, επαναφεροντας την εξοδο Q στο 0, το οποιο προκαλει μεταβολη καταστασεως του FF2 στο 1. Η μετρηση στον ενδεικτη δειχνει τωρα 0010. Η μετρηση συνεχιζεται, με κάθε εξοδο του flip-flop να ενεργοποιει το επομενο flip-flop στο αρνητικο μετωπο του παλμου.

Η μετρηση από τον μετρητή mod-16, μεχρι τον δεκαδικο 10 (δυαδικο 1010) φαινεται στις κυματομορφες του επομενου σχηματος. Η εισοδος του CLK, φαινεται στην πανω γραμμη.



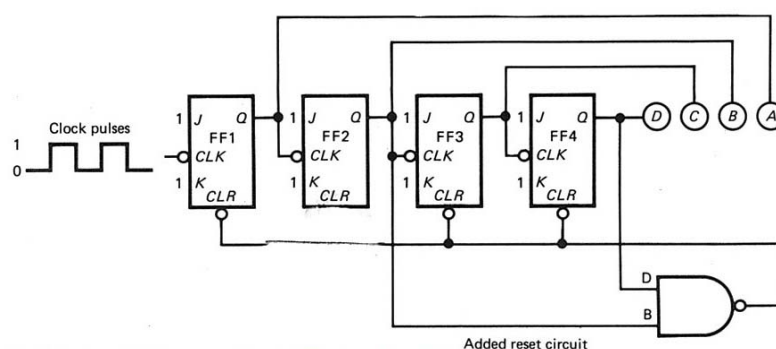
Η κατασταση του κάθε flip-flop (FF1, FF2, FF3, FF4), φαινεται στις παρακατω κυματομορφες. Η δυαδικη μετρηση, απεικονιζεται στο κατω μερος του διαγραμματος. Παρατηρουμε τις καθετες γραμμες στο προηγουμενο σχημα. Αυτές οι γραμμες δηλωνουν ότι, το ρολοι ενεργοποιει μονο το FF1. Το FF1 ενεργοποιει το FF2, το FF2 ενεργοποιει το FF3, κλπ. Επειδη το ένα flip-flop επηρεαζει το επομενο,

χρειάζεται ορισμένος χρόνος για να ανοιγοκλείσουν όλα τα flip-flop . Για παραδειγμα, στο σημείο α του παλμου 8, στο παραπάνω σχημα, προσεχουμε ότι το ρολοι, ενεργοποιει το FF1, αναγκάζοντας το να παει στο 0. Αυτό με τη σειρά του προκαλει το FF2 να μεταβαλει την κατασταση του από το 1 στο 0. Αυτό παλι, προκαλει το FF3 να μεταβαλει την κατασταση του από το 1 στο 0. Η εξοδος Q του FF3 όταν φτασει στο 0, σκανδαλιζει το FF4, το οποιο μεταβαλει την κατασταση του από το 0 στο 1. Παρατηρειται ότι οι αλλαγες (των καταστασεων), είναι μια αλυσιδωτη αντιδραση, που προχωρα “κυματικα” μεσα στον μετρητη. Γι’αυτό το λογο, ο μετρητης αυτος ονομαζεται, μετρητης κυματωσης.

Ο μετρητης που μελετηθηκε στο κεφάλαιο αυτό θα μπορούσε να περιγραφει σαν ένας mod-16 μετρητης κυματωσης, ενας 4-bit μετρητης ή ενας ασυγχρονος μετρητης. Όλα αυτά τα ονοματα, περιγραφουν κατι σχετικα με τον μετρητη. Το ονομα κυματωσης και ασυγχρονος, σημαινουν ότι όλα τα flip-flop, δεν ενεργοποιουνται την ιδια στιγμη. Το mod-16 περιγραφει τον αριθμο των καταστασεων που περναι ο μετρητης. Η ονομασια 4-bit μας πληροφορει ποσες δυαδικες θεσεις υπαρχουν στην εξοδο του μετρητη.

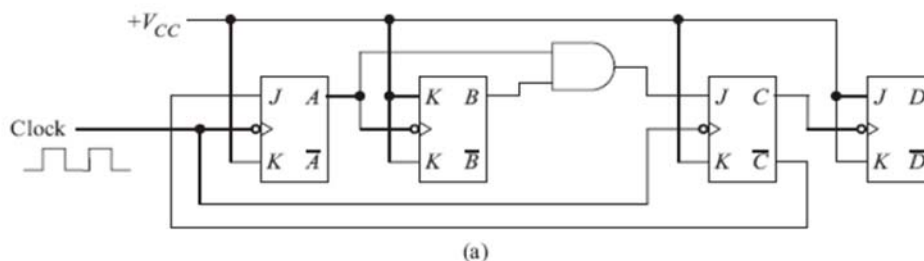
7.2 MOD-10. Μετρητης κυματωσης

Η ακολουθια μετρησεων για έναν mod-10 μετρητη είναι από το 0000 μεχρι το 1001 (0 εως 9 στο δεκαδικο). Παρακάτω απεικονίνεζαι ένας mod-10 μετρητής. Αυτος ο mod-10 μετρητης εχει τεσσερις θεσεις αξιας: 8s, 4s, 2s, 1s. Ετσι χρειαζεται τεσσερα flip-flop συνδεδεμενα σαν μετρητη κυματωσης, όπως στο παρακατω σχημα.

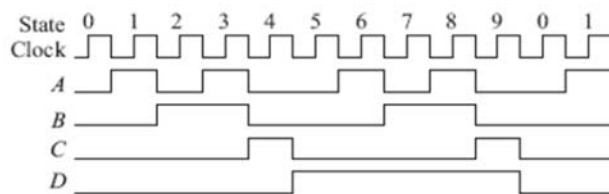


Πρεπει να προστεθει μια πυλη NAND στον μετρητη κυματωσης για να καθαριστουν όλα τα flip-flop στον μετρητη αμεσως μετα την μετρηση 1001 (9). Το κολπο είναι να προσδιοριστη ποια θα είναι η επομενη μετρηση μετα το 1001. Θα βρεθει ότι θα είναι 1010 (δεκαδικο 10). Πρεπει τοποθετηθει τους δυο 1s στο 1010 μεσα σε μια πυλη NAND, όπως φαινεται στο σχήμα παραπάνω. Ετσι η πυλη NAND καθαριζει το flip-flop πισω στο 0000. Ο μετρητης τοτε αρχιζει να μετραει παλι από το 0000 μεχρι το

1001. Θα χρησιμοποιηθεί η πυλη NAND για να γίνει ο μετρητής reset στο 0000. Χρησιμοποιώντας μια πυλη NAND μ'αυτόν τον τρόπο, είναι δυνατό να γίνουν κι άλλοι μετρητές διαφορετικού modulo. Στο παρακάτω σχήμα φαίνεται έναν mod-10 μετρητή κυματοωσης. Αυτού του είδους οι μετρητές μπορούν να ονομαστούν και δεκαδικοί (10) μετρητές.



D	C	B	A	State
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
1	0	0	0	5
1	0	0	0	6
1	0	1	0	7
1	0	1	1	8
1	1	0	0	9
0	0	0	0	0



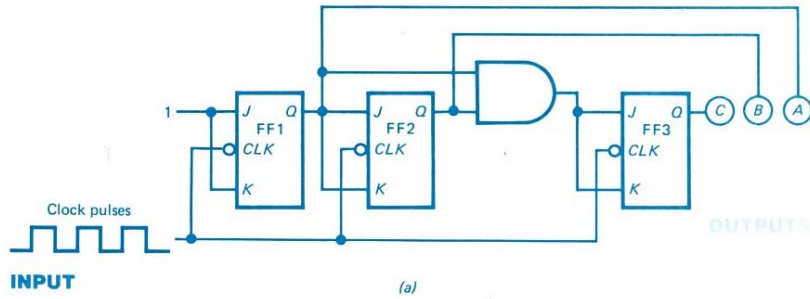
Mod-10 μετρητής κυματοωσης: Λογικο διαγραμμα και διαγραμμα κυματομορφων

Μετρητές κυματοωσης μπορούν να κατασκευαστούν από διαφορα flip-flop. Οι κατασκευαστές παραγουν επίσης ολοκληρωμενα κυκλωματα και με τα τεσσερα flip-flop μεσα σ'ένα μονο ολοκληρωμενο. Ορισμενοι από τους μετρητες περιεχουν και την πυλη επανατοποθετησης NAND.

7.3 Συγχρονοι μετρητες

Οι μετρητες κυματοωσης που μελετηθηκαν είναι ασυγχρονοι μετρητες. Κάθε flip-flop δεν ενεργοποιείται σε συγχρονισμο με τον παλμο ρολογιου. Σε ορισμενες εφαρμογες, με υψηλη συχνοτητα λειτουργιας, είναι απαιτητο να υπαρχουν ολες τις καταστασεις του μετρητη, ενεργοποιημενες ταυτοχρονα. Ενας τετοιος μετρητης, καλειται "συγχρονος μετρητης".

Ενας πιο πολυπλοκος (κατά την εμφανιση) συγχρονος μετρητης, φαίνεται στο παρακατω σχημα.



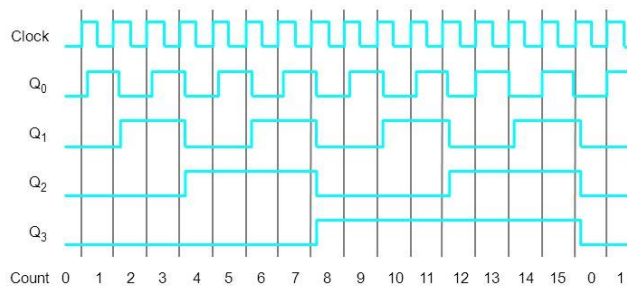
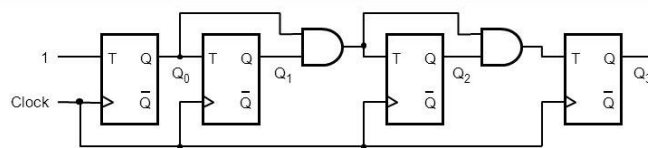
Αυτό το λογικό διαγραμμα , είναι ένας 3bit μετρητής (mod-8). Παρατηρείται πρώτα τη σύνδεση του CLK. Το CLK συνδέεται απευθείας στην είσοδο CLK του κάθε flip-flop. Υποτίθεται ότι οι εισοδοί CLK, είναι σε παράλληλη σύνδεσμολογία. Το επομενο σχημα δίνει την ακολουθία της μετρησης που έχει αυτός ο μετρητής.

ROW	NUMBER OF CLOCK PULSES	BINARY COUNTING SEQUENCE			DECIMAL COUNT
		C	B	A	
1	0	0	0	0	0
2	1	0	0	1	1
3	2	0	1	0	2
4	3	0	1	1	3
5	4	1	0	0	4
6	5	1	0	1	5
7	6	1	1	0	6
8	7	1	1	1	7
9	8	0	0	0	0

(b)

Η στήλη A είναι η δυαδική στήλη 1αδων, όπου το FF1 μετρά τη στήλη αυτή. Η στήλη B είναι η δυαδική στήλη 2αδων, στην οποία μετρά το FF2. Η στήλη C είναι η δυαδική στήλη 4αδων που μετρά το FF3.

Ένας συγχρονος μετρητής προς τα πάνω 4 bit



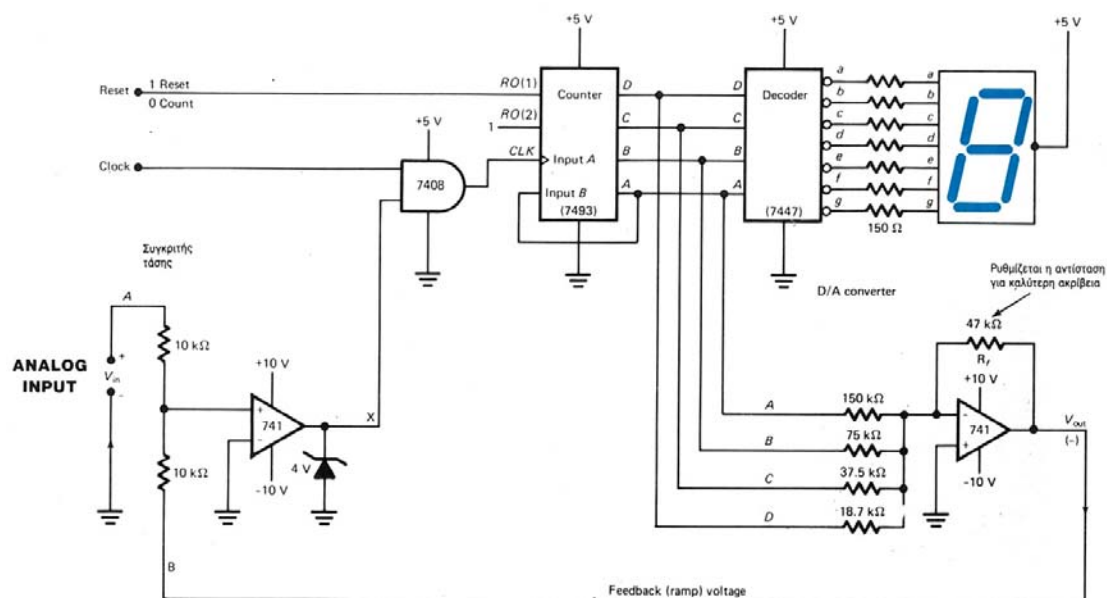
8 ΠΡΟΣΟΜΟΙΩΣΗ - ΑΠΟΤΕΛΕΣΜΑΤΑ

Στη πτυχιακή αυτή θα προσομοιωθεί ένα κύκλωμα μέτρησης το οποίο θα μετρά τη στάθμη του υγρού σε μία δεξαμενή. Δηλαδή θα μετατρέπει την αναλογική τιμή (στάθμη του υγρού στη δεξαμενή) σε ψηφιακή μορφή και θα την απεικονίζει σε Displays.

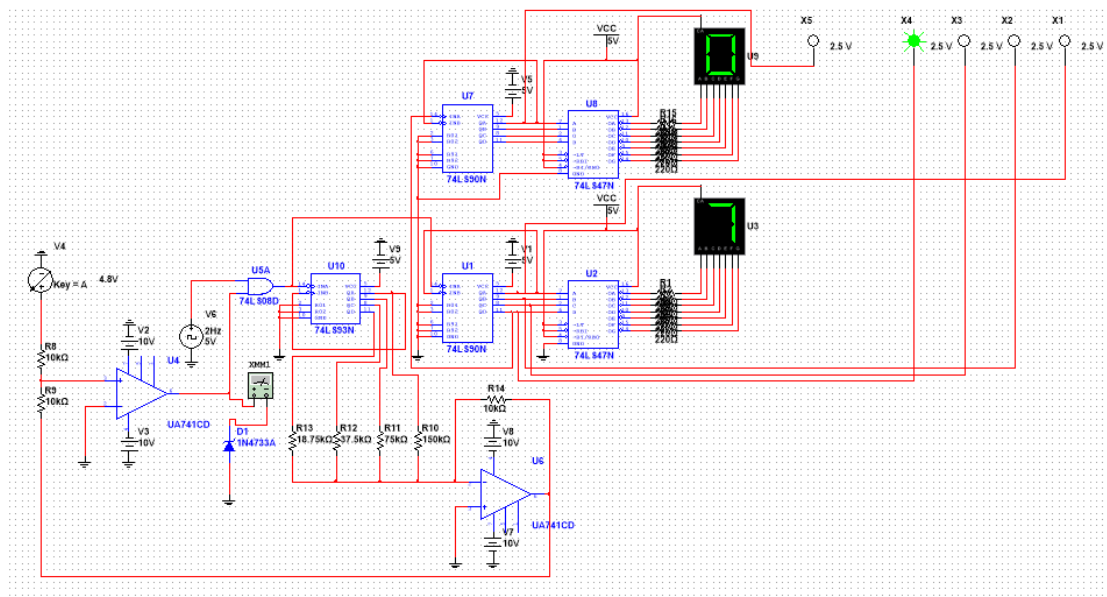
Το κύκλωμα αυτό αποτελείται από τα εξής υποσυστήματα.

- Τελεστικού ενισχυτή
- Clock
- Αριθμητή
- Αποκωδικοποιητή
- Display driver
- Displays
- Και τέλος έναν D/A converter

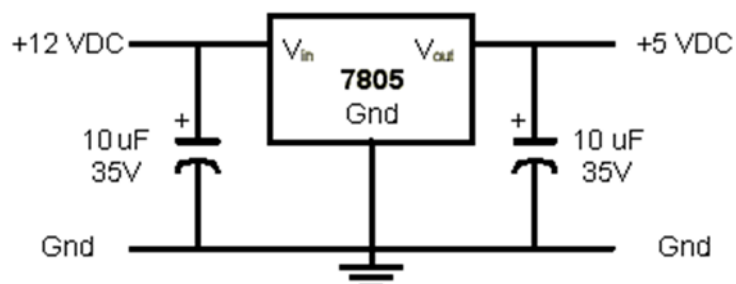
Παρακάτω φαίνεται το κύκλωμα αυτό.



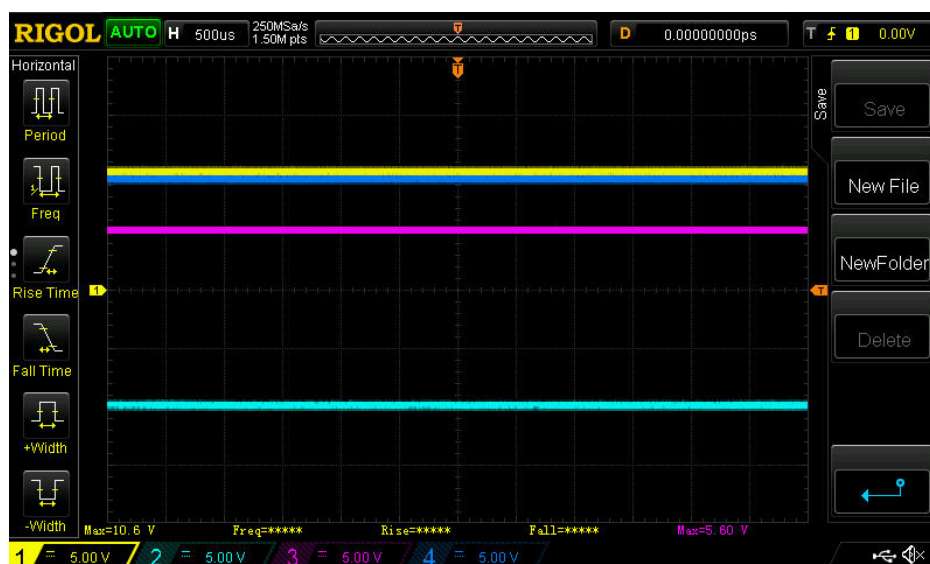
Το κύκλωμα πρώτα υλοποιήθηκε στο λογισμικό Multisim πρίν κατασκευαστεί. Έτσι το τελικό κύκλωμα στο multisim φαίνεται παρακάτω.



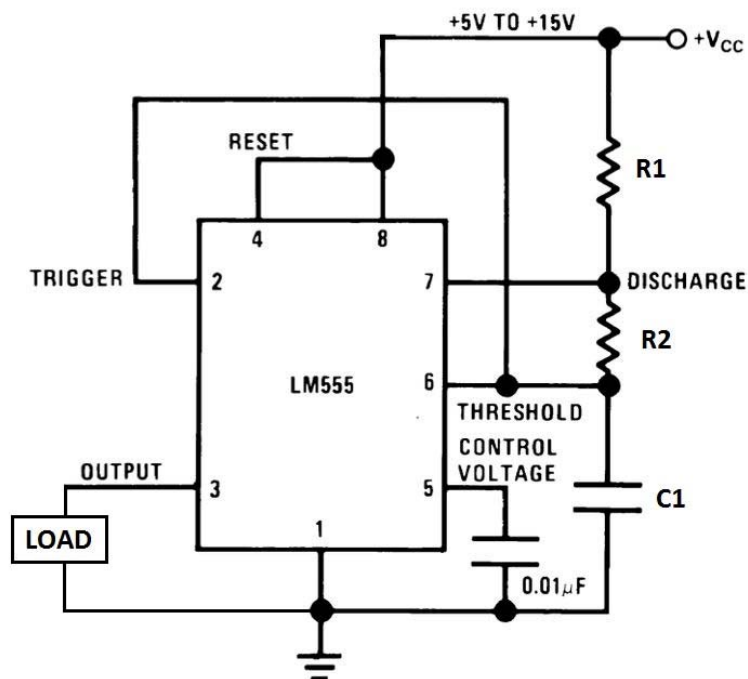
Αφού προσομοιώθηκε το κύκλωμα αυτό στο Multisim ξεκίνησε και η κατασκευή του. Η κατασκευή του έγινε τμηματικά. Επειδή υπήρχε η ανάγκη για τη λειτουργία των chip, τάσης 5V για το λόγο αυτό χρησιμοποιήθηκε ο ρυθμιστής LM7805 που φαίνεται παρακάτω.



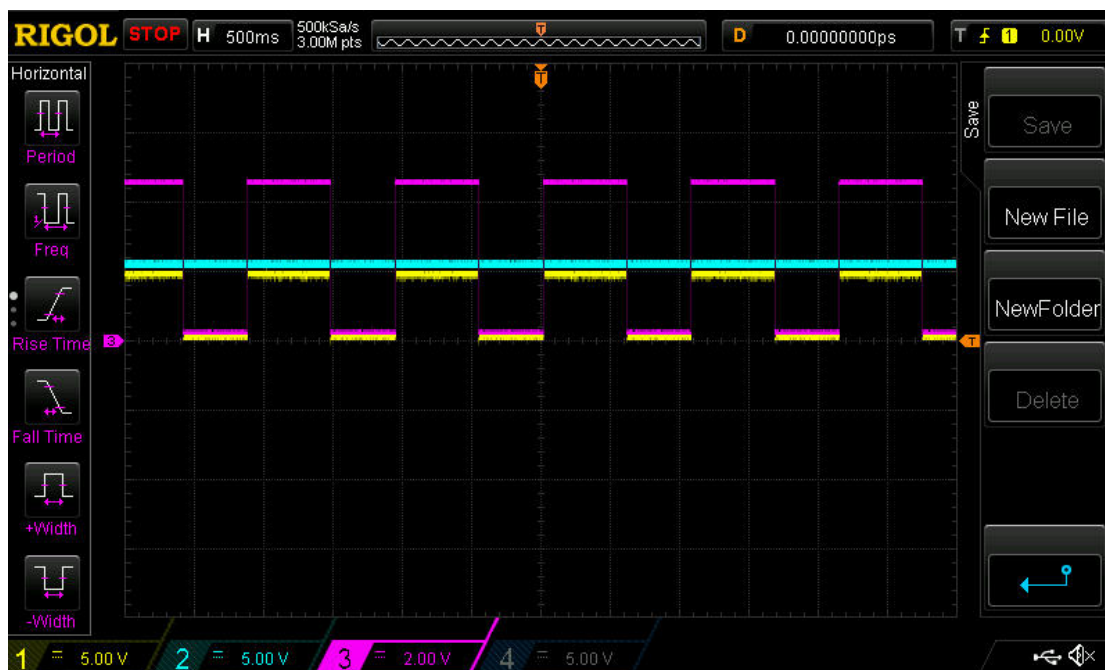
Εν συνεχεία θέσαμε σε ηλεκτ. μονάδα ισχύος τις τιμές τάσης των υπολοίπων chip. Αυτές είναι +10V, -10V και 4.8V. Οι κυματομορφές καταγράφηκαν σε παλμογράφο.



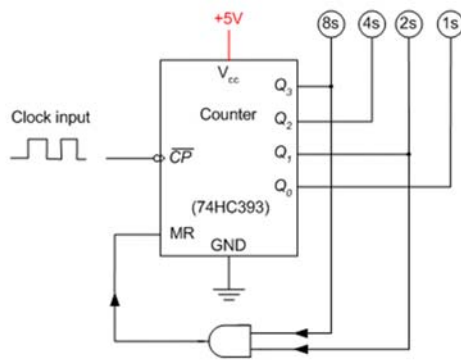
Εφόσον υπήρχε η απαραίτητη τάση για τη σωστή λειτουργία των υποσυστημάτων, κατασκευάστηκε το κύκλωμα χρονοσμού, σύμφωνα με το παρακάτω σχεδιάγραμμα. Η συχνότητα των παλμών ήταν μεγάλη της τάξεως 1-2 kHz ώστε τα αποτελέσματα να εμφανίζονται πολύ γρήγορα στην οθόνη μας.



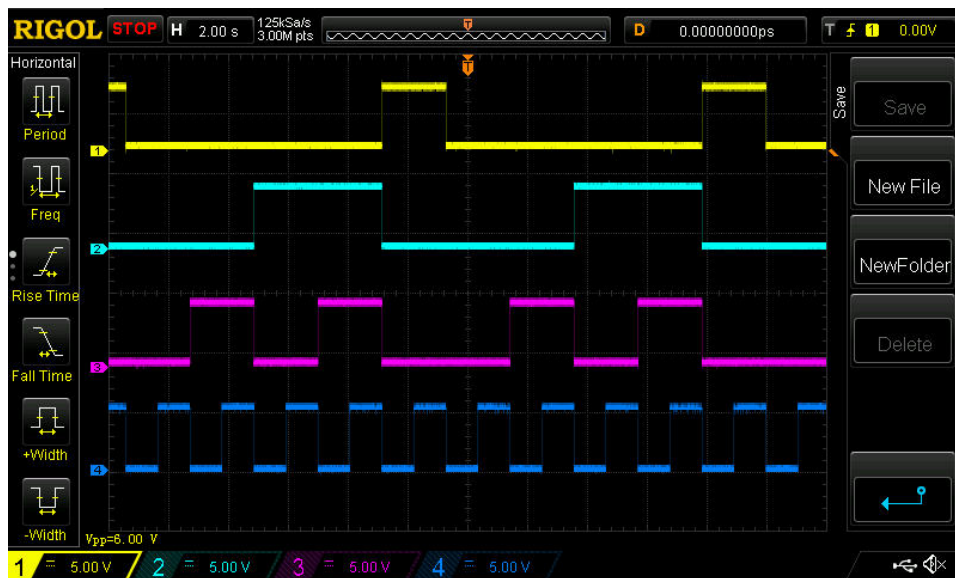
Αφού κατασκευάστηκε το κύκλωμα χρονοσμού συνδέθηκε στον παλμογράφο και ελήφθησαν οι παρακάτω κυματομορφές.



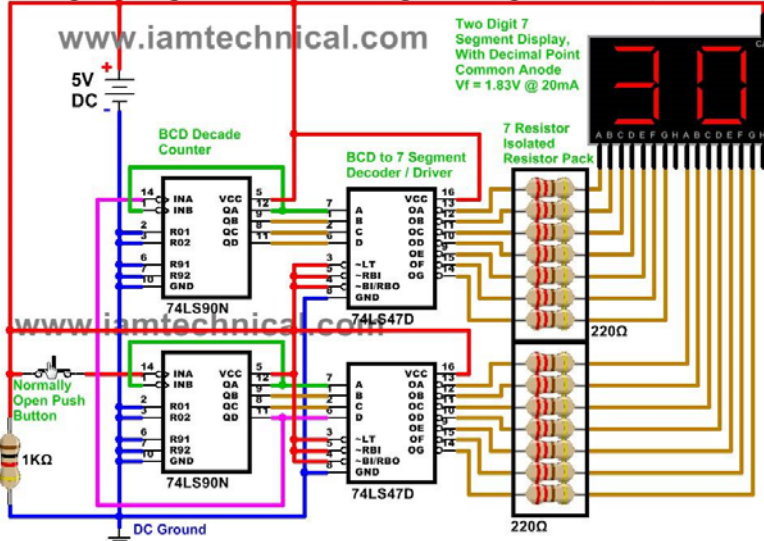
Το επόμενο βήμα ήταν η κατασκευή του κυκλώματος αρίθμησης. Για το κύκλωμα αυτό χρησιμοποιήθηκε το ολοκληρωμένο 74LS90.



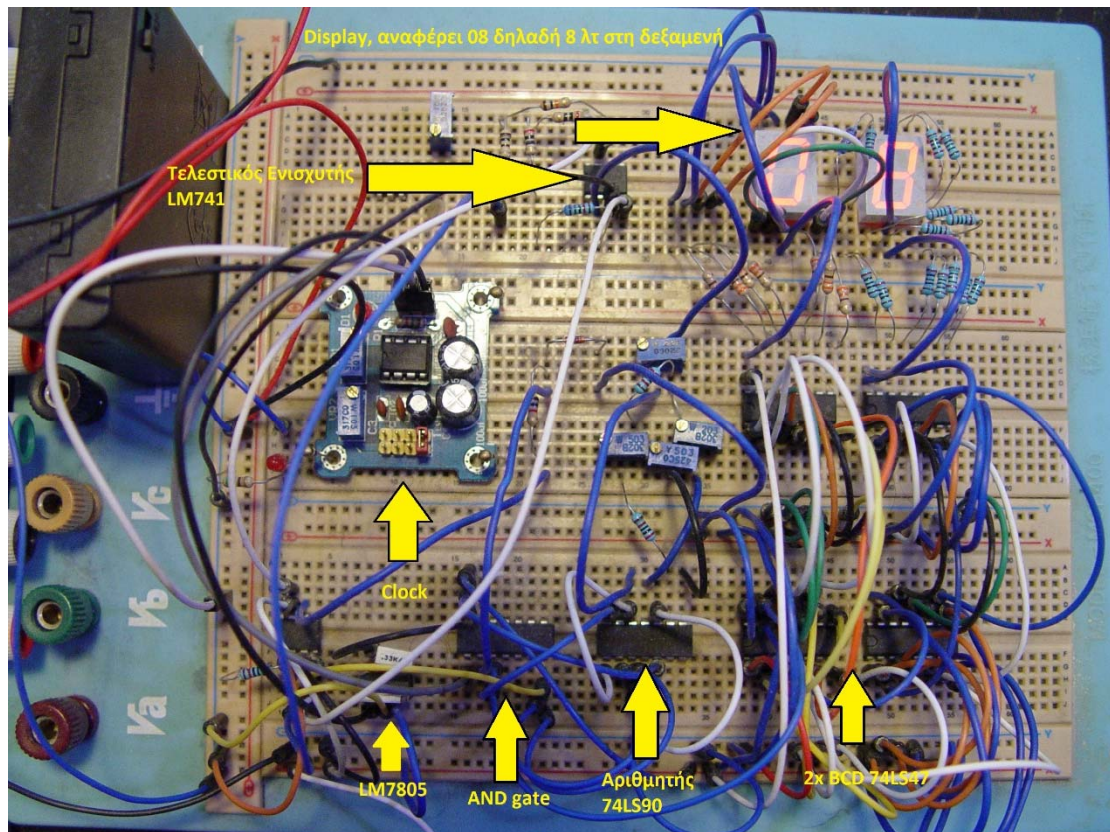
Η παρακάτω εικόνα είναι από τον παλμογράφο και φαίνεται η σειρά των αριθμών από το 0 (0000) μέχρι και το 9 (1001) όπου και επιστρέφει ξανά στο 0 (0000).



Driving a Two Digit Common Anode 7 Segment Using BCD Counter, "0 to 99"



Στη παρακάτω εικόνα φαίνεται το τελικό κύκλωμα μέτρησης.



9 Επίλογος

Στην παρούσα πτυχιακή μελετήθηκε ένα ψηφιακό κύκλωμα που χρησιμοποιείται για την μέτρηση και τον έλεγχο της στάθμης υγρού σε δεξαμενή αποθήκευσης του. Αυτό έγινε αφού πρώτα μελετήθηκε η μετατροπή από το δεκαδικό σύστημα σε δυαδικό και το αντίστροφο. Επίσης μελετήθηκαν οι δυαδικές λογικές πύλες όπως η πύλη AND, OR, NAND και NOR αλλά και οι κωδικοποιητές, αποκωδικοποιητές και μετρητές. Τέλος, παρουσιάστηκαν τα αποτελέσματα που προέκυψαν από την προσομοίωση αλλά και από την κατασκευή που πραγματοποιήθηκε στο εργαστήριο.

10 Βιβλιογραφία

1. N. Mohan, T. Underland, and W. Robbins, *Ηλεκτρονικά Ισχύος*: 2η έκδοση, Εκδόσεις Α. Τζιόλα Ε., 1995.
2. Roger L. Tokheim, *Ψηφιακά ηλεκτρονικά*, 3η έκδοση, Εκδόσεις Α. Τζιόλα Ε., 1991.
3. M. H. Rashid, *Microelectronic circuits : analysis and design*. Boston ; London: PWS Pub, 1999.
4. <http://iamtechnical.com/bcd-counter-0-to-99>, 2017
5. <http://ehelion.net/projects/digitalclock/555timer.html>, 2017
6. <http://hyperphysics.phy-astr.gsu.edu/hbase/Electronic/dac.html>, 2017