



ΣΕΡΡΕΣ
ΟΚΤΩΒΡΙΟΣ
2015

ΤΜΗΜΑ ΜΗΧΑΝΙΚΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ Τ.Ε.



ΕΠΙΣΚΟΠΗΣΗ ΤΩΝ ΜΕΤΑΤΡΟΠΕΩΝ D/A ΚΑΙ A/D

ΑΕΜ:1675

ΓΚΑΝΑΤΣΙΟΥ ΜΑΡΙΑ

Επιβλέπων καθηγητής:

ΑΝΑΣΤΑΣΙΟΣ ΜΠΑΛΟΥΚΤΣΗΣ

ΣΕΡΡΕΣ ΟΚΤΩΒΡΙΟΣ 2015

Υπεύθυνη Δήλωση

Βεβαιώνω ότι είμαι συγγραφέας αυτής της πτυχιακής εργασίας και ότι κάθε βοήθεια την οποία είχα για την προετοιμασία της, είναι πλήρως αναγνωρισμένη και αναφέρεται στην πτυχιακή εργασία. Επίσης έχω αναφέρει τις όποιες πηγές από τις οποίες έκανα χρήση δεδομένων, ιδεών ή λέξεων, είτε αυτές αναφέρονται ακριβώς είτε παραφρασμένες. Επίσης βεβαιώνω ότι αυτή η πτυχιακή εργασία προετοιμάστηκε από εμένα προσωπικά ειδικά για τις απαιτήσεις του προγράμματος σπουδών του Τμήματος Μηχανικών Πληροφορικής Τ.Ε. του Τ.Ε.Ι. Κεντρικής Μακεδονίας

Περίληψη

Η σύνδεση ψηφιακών κυκλωμάτων με αισθητήρες συσκευών μπορεί να θεωρηθεί μια πολύ απλή και εύκολη υπόθεση, με την προϋπόθεση ότι οι αισθητήρες είναι εγγενώς ψηφιακοί. Πολλοί από αυτούς, όπως διακόπτες, ηλεκτρονόμοι και κωδικοποιητές, μπορούν εύκολα να συνδεθούν στις διεπαφές των κυκλωμάτων λόγω της on/off φύσης των σημάτων τους. Ωστόσο, γενικότερα, οι διασυνδέσεις αναλογικών κυκλωμάτων με ψηφιακούς αισθητήρες ή οι αντίστοιχες διασυνδέσεις ψηφιακών κυκλωμάτων με αναλογικούς αισθητήρες (διασυνδέσεις που απαντώνται συχνότερα στην πράξη) γίνονται πολύ πιο περίπλοκες. Αυτό που χρειάζεται είναι ένας τρόπος ηλεκτρονικής «μετάφρασης» ή μετατροπής, όπως είναι ευρέως γνωστή, των αναλογικών σημάτων σε ψηφιακές (δυαδικές) ποσότητες και το αντίστροφο. Η μετατροπή αυτή πραγματοποιείται από κυκλώματα ή διατάξεις που είναι γνωστά ως μετατροπείς (converters). Ένας αναλογικός σε ψηφιακό μετατροπέας (analog-to-digital converter, A/D converter ή ADC) μετατρέπει τα αναλογικά σήματα σε ψηφιακά, ενώ ένας ψηφιακός σε αναλογικό μετατροπέας (digital-to-analog converter, D/A converter ή DAC), πραγματοποιεί την ακριβώς αντίθετη διεργασία.

Σκοπός της παρούσας πτυχιακής εργασίας είναι η επισκόπηση των μετατροπέων A/D και D/A. Για τον λόγο αυτό, η πτυχιακή έχει χωριστεί σε τέσσερα κεφάλαια. Στο πρώτο, εισαγωγικό κεφάλαιο αναφέρονται γενικές πληροφορίες σχετικά με τη μετατροπή του ψηφιακού σήματος σε αναλογικό (D/A) και του αναλογικού σε ψηφιακό (A/D). Στο δεύτερο κεφάλαιο παρουσιάζεται μια γενική θεωρία των μετατροπών αυτών. Στα δύο τελευταία κεφάλαια αναλύονται τα ωμικά κυκλώματα καθώς και τα χαρακτηριστικά, τα είδη και οι διάφορες τεχνικές που υπάρχουν για την σχεδίαση των μετατροπέων D/A και A/D αντίστοιχα.

Περιεχόμενα

Περίληψη	0
1 Εισαγωγή	5
2 Βασικές Αρχές Μετατροπής Σημάτων	8
2.1 Μετατροπή αναλογικών σημάτων σε ψηφιακά	8
2.2 Δειγματοληψία αναλογικών σημάτων.....	9
2.3 Κβαντοποίηση συνεχόμενων σημάτων.....	10
2.4 Κωδικοποίηση των κβαντισμένων δειγμάτων.....	12
2.5 Μετατροπή ψηφιακών σημάτων σε αναλογικά	12
2.6 Κύκλωμα δειγματοληψίας και συγκράτησης.....	13
2.7 Κύκλωμα συγκράτησης πρώτης τάξης.....	16
2.8 Γραμμική παρεμβολή με καθυστέρηση.....	18
3 Μετατροπείς D/A	21
3.1 Βασικοί τύποι μετατροπέων D/A.....	21
3.1.1 Μετατροπέας D/A απλού διαιρέτη αντιστάσεων.....	21
3.1.2 Μετατροπέας D/A δυαδικού ladder	22
3.2 Προδιαγραφές μετατροπέων D/A	24
3.2.1 Ανάλυση	25
3.2.2 Ακρίβεια	25
3.2.3 Ταχύτητα μετατροπής ή χρόνος αποκατάστασης.....	26
3.2.4 Δυναμικό εύρος.....	26
3.2.5 Η μη γραμμικότητα και διαφορική μη γραμμικότητα.....	27
3.2.6 Μονοτονικότητα.....	28
3.3 Είδη μετατροπέων D/A	29
3.3.1 Μετατροπείς D/A τύπου πολλαπλασιαστή	29
3.3.2 Μετατροπείς D/A διπολικής εξόδου.....	30
3.3.3 Μετατροπείς D/A συνδιαστολής	30
3.4 Τρόποι λειτουργίας των μετατροπέων D/A.....	31
3.4.1 Μετατροπείς D/A καθοδηγούμενοι από ρεύμα	31
3.4.2 Μετατροπείς D/A μεταγωγής τάσης.....	32
3.5 Μετατροπείς D/A εισόδου BCD	33
3.6 Εφαρμογές μετατροπέων D/A	34
3.6.1 Μετατροπείς D/A ως πολλαπλασιαστές.....	34
3.6.2 Μετατροπείς D/A ως διαχωριστές.....	35
3.6.3 Μετατροπείς D/A ως προγραμματιζόμενοι ολοκληρωτές.....	36
3.6.4 Μετατροπείς D/A ως γεννήτριες χαμηλής συχνότητας	36
3.6.5 Μετατροπείς D/A ως ψηφιακά ελεγχόμενα φίλτρα.....	37
3.7 Ολοκληρωμένα κυκλώματα μετατροπέων D/A.....	39
3.7.1 Μετατροπείς DAC-08	39
3.7.2 Μετατροπέας DAC-0808	40
3.7.3 Μετατροπέας DAC-80	41

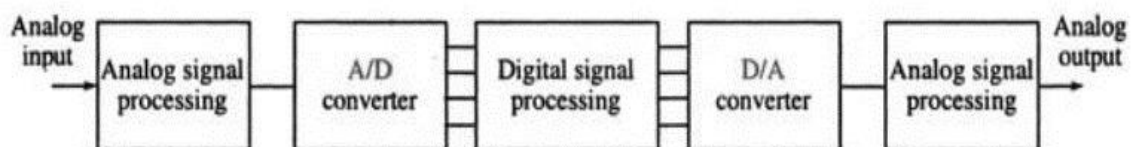
3.7.4 Μετατροπέας AD 7524.....	42
4 Μετατροπείς A/D	44
4.1 Λειτουργία των μετατροπέων A/D	44
4.2 Προδιαγραφές μετατροπέων A/D	44
4.2.1 Ανάλυση	45
4.2.2 Ακρίβεια	45
4.2.3 Σφάλματα κέρδους και αντιστάθμισης.....	46
4.2.4 Ολισθήσεις κέρδους και αντιστάθμισης.....	46
4.2.5 Συχνότητα δειγματοληψίας και φαινόμενο αναδίπλωσης.....	46
4.2.6 Σφάλμα κβαντοποίησης	47
4.2.7 Μη γραμμικότητα και διαφορική μη γραμμικότητα.....	47
4.2.8 Χρόνος μετατροπής.....	49
4.2.9 Χρόνοι καθυστέρησης και λήψης	49
4.2.10 Πλάτος κώδικα	50
4.3 Ορολογία μετατροπέων A/D.....	50
4.4 Είδη μετατροπέων A/D	51
4.4.1 Μετατροπείς A/D ταυτόχρονης ή flash δειγματοληψίας	52
4.4.2 Μετατροπείς A/D τεχνικής half-flash.....	53
4.4.3 Μετατροπείς A/D τύπου απαριθμητή	55
4.4.4 Μετατροπείς A/D τύπου παρακολούθησης	56
4.4.5 Μετατροπείς A/D διαδοχικής προσέγγισης.....	57
4.4.6 Μετατροπείς απλής, διπλής & πολλαπλής κλίσης.....	59
4.4.7 Μετατροπείς A/D Σίγμα-Δέλτα	62
4.5 Εφαρμογές μετατροπέων A/D	65
4.6 Ολοκληρωμένα κυκλώματα μετατροπέων A/D	66
4.6.1 Μετατροπέας ADC-0800	66
4.6.2 Μετατροπέας ADC-0808	67
4.6.3 Μετατροπέας AD ADC-80	68
4.6.4 Οικογένειες μετατροπέων ADC-84 & ADC-85.....	69
4.6.5 Μετατροπέας AD 7820.....	70
4.6.6 Μετατροπείς ICL 7106 & ICL 7107	71
Συμπεράσματα.....	75
Βιβλιογραφία.....	77

1 Εισαγωγή

Τα περισσότερα από τα φυσικά σήματα υφίστανται σε αναλογική μορφή. Τα αναλογικά κυκλώματα απαιτείται να παρέχουν εισόδους και εξόδους για να χρησιμοποιηθούν ως διεπαφές με αισθητήρες, ενεργοποιητές και άλλες διατάξεις. Αν και η επεξεργασία των σημάτων αυτών μπορεί να πραγματοποιηθεί στην αναλογική τους μορφή, η μετατροπή τους σε ψηφιακή προσφέρει μεγαλύτερη ευελιξία και αποδοτικότητα όσον αφορά το βαθμό ελέγχου και την ακρίβεια του αποτελέσματος. Επιπλέον, τα ολοκληρωμένα κυκλώματα που χρησιμοποιούνται για την ψηφιακή επεξεργασία των σημάτων είναι πιο συμφέροντα οικονομικά, ακριβή, με δυνατότητα προγραμματισμού και ευκολία χρήσης. Τα ψηφιακά κυκλώματα παρουσιάζουν μικρότερη ευαισθησία στο θόρυβο και μεγαλύτερη ανοχή στις διακυμάνσεις της τάσης τροφοδοσίας [1].

Όσον αφορά τα αμιγώς ψηφιακά συστήματα, αυτά λειτουργούν αποκλειστικά με δύο σταθερά επίπεδα τάσης, που αντιστοιχούν σε δύο λογικές καταστάσεις «ψευδής»/«αληθής», τις δυαδικές λογικές καταστάσεις '0'/'1' ή τις ηλεκτρικές καταστάσεις διακόπτη on/off. Η επεξεργασία αναλογικών σημάτων σε αμιγώς ψηφιακά συστήματα, απαιτεί την εκ των προτέρων μετατροπή τους σε διακριτές μεταβλητές, τόσο στην κλίμακα του χρόνου όσο και στην κλίμακα του πλάτους [2]. Σε πολύ γενικές γραμμές μια ψηφιακή μεταβλητή μπορεί να θεωρηθεί ως ο συνδυασμός πολλών σημείων στο χρόνο με αριθμητικές τιμές, με άλλα λόγια, η ψηφιοποίηση ενός αναλογικού σήματος σημαίνει τη μετατροπή του σε σήμα διακριτών τιμών πλάτους και διακριτού χρόνου.

Οι παράγοντες που αναφέρθηκαν παραπάνω είναι οι κύριοι λόγοι μετατροπής των αναλογικών σημάτων σε ψηφιακή μορφή. Οι διεπαφές της ψηφιακής μετατροπής αυτής μπορούν να βρουν ένα πλήθος εφαρμογών σε καταναλωτικά προϊόντα όπως είναι τα cd player, τα ψηφιακά τηλέφωνα, τα modem, οι κάμερες καταγραφής εικόνας καθώς επίσης και σε πιο εξειδικευμένα συστήματα όπως είναι η επεξεργασία ήχου, τα συστήματα ραντάρ και σόναρ, ειδικά ιατρικά μηχανήματα και βιομηχανικά συστήματα ελέγχου.



Εικόνα 1: Μπλοκ διάγραμμα ενός συστήματος μεικτού σήματος

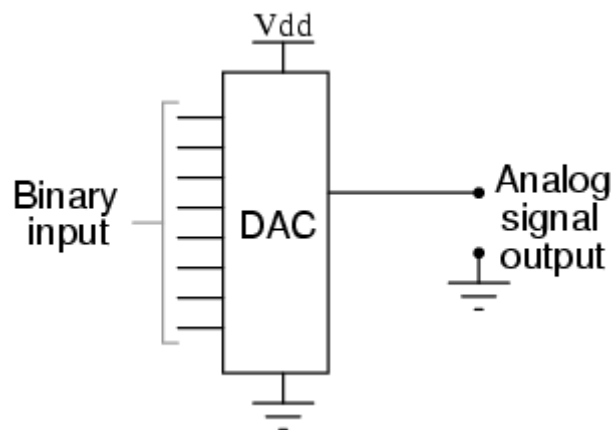
Τα συστήματα διεπαφής μετατροπής δεδομένων απαιτούν για την κατασκευή τους ειδική τεχνολογία καθώς μπορούν να περιλαμβάνουν κυκλώματα, τόσο αναλογικά όσο και ψηφιακά, στο ίδιο ολοκληρωμένο. Για το λόγο αυτό είναι γνωστά και ως κυκλώματα μικτού σήματος. Στην εικόνα 1 απεικονίζεται το μπλοκ διάγραμμα ενός

τέτοιου συστήματος. Τα κυκλώματα επεξεργασίας αναλογικού σήματος του συστήματος μπορούν να περιλαμβάνουν φίλτρα, ενισχυτές, δειγματολήπτες κ.α..

Ο σχεδιασμός τέτοιων συστημάτων αποτελεί πρόκληση λόγω της πιθανής μεταφοράς θορύβου μεταξύ του αναλογικού τμήματος, που παρουσιάζει μεγάλη ευαισθησία, και του ψηφιακού. Τα κύρια χαρακτηριστικά ενός αναλογικού συστήματος είναι η ταχύτητα, η ακρίβεια και η κατανάλωση ενέργειας. Μόνο η ταχύτητα και η κατανάλωση ενέργειας αποτελούν στοιχεία των ψηφιακών συστημάτων. Έτσι, ο σχεδιασμός ενός συστήματος μικτού σήματος υποχρεωτικά περιλαμβάνει συμβιβασμό της ταχύτητας και της κατανάλωσης ενέργειας των επιμέρους συστημάτων.

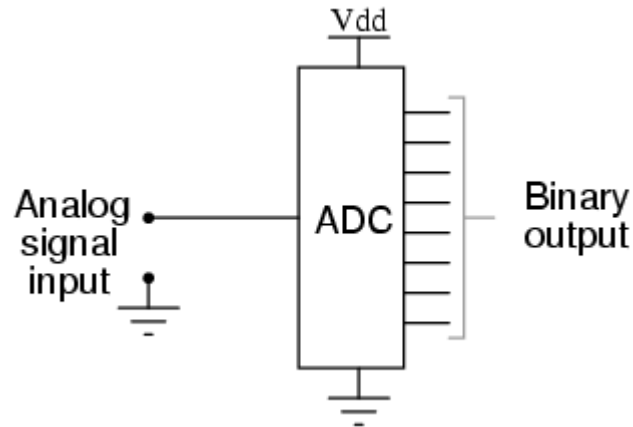
Όπως μπορεί κανείς να παρατηρήσει στο μπλοκ διάγραμμα του συστήματος της εικόνας 1, σημαντικά δομικά στοιχεία αποτελούν οι μετατροπείς ψηφιακού σήματος σε αναλογικό (D/A) και οι μετατροπείς αναλογικού σε ψηφιακό (A/D). Οι μετατροπείς αυτοί αποτελούν ουσιαστικό σύνδεσμο κατά τη διασύνδεση ψηφιακών συσκευών με αναλογικές και το αντίστροφο [3], [4].

Ένας D/A μετατροπέας (Εικ.2) είναι σημαντικός όχι μόνο γιατί είναι απαραίτητος στην μονάδα εξόδου των περισσότερων ψηφιακών συστημάτων, όπου μετατρέπει ένα ψηφιακό σήμα σε αναλογικό σήμα τάσεως ή ρεύματος, έτσι ώστε αυτό, για παράδειγμα, να μπορεί να τροφοδοτηθεί σε ένα καταγραφέα για τους σκοπούς μιας μέτρησης, ή σε ένα σερβοκινητήρα σε μια εφαρμογή ελέγχου, αλλά επειδή αποτελεί και αναπόσπαστο μέρος της πλειοψηφίας των τύπων των A/D μετατροπέων.



Εικόνα 2: Μπλοκ διάγραμμα μετατροπέα D/A

Ένας μετατροπέας A/D (Εικ.3) έχει επίσης πολυάριθμες εφαρμογές. Κατά την μετάδοση αναλογικών δεδομένων, αποτελεί ουσιαστική διάταξη διασύνδεσης με ένα ψηφιακό σύστημα επικοινωνίας καθώς ψηφιοποιεί το αναλογικό σήμα που πρόκειται να μεταδοθεί. Χρησιμοποιείται πάντα σε όλα τα είδη ψηφιακού εξοπλισμού αναγνώσεως δοκιμών και μετρήσεων. Είτε πρόκειται για ένα ψηφιακό πολύμετρο ή ένα ψηφιακό παλμογράφο ή ακόμη και ένα πεχάμετρο, ένας μετατροπέας A/D είναι ένα σημαντικό και απαραίτητο δικτύωμα.



Εικόνα 3: Μπλοκ διάγραμμα μετατροπέα A/D

Στα πλαίσια της πτυχιακής αυτής εργασίας γίνεται μια προσπάθεια περιληπτικής επισκόπησης των μετατροπέων D/A και A/D. Για το σκοπό αυτό στο επόμενο κεφάλαιο θα γίνει μια αναφορά στις βασικές αρχές μετατροπής των σημάτων από αναλογική μορφή σε ψηφιακή, και το αντίστροφο, μέσα από την παρουσίαση των τύπων των ωμικών κυκλωμάτων που χρησιμοποιούνται στις μετατροπές αυτές. Στη συνέχεια θα παρουσιαστούν οι βασικές αρχές λειτουργίας, οι σημαντικότερες προδιαγραφές απόδοσης, οι διαφορετικοί τύποι και οι εφαρμογές των μετατροπέων αυτών.

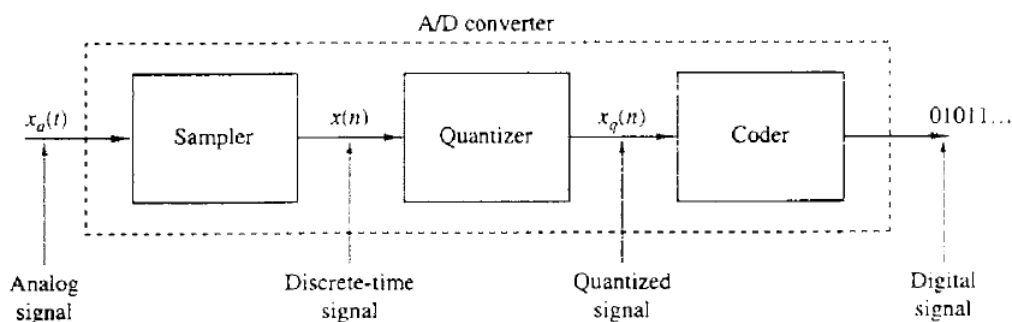
2 Βασικές Αρχές Μετατροπής Σημάτων

2.1 Μετατροπή αναλογικών σημάτων σε ψηφιακά

Η διεργασία της μετατροπής σημάτων δεν παρουσιάζει γενικά την ίδια πολυπλοκότητα, αλλά εξαρτάται από τη φύση του προς μετατροπή σήματος. Γενικότερα είναι πολύ πιο εύκολη η μετατροπή ενός ψηφιακού σήματος σε αναλογικό από ότι το αντίστροφο [5]. Ο λόγος είναι απλός. Τα στάδια μετατροπής ενός αναλογικού σήματος σε ψηφιακό είναι περισσότερα από τα αντίστοιχα στάδια πραγματοποίησης της αντίστροφης μετατροπής.

Η ψηφιοποίηση των αναλογικών σημάτων γίνεται σε τρία στάδια, όπως φαίνεται και στην εικόνα 4:

- **Δειγματοληψία (Sampling):** Αποτελεί τη μετατροπή ενός σήματος συνεχούς χρόνου σε σήμα διακριτού χρόνου μέσω ενός τελεστή παρακράτησης δειγμάτων του σήματος συνεχούς χρόνου, σε τακτά χρονικά διαστήματα. Έτσι, αν $x_a(t)$ είναι η είσοδος στον δειγματολήπτη και η συνάρτηση μεταφοράς του δειγματολήπτη είναι $s(t)$, η έξοδος του θα είναι $x(n) = x_a(t) s(t)$
- **Κβαντοποίηση (Quantization):** Αποτελεί τη μετατροπή ενός σήματος διακριτού χρόνου συνεχούς τιμής σε σήμα διακριτού χρόνου και διακριτής τιμής (ψηφιακό σήμα). Η τιμή κάθε δείγματος αντιπροσωπεύεται από μια τιμή επιλεγμένη από έναν περιορισμένο αριθμό πιθανών τιμών. Η διαφορά ανάμεσα σε ένα μη κβαντισμένο δείγμα $x(n)$ και στην κβαντισμένη έξοδο $x_q(n)$ ονομάζεται σφάλμα κβαντοποίησης
- **Κωδικοποίηση (Coding):** Αποτελεί τη διεργασία στην οποία κάθε διακριτή τιμή $x_q(n)$ αντιπροσωπεύεται από μια δυαδική ακολουθία b bit.



Εικόνα 4: Βασικά στάδια μετατροπής αναλογικού σήματος σε ψηφιακό

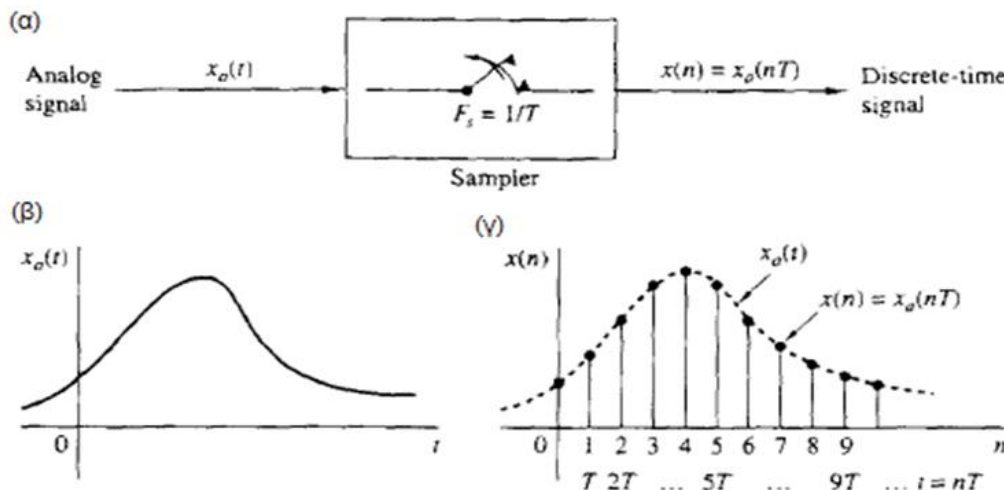
Γενικά, σύμφωνα με τη θεωρία των τηλεπικοινωνιών, η μετατροπή των δεδομένων είναι δυνατή χωρίς καμία απώλεια πληροφοριών, με την προϋπόθεση ότι ισχύει το θεώρημα δειγματοληψίας του Shannon.

Για σήματα με περιορισμένο εύρος συχνοτήτων, το θεώρημα δειγματοληψίας καθορίζει τις συνθήκες για την όσο το δυνατόν καλύτερη δειγματοληψία. Με τον τρόπο αυτό, δεν παρατηρείται απώλεια πληροφοριών αλλά ούτε και παρουσιάζεται εισαγωγή παραμόρφωσης στα σήματα αυτά. Η κβαντοποίηση είναι μια μη αντιστρεπτή και μη αναστρέψιμη διαδικασία, γεγονός που θα σήμαινε παραμόρφωση του σήματος. Αποδεικνύεται ότι το ποσό της παραμόρφωσης εξαρτάται από την ακρίβεια που καθορίζεται από τον αριθμό των bit της μετατροπής ενός αναλογικού σήματος σε ψηφιακό [2].

2.2 Δειγματοληψία αναλογικών σημάτων

Η δειγματοληψία (sampling) ενός αναλογικού σήματος μπορεί να γίνει με πολλούς τρόπους. Ανεξαρτήτως τρόπου, αυτό που έχει μείζονα σημασία είναι το δειγματοληπτημένο σήμα να περιέχει όλες τις πληροφορίες του αρχικού αναλογικού. Στη συνέχεια της ενότητας θα παρουσιαστούν οι προϋποθέσεις κάτω από τις οποίες κάτι τέτοιο είναι εφικτό [2].

Έστω σήμα δειγματοληψίας $s(t)$ με μοναδιαίο πλάτος, διάρκεια dt και περίοδο δειγματοληψίας T_s που προκύπτει από το δικτύωμα δειγματοληψίας της εικόνας 5(α). Η είσοδος του δειγματολήπτη είναι το αναλογικό σήμα $x_a(t)$ (Εικ.5(β)). Έστω ότι το σήμα αυτό καταλαμβάνει περιοχή συχνοτήτων από $f_L = 0\text{Hz}$ έως f_M . Στην έξοδο του δειγματολήπτη εμφανίζεται η παλμοσειρά $x(n) = x_a(nT_s) = x_a(t)s(t)$ (Εικ.5γ), όπου n ακέραιος που καθορίζει τον αριθμό των δειγμάτων. Το πλάτος του κάθε δείγματος της παλμοσειράς αυτής είναι ίσο με το πλάτος του αναλογικού σήματος την αντίστοιχη χρονική στιγμή.



Εικόνα 5: Δειγματοληψία αναλογικού σήματος

Η παλμοσειρά $s(t)$ είναι περιοδική συνάρτηση του χρόνου και για το λόγο αυτό μπορεί να περιγραφεί από το ανάπτυγμα Fourier:

$$s(t) = \frac{dt}{T_s} + 2 \frac{dt}{T_s} \left[\cos 2\pi \frac{t}{T_s} + \cos 4\pi \frac{t}{T_s} + \dots \right] \quad (2.1)$$

Για την περίπτωση που είναι $T_s = 1/2 f_M$, το γινόμενο $x_a(t)s(t)$ είναι:

$$x_a(t)s(t) = \frac{dt}{T_s} x_a(t) + 2 \frac{dt}{T_s} \left[x_a(t) \cos 2\pi(2f_M)t + x_a(t) \cos 2\pi(4f_M)t + \dots \right] \quad (2.2)$$

Παρατηρώντας τη σειρά αυτή, γίνεται σαφές ότι ο πρώτος όρος της είναι το σήμα εισόδου $x_a(t)$. Ο δεύτερος όρος είναι το γινόμενο του $x_a(t)$ και ενός συνημίτονου συχνότητας $2f_M$. Το γινόμενο αυτό όπως και κάθε γινόμενο του είδους αυτού, συνεπάγεται την εμφάνιση αμφιπλευρικού σήματος, με συμπιεσμένο φέρον συχνότητας $2f_M$. Κατά τον ίδιο τρόπο, οι διαδοχικοί όροι που ακολουθούν, είναι αμφιπλευρικά σήματα με συμπιεσμένο φέρον συχνότητας $4f_M, 6f_M, \dots$ κτλ.

Από τα παραπάνω, προκύπτει ότι η διαφορά μεταξύ του άνω (ή κάτω) ορίου μιας φασματικής ζώνης και του επόμενου (ή προηγούμενου) φέροντος, είναι f_M , και ότι η απόσταση μεταξύ δύο διαδοχικών φερόντων είναι $2f_M$. Με λίγα λόγια, αυτό σημαίνει ότι όταν έχουμε $T_s = 1/2 f_M$, τα φάσματα που προκύπτουν, εφάπτονται οριακά μεταξύ τους. Για να μην υπάρχει κίνδυνος επικάλυψης (γεγονός που θα σήμαινε απώλεια πληροφοριών) θα πρέπει με βάση τη σχέση (1.2) να ισχύει:

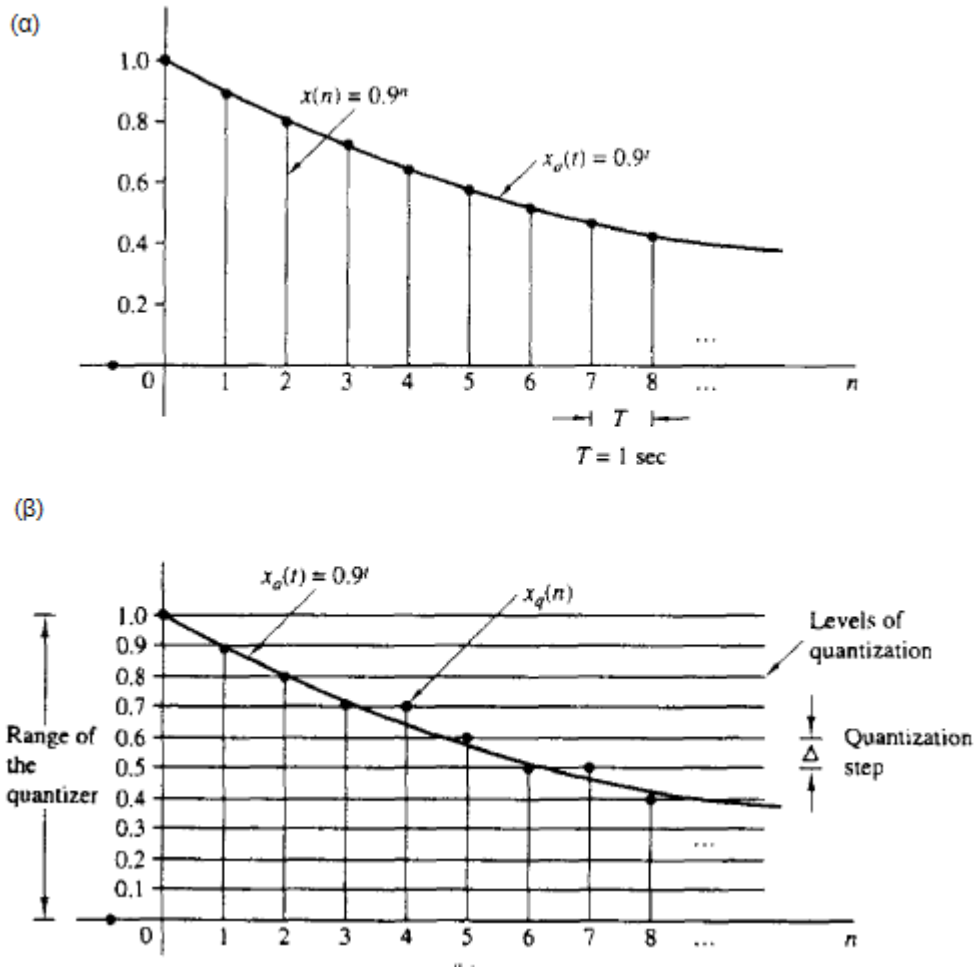
$$T_s \leq \frac{1}{2} f_M \quad \text{ή} \quad F_s \geq 2f_M \quad (2.3)$$

Η σχέση (1.3) αποτελεί βασικό κριτήριο για τη δειγματοληψία σημάτων χωρίς απώλεια πληροφοριών και είναι γνωστή ως θεώρημα δειγματοληψίας ή θεώρημα του Shannon.

2.3 Κβαντοποίηση συνεχόμενων σημάτων

Όπως είναι γνωστό ένα αναλογικό σήμα μπορεί να πάρει οποιαδήποτε τιμή μέσα στην περιοχή τιμών πλάτους στην οποία ορίζεται. Μετά τη δειγματοληψία, το πεδίο τιμών των δειγμάτων είναι διακριτό, όσον αφορά τις τιμές στο πεδίο του χρόνου, εξακολουθεί όμως να είναι συνεχές, όσον αφορά τις τιμές στο πεδίο του πλάτους. Με τη κβαντοποίηση, γίνεται προσπάθεια ώστε κάθε δείγμα να κβαντοποιείται μετατρέποντας την τιμή του σε μια στάθμη πλάτους, μέσα από έναν πεπερασμένο αριθμό καθορισμένων στάθμεων.

Έστω το σήμα $x(n) = 0,9^n$, με $n \geq 0$ και συχνότητα δειγματοληψίας $F_s = 1 \text{ Hz}$ (Εικ. 6(α)). Από την εικόνα αυτή είναι προφανές ότι η τιμή των δειγμάτων είναι η ίδια με την τιμή του αρχικού αναλογικού σήματος, τις αντίστοιχες χρονικές στιγμές. Διαιρώντας την περιοχή τιμών πλάτους του αναλογικού σήματος σε ένα σταθερό αριθμό επιτρεπτών τιμών πλάτους και αναγάγοντας την τιμή πλάτους του κάθε δείγματος στην πλησιέστερη επιτρεπτή τιμή με το κριτήριο της στρογγυλοποίησης, το αποτέλεσμα θα είναι μια βηματική κυματομορφή που θα μοιάζει στην δειγματοληπτημένη, αλλά που δεν θα είναι ακριβές αντίγραφο της, επειδή βασίζεται στις επιτρεπτές τιμές δειγματοληψίας και όχι στις πραγματικές τιμές της πρότυπης κυματομορφής (Εικ. 6(β)).



Εικόνα 6: Γραφική απεικόνιση της διαδικασίας της κβαντοποίησης

Οι επιτρεπτές τιμές πλάτους του κβαντισμένου σήματος ονομάζονται στάθμες κβαντοποίησης ενώ η απόσταση Δ ανάμεσα σε δύο διαδοχικές στάθμες κβαντοποίησης ονομάζεται βήμα κβαντοποίησης ή ανάλυση (resolution). Κατά την κβαντοποίηση του δειγματοληπτημένου σήματος εισέρχεται ένα σφάλμα που ορίζεται ως η διαφορά της κβαντισμένης τιμής πλάτους με την πραγματική τιμή πλάτους του δείγματος. Το σφάλμα αυτό ονομάζεται σφάλμα κβαντοποίησης ή θόρυβος κβαντοποίησης.

Με βάση τους παραπάνω ορισμούς, για ένα σήμα $x(n)$ η σειρά των κβαντοποιημένων δειγμάτων στην έξοδο του κβαντοποιητή είναι $x_q(n)$ και το σφάλμα κβαντοποίησης $e_q(n)$ δίνεται από τον τύπο:

$$e_q(n) = x_q(n) - x(n) \quad (2.4)$$

Με δεδομένο ότι η κλίμακα πλάτους παραμένει σταθερή, η οποιαδήποτε αύξηση του αριθμού των στάθμων κβαντοποίησης έχει ως αποτέλεσμα τη μείωση του βήματος κβαντοποίησης. Με αυτόν τον τρόπο, μειώνεται το σφάλμα κβαντοποίησης και επομένως αυξάνεται η ακρίβεια κβαντοποίησης.

Θεωρητικά, η κβαντοποίηση των αναλογικών σημάτων έχει πάντα ως αποτέλεσμα την απώλεια πληροφοριών λόγω της στρογγυλοποίησης που γίνεται. Στην πράξη η

κβαντοποίηση είναι μια μη ανάστροφη και μη αντιστρεπτή διεργασία, αφού όλα τα δείγματα που έχουν απόσταση μικρότερη από $\Delta/2$ από ένα συγκεκριμένο επίπεδο στάθμης, θεωρούνται ότι έχουν την ίδια τιμή.

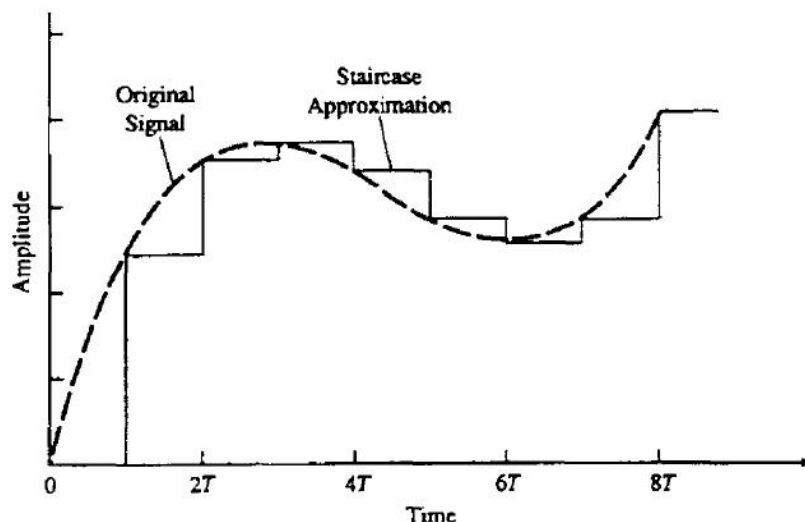
2.4 Κωδικοποίηση των κβαντισμένων δειγμάτων

Η διαδικασία της κωδικοποίησης είναι η αντιστοίχιση μιας μοναδικής δυαδικής ψηφιακής λέξης σε κάθε στάθμη κβαντοποίησης. Αν έχουμε L στάθμες τότε χρειαζόμαστε τουλάχιστον L διαφορετικούς δυαδικούς αριθμούς. Με μια λέξη μήκους b bits, μπορούν να δημιουργηθούν 2^b διαφορετικοί δυαδικοί αριθμοί. Έτσι θα πρέπει να ισχύει ότι: $2^b \geq L$, ή ισοδύναμα, $b \geq \log_2 L$.

Η παραπάνω σχέση, υποδηλώνει ότι για μεγαλύτερο αριθμό στάθμων κβαντοποίησης απαιτούνται δυαδικές λέξεις με μεγαλύτερο αριθμό bit. Με τον τρόπο αυτό επιτυγχάνεται μικρότερο πλάτος θορύβου κβαντοποίησης με υψηλότερο όμως κόστος κατασκευής του δικτύωματος.

2.5 Μετατροπή ψηφιακών σημάτων σε αναλογικά

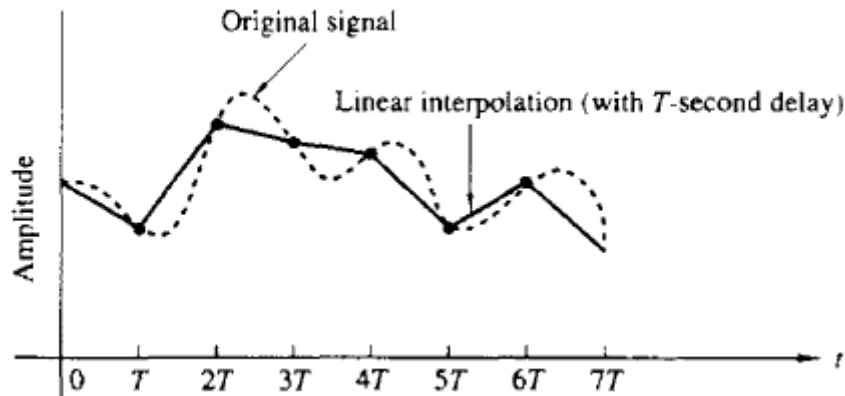
Όπως αναφέρθηκε και στην πρώτη ενότητα του κεφαλαίου, η μετατροπή ενός ψηφιακού σήματος σε αναλογικό είναι πιο εύκολη διαδικασία από την αντίστροφη. Μια μορφή D/A μετατροπής παρουσιάζεται στην εικόνα 7, όπου φαίνεται η προσέγγιση συγκράτησης μηδενικής τάξης (zero-order-hold - ZOH) ή προσέγγιση κλίμακας. Άλλες προσεγγίσεις αποτελούν η γραμμική παρεμβολή (linear interpolation), στην οποία γίνεται γραμμική σύνδεση δύο διαδοχικών δειγμάτων, η τετραγωνική παρεμβολή (quadratic interpolation) στην οποία δημιουργείται ένα τετράγωνο κάθε τρία διαδοχικά δείγματα, κ.ο.κ.



Εικόνα 7: Μετατροπή D/A με χρήση συγκράτησης μηδενικής τάξης

Για σήματα που έχουν ένα πεπερασμένο εύρος ζώνης, η βέλτιστη προσέγγιση παρεμβολής καθορίζεται από το θεώρημα δειγματοληψίας. Ωστόσο, αυτός ο τύπος παρεμβολής είναι υπερβολικά περίπλοκος και ως εκ τούτου ανέφικτος. Από

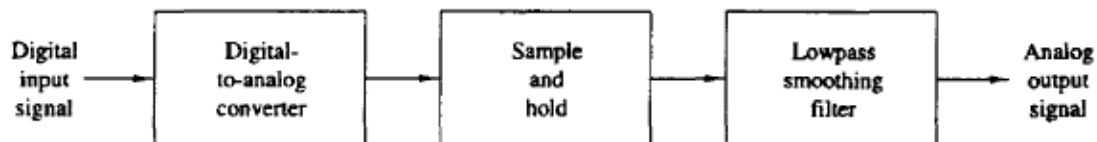
πρακτικής άποψης, ο απλούστερος D/A μετατροπέας είναι αυτός της προσέγγισης zero-order-hold (ZOH), στον οποίο η τιμή ενός δείγματος απλά κρατείται σταθερή μέχρι την λήψη του επόμενου δείγματος. Πρόσθετη βελτίωση μπορεί να ληφθεί με τη χρήση γραμμικής παρεμβολής όπως φαίνεται στην εικόνα 8, στην οποία διαδοχικά δείγματα συνδέονται με τμήματα ευθειών. Καλύτερη ακόμα παρεμβολή μπορεί να επιτευχθεί με χρήση πιο προηγμένων τεχνικών παρεμβολής ανώτερης τάξης. Κάποιες από τις προσεγγίσεις συγκράτησης και παρεμβολής θα αναλυθούν σε επόμενες ενότητες.



Εικόνα 8: Βελτίωση μετατροπής D/A με χρήση γραμμικής παρεμβολής

Σε γενικές γραμμές πάντως, γεγονός είναι ότι η έξοδος ενός κυκλώματος μετατροπής ψηφιακού σήματος σε αναλογικό είναι μια ακολουθία σταθερών τιμών κατά τμήματα ή ορθογώνιους παλμούς, κάτι που προκαλεί πολλαπλές αρμονικές πάνω από τη συχνότητα Nyquist. Συνήθως, για να αποφευχθεί το φαινόμενο της αναδίπλωσης συχνοτήτων κατά τη δειγματοληψία, οι αρμονικές αυτές αφαιρούνται με ένα βαθυπερατό φίλτρο (χαμηλής διέλευσης συχνοτήτων) που ενεργεί ως φίλτρο ανακατασκευής του αναλογικού σήματος σε εφαρμογές που το απαιτούν.

Οι τεχνικές που θα περιγραφούν στις επόμενες ενότητες ενσωματώνονται εύκολα στο σχεδιασμό των πρακτικών μετατροπέων D/A για την ανακατασκευή αναλογικών σημάτων από ψηφιακά.



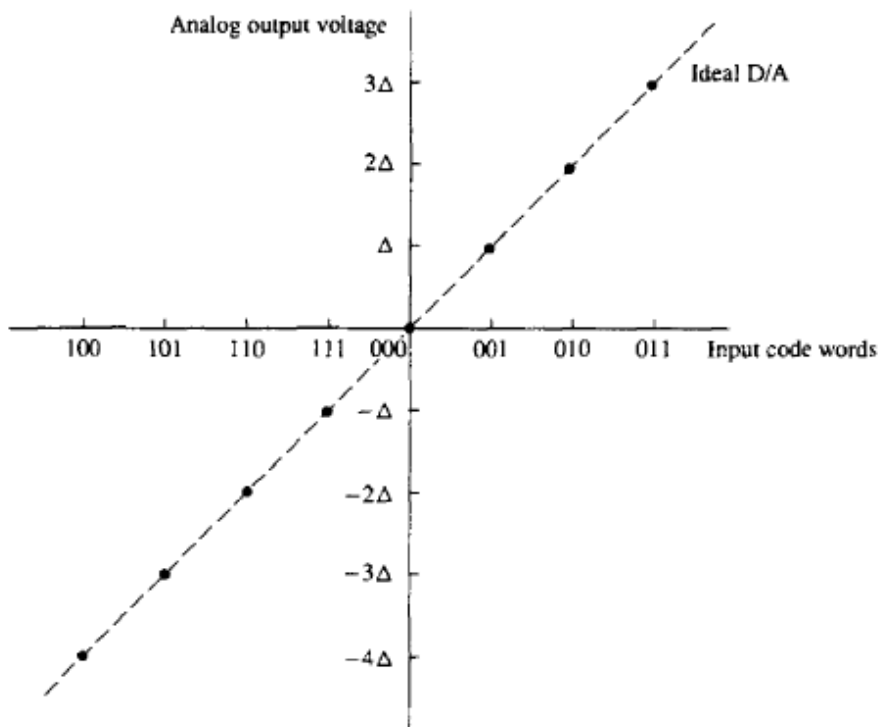
Εικόνα 9: Μπλοκ διάγραμμα μετατροπής ψηφιακού σήματος σε αναλογικό με χρήση κυκλώματος S/H

2.6 Κύκλωμα δειγματοληψίας και συγκράτησης

Στην πράξη, η μετατροπή D/A πραγματοποιείται συνήθως με συνδυασμό ενός μετατροπέα D/A και ενός κυκλώματος δειγματοληψίας και συγκράτησης (sample-

and-hold - S/H), η έξοδος του οποίου οδηγείται σε ένα φίλτρο χαμηλής διέλευσης (εξομάλυνσης), όπως φαίνεται στην εικόνα 9.

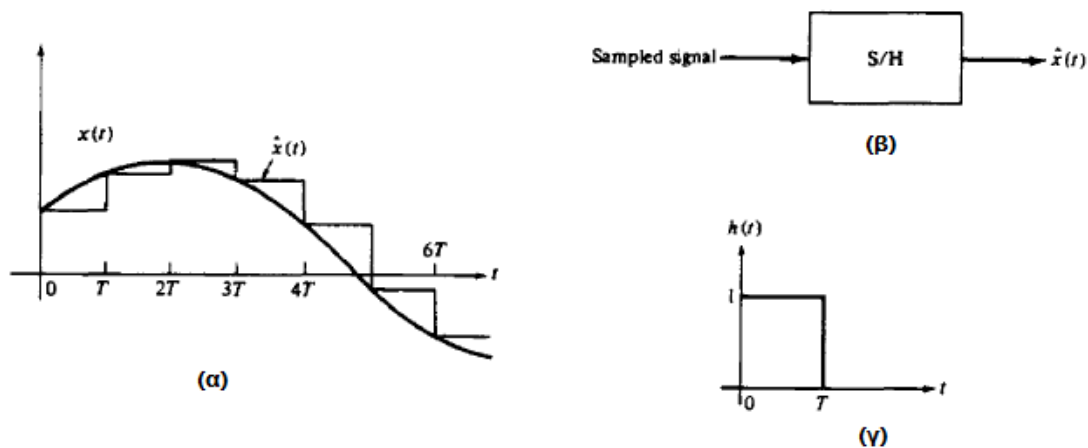
Ο μετατροπέας D/A δέχεται στην είσοδό του, ηλεκτρικά σήματα που αντιστοιχούν σε δυαδικές λέξεις και παράγει τάσεις εξόδου ή ρεύμα που είναι ανάλογα με τις τιμές των λέξεων αυτών. Στην ιδανική περίπτωση, η χαρακτηριστική εισόδου-εξόδου είναι αυτή που παρουσιάζεται στην εικόνα 10 για ένα διπολικό σήμα 3-bit. Η γραμμή που συνδέει τις τελείες είναι μια ευθεία γραμμή που περνάει από την αρχή των αξόνων. Στην πράξη όμως, η χαρακτηριστική αυτή των μετατροπέων D/A μπορεί να αποκλίνει από την ιδανική. Μερικές από τις τυπικές αποκλίσεις από την ιδανική χαρακτηριστική εισόδου-εξόδου αποτελούν τα σφάλματα αντιστάθμισης (offset errors), τα σφάλματα κέρδους και η μη γραμμικότητα, προδιαγραφές των μετατροπέων D/A που θα εξεταστούν λεπτομερέστερα στο επόμενο κεφάλαιο.



Εικόνα 10: Ιδανική χαρακτηριστική μετατροπής D/A

Μια σημαντική παράμετρος ενός μετατροπέα D/A είναι ο χρόνος αποκατάστασης (settling time), ο οποίος ορίζεται ως ο χρόνος που χρειάζεται η έξοδος του μετατροπέα να φθάσει και να παραμείνει σε ένα δεδομένο όριο τιμών (συνήθως, $\pm 1/2$ LSB) της τελικής τιμής, μετά την εφαρμογή ενός ψηφιακού σήματος στην είσοδο. Συχνά, η εφαρμογή ενός ψηφιακού σήματος στην είσοδο έχει ως αποτέλεσμα την εμφάνιση ενός σήματος με παροδικά υψηλό πλάτος, που ονομάζεται «δυσλειτουργία» (glitch). Η «δυσλειτουργία» αυτή εμφανίζεται ιδιαίτερα στην περίπτωση που δύο διαδοχικοί παλμοί του ψηφιακού σήματος εισόδου διαφέρουν κατά πολλά bit. Ο συνήθης τρόπος για να διορθωθεί αυτό το πρόβλημα είναι να χρησιμοποιηθεί ένα κύκλωμα S/H, ένα κύκλωμα που έχει σχεδιαστεί για να κρατήσει την έξοδο του μετατροπέα D/A σταθερή στην προηγούμενη τιμή εξόδου μέχρι το νέο δείγμα στην

έξοδο του D/A να φτάσει στην κατάσταση ηρεμίας, τιμή της οποίας κρατά ως δείγμα για το επόμενο διάστημα δειγματοληψίας. Με τον τρόπο αυτό, η έξοδος του S/H προσεγγίζει το αναλογικό σήμα και αποτελείται από μια σειρά ορθογώνιων παλμών των οποίων το ύψος είναι ίσο με την αντίστοιχη τιμή του παλμού σήματος. Στην εικόνα 11(α) απεικονίζεται η έξοδος ενός κυκλώματος δειγματοληψίας και συγκράτησης ως προσέγγιση του αναλογικού σήματος $x(t)$. Όπως φαίνεται στην εικόνα αυτή, η προσέγγιση, που συμβολίζεται ως $\hat{x}(t)$, είναι βασικά μια κλιμακωτή συνάρτηση που παίρνει το δείγμα σήματος από τον μετατροπέα D/A και το κρατά για T δευτερόλεπτα. Με την έλευση του επόμενου δείγματος, μεταβαίνει στην επόμενη τιμή και την κρατά για άλλα T δευτερόλεπτα, και ούτω καθεξής.



Εικόνα 11: (α) Προσέγγιση αναλογικού σήματος με κλιμακωτή συνάρτηση. (β) Αναπαράσταση γραμμικού φίλτρου. (γ) Κρουστική απόκριση δικτύωματος S/H

Αν θεωρηθεί ως γραμμικό φίλτρο (Εικ. 11(β)), το κύκλωμα δειγματοληψίας και συγκράτησης, έχει την ακόλουθη κρουστική απόκριση $h(t)$, όπως φαίνεται και στην εικόνα 11(γ):

$$h(t) = \begin{cases} 1, & 0 \leq t \leq T \\ 0, & \text{διαφορετικά} \end{cases} \quad (2.5)$$

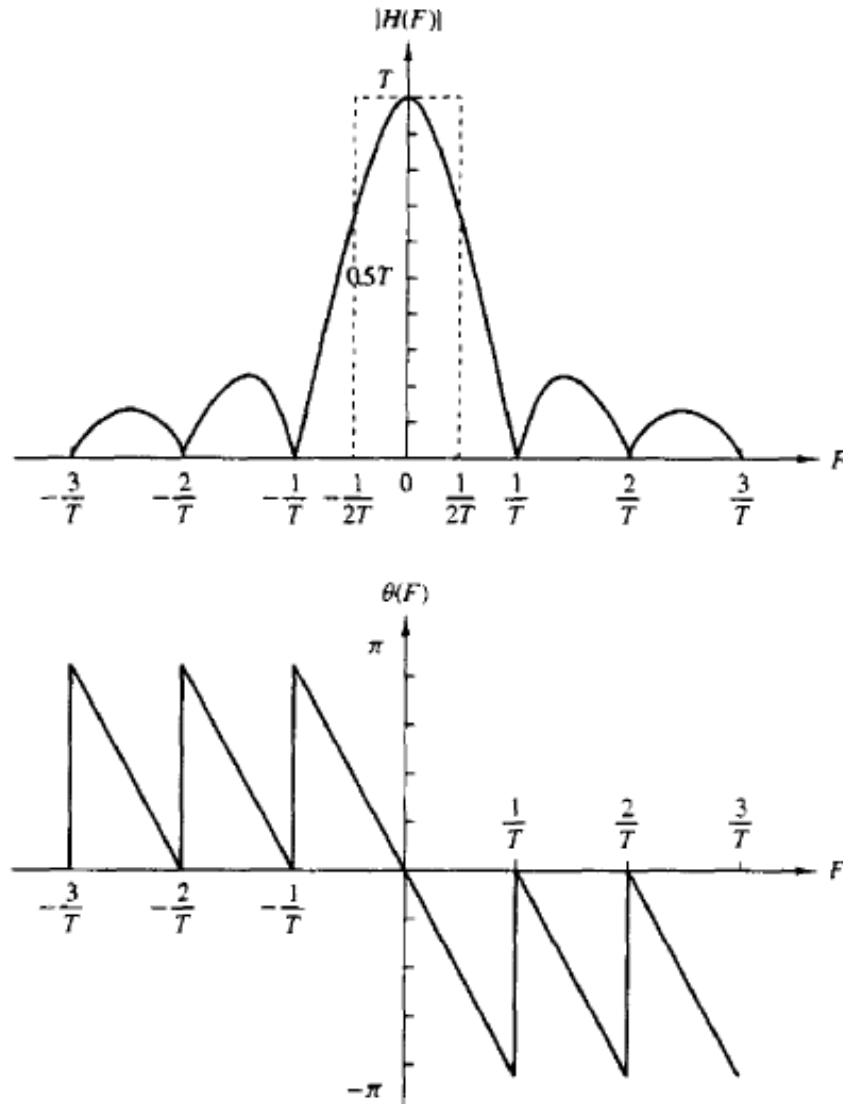
Η αντίστοιχη απόκριση συχνότητας είναι η εξής:

$$H(F) = \int_{-\infty}^{\infty} h(t)e^{-j2\pi Ft} dt = \int_0^T e^{-j2\pi Ft} dt = T \left(\frac{\sin \pi FT}{\pi FT} \right) e^{-j2\pi Ft} \quad (2.6)$$

Οι αποκρίσεις πλάτους $H(F)$ και φάσης της $\Theta(F)$ απεικονίζονται στην εικόνα 12. Για σύγκριση, στην απόκριση πλάτους παρουσιάζεται με διάστικτη γραμμή και η απόκριση του ιδανικού μετατροπέα.

Από τις χαρακτηριστικές αυτές, είναι προφανές ότι λόγω των απότομων μεταβάσεων της κρουστικής απόκρισης $h(t)$, το κύκλωμα S/H δεν διαθέτει απότομη χαρακτηριστική απόκρισης συχνότητας αποκοπής και κατά συνέπεια, στην έξοδό του ενδέχεται να εμφανίζονται ανεπιθύμητες συνιστώσες σημάτων αναδίπλωσης (aliasing). Το φαινόμενο της αναδίπλωσης εμφανίζεται για συχνότητες μεγαλύτερες

της $F_s/2$. Το πρόβλημα αυτό διορθώνεται με χρήση ενός βαθυπερατού φίλτρου εξομάλυνσης (Εικ. 9) με συχνότητα αποκοπής την $F_s/2$.



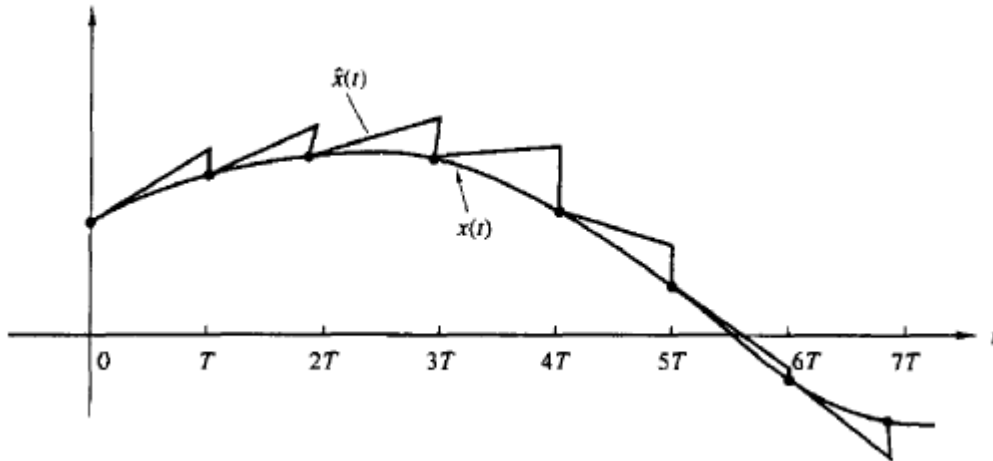
Εικόνα 12: Χαρακτηριστικές απόκρισης συχνότητας του δικτυώματος S/H

2.7 Κύκλωμα συγκράτησης πρώτης τάξης

Ένα κύκλωμα συγκράτησης μηδενικής τάξης προσεγγίζει την $x(t)$ με ευθύγραμμα τμήματα που έχουν μια κλίση η οποία καθορίζεται από το τρέχον δείγμα $x(nT)$ και το προηγούμενο δείγμα $x(nT-T)$. Μια απεικόνιση αυτής της τεχνικής ανακατασκευής σήματος δίνεται στην εικόνα 13.

Η μαθηματική σχέση μεταξύ των δειγμάτων εισόδου και της κυματομορφής εξόδου του κυκλώματος είναι η εξής:

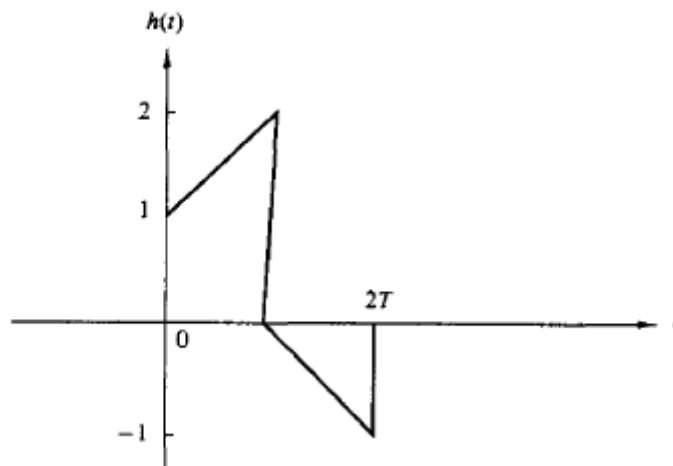
$$\hat{x}(t) = x(nT) + \frac{x(nT) - x(nT-T)}{T}(t - nT), \quad nT \leq t \leq (n+1)T \quad (2.7)$$



Εικόνα 13: Ανακατασκευή σήματος με κύκλωμα συγκράτησης πρώτης τάξης

Αν θεωρηθεί ως γραμμικό φίλτρο, το κύκλωμα συγκράτησης πρώτης τάξης, έχει την ακόλουθη κρουστική απόκριση $h(t)$, όπως φαίνεται και στην εικόνα 14:

$$h(t) = \begin{cases} 1 + \frac{t}{T}, & 0 \leq t \leq T \\ 1 - \frac{t}{T}, & T \leq t \leq 2T \\ 0, & \text{διαφορετικά} \end{cases} \quad (2.8)$$



Εικόνα 14: Κρουστική απόκριση κυκλώματος συγκράτησης πρώτης τάξης

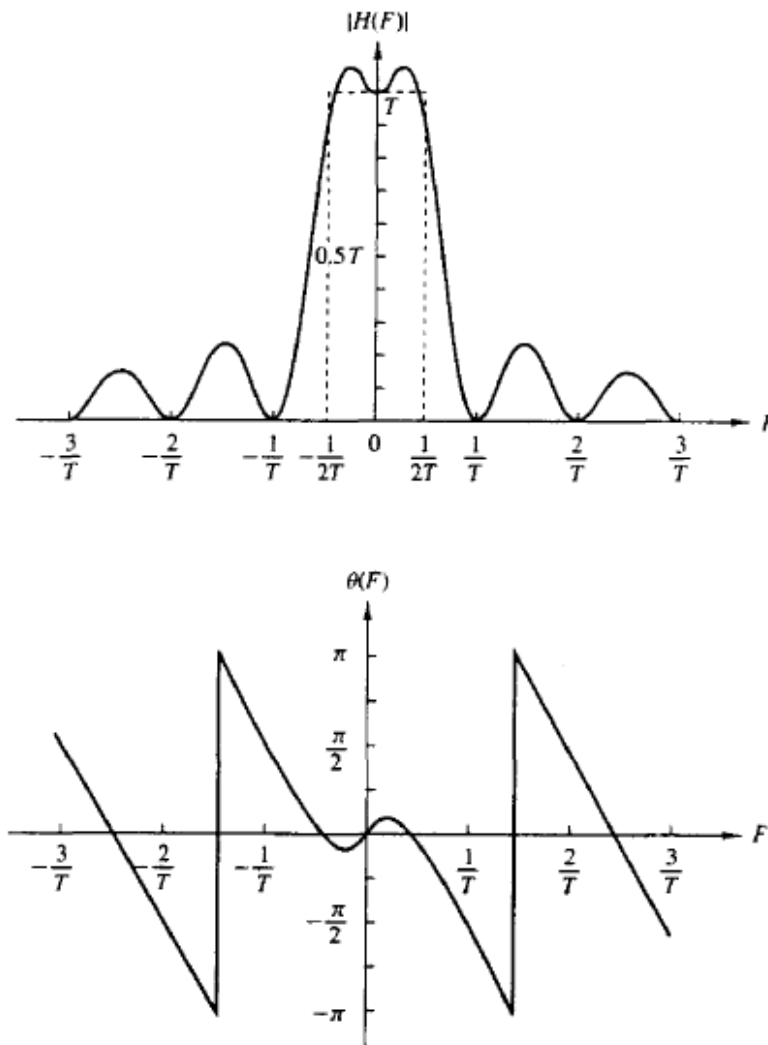
Ο μετασχηματισμός Fourier της $h(t)$ που δίνει την απόκριση συχνότητας της είναι ο εξής:

$$H(F) = T(1 + 4\pi F^2 T^2)^{1/2} \left(\frac{\sin \pi FT}{\pi FT} \right)^2 e^{j\Theta(F)} \quad (2.9)$$

όπου η φάση $\Theta(F)$ είναι:

$$\Theta(F) = -\pi FT + \tan^{-1} 2\pi FT \quad (2.10)$$

Οι παραπάνω χαρακτηριστικές απόκρισης συχνότητας, πλάτους $H(F)$ και φάσης $\Theta(F)$, παρουσιάζονται γραφικά στην εικόνα 15.



Εικόνα 15: Χαρακτηριστικές απόκρισης συχνότητας του κυκλώματος συγκράτησης πρώτης τάξης

Παρατηρώντας την χαρακτηριστική πλάτους στην εικόνα 15, γίνεται φανερό ότι και η τεχνική αυτή ανακατασκευής του αναλογικού σήματος περιέχει παραμόρφωση λόγω της ύπαρξης ανεπιθύμητων συνιστωσών συχνότητας πέραν της $F_s/2$. Για το λόγο αυτό, η ύπαρξη ενός βαθυπερατού φίλτρου εξομάλυνσης με συχνότητα αποκοπής την $F_s/2$, είναι απαραίτητη.

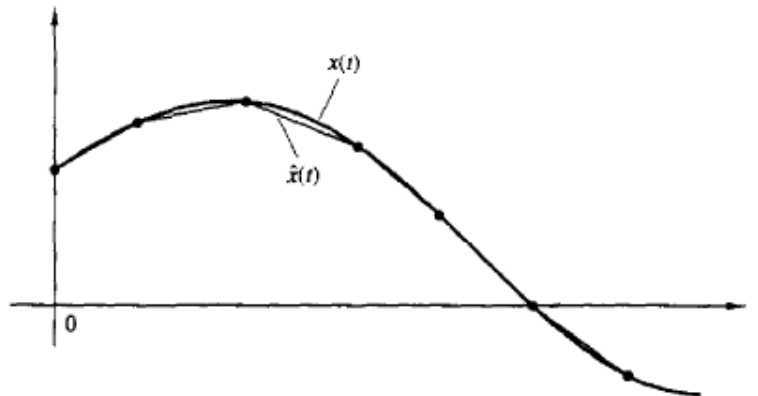
2.8 Γραμμική παρεμβολή με καθυστέρηση

Η τεχνική της συγκράτησης πρώτης τάξης επιτυγχάνει ανακατασκευή σήματος μέσω του υπολογισμού της κλίσης της ευθείας που βασίζεται στο τρέχον δείγμα $x(nT)$ και το προϋγούμενο δείγμα $x(nT-T)$ του σήματος. Στην πραγματικότητα, η τεχνική αυτή προεκτείνει γραμμικά ή προσπαθεί να προβλέψει γραμμικά το επόμενο δείγμα του σήματος με βάση τα δείγματα $x(nT)$ και $x(nT-T)$. Κατά συνέπεια, η εκτιμώμενη κυματομορφή σήματος $\hat{x}(t)$ περιέχει άλματα στα σημεία των δειγμάτων.

Τα άλματα στην $\hat{x}(t)$ μπορούν να αποφευχθούν με την εισαγωγή μιας καθυστέρησης διάρκειας ενός δείγματος στην διαδικασία ανακατασκευής. Στη συνέχεια, διαδοχικά σημεία των δειγμάτων μπορούν να συνδεθούν με ευθύγραμμα τμήματα. Έτσι, το προκύπτον σήμα παρεμβολής $\hat{x}(t)$ μπορεί να εκφραστεί ως:

$$\hat{x}(t) = x(nT - T) + \frac{x(nT) - x(nT - T)}{T}(t - nT), \quad nT \leq t \leq (n+1)T \quad (2.11)$$

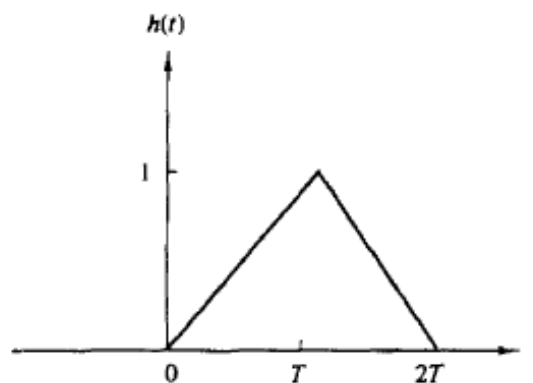
Παρατηρώντας την παραπάνω σχέση, προκύπτει ότι η συνάρτηση $x(t)$ περιλαμβάνει μια καθυστέρηση T δευτερολέπτων ως παρεμβολή του πραγματικού σήματος $x(t)$. Στην εικόνα 16 παρουσιάζεται αυτή η τεχνική γραμμικής παρεμβολής.



Εικόνα 16: Γραμμική παρεμβολή του σήματος $x(t)$ με καθυστέρηση T δευτερολέπτων

Αν θεωρηθεί ως γραμμικό φίλτρο, το κύκλωμα γραμμικής παρεμβολής με καθυστέρηση T δευτερολέπτων έχει την ακόλουθη κρουστική απόκριση $h(t)$, όπως φαίνεται και στην εικόνα 17:

$$h(t) = \begin{cases} \frac{t}{T}, & 0 \leq t \leq T \\ 2 - \frac{t}{T}, & T \leq t \leq 2T \\ 0, & \text{διαφορετικά} \end{cases} \quad (2.12)$$

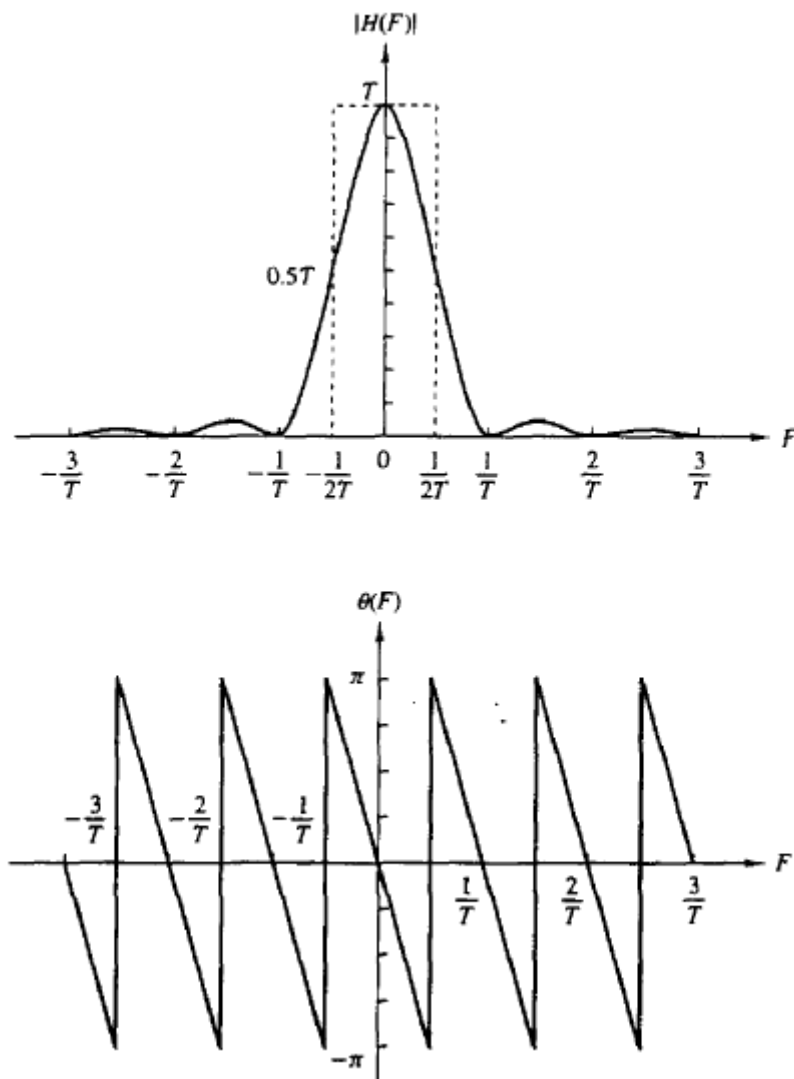


Εικόνα 17: Κρουστική απόκριση κυκλώματος γραμμικής παρεμβολής με καθυστέρηση

Η αντίστοιχη απόκριση συχνότητας είναι η εξής:

$$H(F) = \int_0^T \frac{t}{T} e^{-j2\pi Ft} dt + \int_T^{2T} \left(2 - \frac{t}{T}\right) e^{-j2\pi Ft} dt = T \left(\frac{\sin \pi FT}{\pi FT}\right)^2 e^{-j2\pi Ft} \quad (2.13)$$

Στην εικόνα 18 παρουσιάζονται αντίστοιχα οι χαρακτηριστικές πλάτους $H(F)$ και φάσης $\Theta(F)$ της απόκρισης αυτής. Παρατηρώντας τις χαρακτηριστικές αυτές είναι προφανές ότι η χαρακτηριστική πλάτους έχει απότομη κλίση και περιέχει μικρούς πλευρικούς λοβούς πέρα από τη συχνότητα δειγματοληψίας F_s . Επιπλέον, η χαρακτηριστική φάσης είναι γραμμική λόγω της καθυστέρησης T . Τοποθετώντας ένα φίλτρο χαμηλής διέλευσης με συχνότητα αποκοπής $F_s/2$ στην έξοδο του κυκλώματος γραμμικής παρεμβολής, οι συνιστώσες υψηλής συχνότητας της $\hat{x}(t)$ μπορούν να μειωθούν περαιτέρω.



Εικόνα 18: Χαρακτηριστικές απόκρισης συχνότητας του κυκλώματος γραμμικής παρεμβολής με καθυστέρηση

3 Μετατροπείς D/A

3.1 Βασικοί τύποι μετατροπέων D/A

Ένας μετατροπέας D/A λαμβάνει ψηφιακά δεδομένα στην είσοδο του και τα μετατρέπει σε αναλογική τάση ή ρεύμα που είναι ανάλογα προς το σταθμισμένο άθροισμα των ψηφιακών εισόδων [3]. Στην αρχιτεκτονική σχεδίαση των μετατροπέων D/A χρησιμοποιούνται δύο βασικά ωμικά κυκλώματα [4]:

- δικτύωμα απλού διαιρέτη αντιστάσεων
- δικτύωμα δυαδικού ladder

Στην ενότητα αυτή εξηγείται εν συντομία πώς τα διαφορετικά bit των δεδομένων ψηφιακής εισόδου των δικτυωμάτων αυτών συνεισφέρουν διαφορετικά ποσοστά στη συνολική αναλογική έξοδο (τάση ή ρεύμα), με το LSB να έχει το μικρότερο και το MSB το μεγαλύτερο βάρος.

3.1.1 Μετατροπέας D/A απλού διαιρέτη αντιστάσεων

Απλά ωμικά κυκλώματα μπορούν να χρησιμοποιηθούν για τη μετατροπή μιας ψηφιακής εισόδου σε ισοδύναμη αναλογική έξοδο [4]. Η εικόνα 19 δείχνει ένα τέτοιο κύκλωμα αντιστάσεων που μπορεί να μετατρέψει μια ψηφιακή είσοδο των 3 bit σε αναλογική έξοδο. Το κύκλωμα αυτό, ωστόσο, μπορεί να επεκταθεί περαιτέρω για να μπορέσει να πραγματοποιήσει μετατροπή ψηφιακού σήματος σε αναλογικό, για ψηφιακά δεδομένα με μεγαλύτερο αριθμό bit. Στο κύκλωμα της εικόνας 19, εάν η R_L είναι πολύ μεγαλύτερη από την R , τότε με τη βοήθεια απλών τύπων της ηλεκτροτεχνίας μπορεί να αποδειχθεί εύκολα ότι η αναλογική έξοδος τάσης δίνεται από την σχέση

$$\begin{aligned} V_A &= \frac{[V_1/R] + [V_2/(R/2)] + [V_3/(R/4)]}{[1/R] + [1/(R/2)] + [1/(R/4)]} \\ &= \frac{[V_1/R] + [2V_2/R] + [4V_3/R]}{[1/R] + [2/R] + [4/R]} \\ &= \frac{V_1 + 2V_2 + 4V_3}{7} \end{aligned} \quad (3.1)$$

που μπορεί να εκφραστεί και ως εξής

$$V_A = \frac{2^0 V_1 + 2^1 V_2 + 2^2 V_3}{2^3 - 1} \quad (3.2)$$

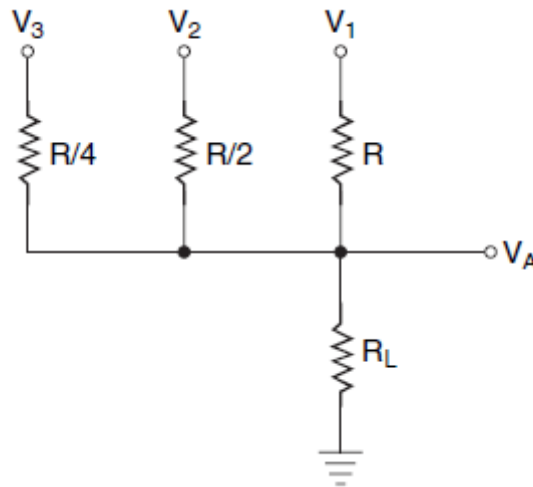
Στην γενικευμένη περίπτωση που χρησιμοποιείται ένας μετατροπέας D/A των n bit, η σχέση (3.2) διαμορφώνεται ως εξής

$$V_A = \frac{2^0 V_1 + 2^1 V_2 + 2^2 V_3 + \dots + 2^{n-1} V_n}{2^n - 1} \quad (3.3)$$

Στη σχέση (3.3), αν $V_1=V_2=\dots=V_n=V$, τότε ένα λογικό '1' στη θέση LSB θα είχε συνεισφορά $V/(2^n-1)$ στην αναλογική έξοδο ενώ ένα λογικό '1' στην αμέσως υψηλότερη θέση bit θα είχε συνεισφορά $2V/(2^n-1)$ στην έξοδο αυτή. Αναλογικά, οι συνεισφορές των επόμενων διαδοχικών bit, στην περίπτωση εμφάνισης λογικού '1', είναι $4V/(2^n-1)$, $8V/(2^n-1)$, $16V/(2^n-1)$ και ούτω κάθε εξής. Αυτό σημαίνει ότι η εμφάνιση κάποιου λογικού '1' στην εκάστοτε ψηφιακή θέση έχει διπλάσια συνεισφορά στην αναλογική έξοδο σε σχέση με την αμέσως χαμηλότερη και τη μισή συνεισφορά στην αναλογική έξοδο σε σχέση με την αμέσως υψηλότερη θέση. Η εμφάνιση λογικού '1' σε όλες τις ψηφιακές θέσεις εισόδου, συνεπάγεται μια αναλογική έξοδο που δίνεται από τη σχέση

$$V_A = \frac{V(2^0 + 2^1 + 2^2 + \dots + 2^{n-1})}{2^n - 1} = V \quad (3.4)$$

Στην περίπτωση που όλες οι ψηφιακές εισόδου βρίσκονται σε ψηφιακή κατάσταση λογικού '0', η αναλογική τάση εξόδου είναι $V_A=0$. Επομένως, η αναλογική τάση εξόδου του απλού διαιρέτη αντιστάσεων ποικίλει από 0 έως V Volt, ανάλογα με την μεταβολή της τιμής της εισόδου, η οποία μπορεί να ποικίλει από κατάσταση λογικού '0' σε κατάσταση λογικού '1' σε όλες τις εισόδους.



Εικόνα 19: Μετατροπέας D/A απλού διαιρέτη αντιστάσεων

3.1.2 Μετατροπέας D/A δυαδικού ladder

Το απλό δικτύωμα ωμικού διαιρέτη, που παρουσιάστηκε στην προηγούμενη υποενότητα, εμφανίζει αρκετά μειονεκτήματα, από τα οποία τα δύο πιο σοβαρά είναι τα εξής [6]:

- Οι αντιστάτες που αποτελούν την κυκλωματική διάταξη θα πρέπει να είναι διαφορετικής τιμής. Με δεδομένο ότι τα κυκλώματα αυτά χρησιμοποιούν αντιστάσεις ακριβείας, η προστιθέμενη δαπάνη τα καθιστά μη ελκυστικά

- Η αντίσταση που χρησιμοποιείται για το σημαντικότερο bit (MSB) διαρρέεται από πολύ μεγαλύτερο ρεύμα σε σύγκριση με την αντίσταση του LSB. Για παράδειγμα, σε ένα κύκλωμα με ψηφιακό σήμα εισόδου των 10 bit, το ρεύμα που διαρρέει την αντίσταση MSB είναι περίπου 500 φορές το ρεύμα που διέρχεται από την αντίσταση του LSB

Για να ξεπεραστούν αυτά τα μειονεκτήματα, στην πράξη χρησιμοποιείται ένας δεύτερος τύπος ωμικού κυκλώματος που ονομάζεται δυαδικού ladder (ή R/2R ladder). Το δυαδικό ladder είναι επίσης ένα ωμικό κύκλωμα που παράγει μια αναλογική έξοδο ίση με το σταθμισμένο άθροισμα των ψηφιακών εισόδων. Στην εικόνα 20 παρουσιάζεται μια κυκλωματική διάταξη δυαδικού ladder ενός μετατροπέα D/A των 4 bit. Όπως προκύπτει από την εικόνα, το κύκλωμα αποτελείται μόνο από δύο διαφορετικές τιμές αντίστασης. Το χαρακτηριστικό αυτό ξεπερνά ένα από τα μειονεκτήματα του κυκλώματος ωμικού διαιρέτη. Με τη βοήθεια απλών τύπων της ηλεκτροτεχνίας μπορεί να αποδειχθεί εύκολα ότι η αναλογική έξοδος τάσης V_A στην περίπτωση του δυαδικού ladder της εικόνας 20 δίνεται από τη σχέση

$$V_A = \frac{2^0 V_1 + 2^1 V_2 + 2^2 V_3 + 2^3 V_4}{2^4} \quad (3.5)$$

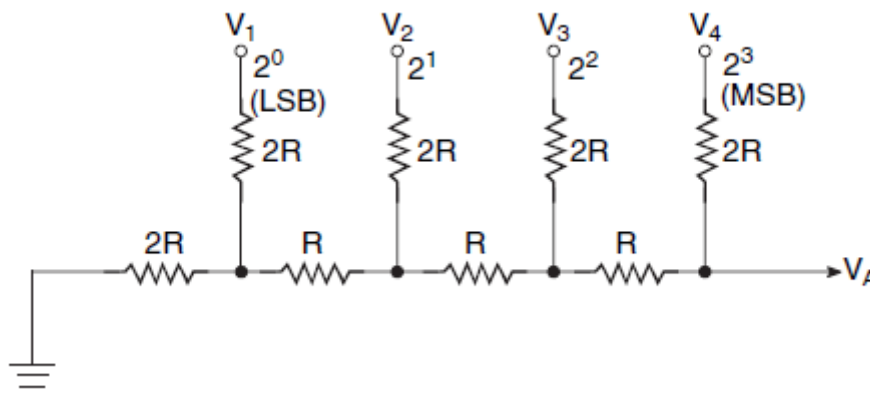
Γενικά, ένας μετατροπέας D/A των n bit που χρησιμοποιεί το δικτύωμα του δυαδικού ladder έχει αναλογική έξοδος τάσης V_A που δίνεται από τη σχέση

$$V_A = \frac{2^0 V_1 + 2^1 V_2 + 2^2 V_3 + \dots + 2^{n-1} V_n}{2^n} \quad (3.6)$$

Για $V_1=V_2=V_3=\dots=V_n=V$, η τάση εξόδου V_A ισούται με: $V_A=[(2^n-1)/2^n]V$.

Για $V_1=V_2=V_3=\dots=V_n=0$, η τάση εξόδου V_A ισούται με: $V_A=0$

Αυτό σημαίνει ότι η τάση της αναλογικής εξόδου στην περίπτωση αυτή κυμαίνεται από 0 έως $[(2^n - 1)/2^n]V$.



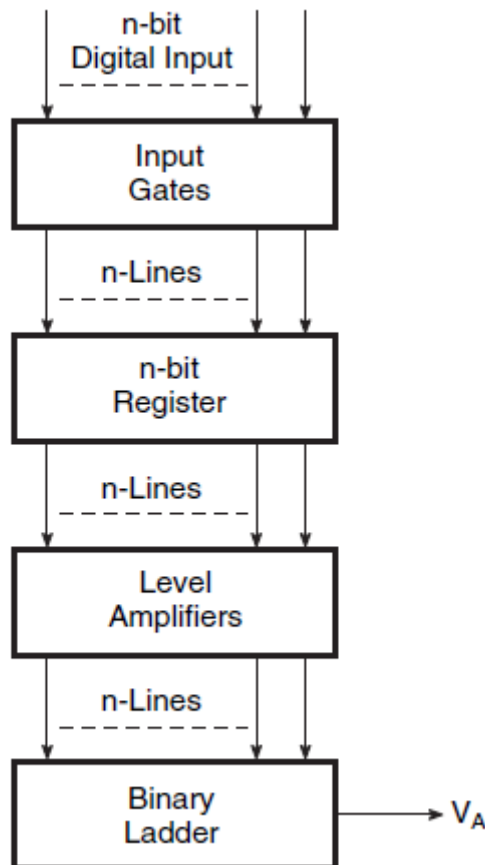
Εικόνα 20: Μετατροπέας D/A δυαδικού ladder

Στην περίπτωση του δικτύωματος διαιρέτη αντιστάσεων, η συνεισφορά του LSB στην αναλογική έξοδο είναι $[1/(2^n-1)]V$, τιμή που ταυτόχρονα αποτελεί και την ελάχιστη δυνατή αυξητική μεταβολή στην τάση της αναλογικής εξόδου. Κατ'

αντιστοιχία, στην περίπτωση του δικτύωματος δυαδικού ladder η ελάχιστη δυνατή αυξητική μεταβολή στην τάση της αναλογικής εξόδου είναι $(1/2^n)V$.

Το δίκτυωμα του δυαδικού ladder είναι το πλέον χρησιμοποιούμενο κύκλωμα μετατροπής ψηφιακού σήματος σε αναλογικό, για προφανείς λόγους. Παρόλο που η D/A μετατροπή λαμβάνει χώρα σε αυτό το δίκτυωμα, ένας πρακτικός μετατροπέας D/A περιέχει πρόσθετα κυκλώματα, όπως ένα καταχωρητή για την προσωρινή αποθήκευση των ψηφιακών δεδομένων εισόδου καθώς και ενισχυτές level ώστε να εξασφαλιστεί ότι όλα τα ψηφιακά σήματα της εισόδου των ωμικών δικτυωμάτων έχουν το ίδιο επίπεδο.

Στην εικόνα 21 παρουσιάζεται μια μπλοκ σχηματική αναπαράσταση ενός πλήρους μετατροπέα D/A των n bit. Μετατροπείς D/A διαφόρων μεγεθών (8 bit, 12 bit, 16 bit, κλπ) είναι διαθέσιμοι σε μορφή ολοκληρωμένων κυκλωμάτων.



Εικόνα 21: Μπλοκ σχηματική αναπαράσταση ενός μετατροπέα D/A

3.2 Προδιαγραφές μετατροπέων D/A

Οι κυριότερες προδιαγραφές απόδοσης ενός μετατροπέα D/A είναι οι εξής [7], [8]:

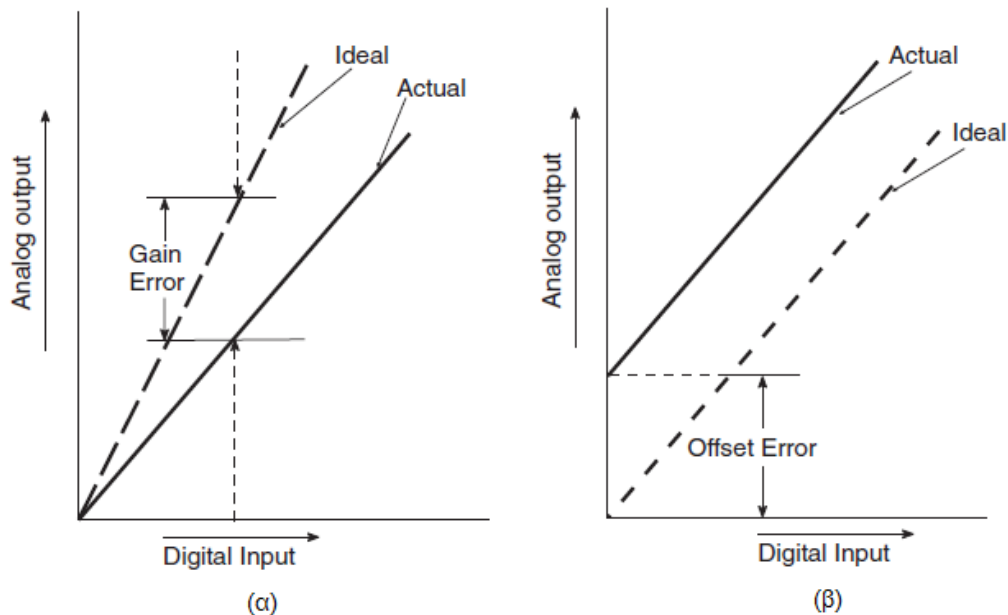
- Ανάλυση (resolution)

- Ακρίβεια (accuracy)
- Ταχύτητα μετατροπής (conversion speed)
- Δυναμικό εύρος (dynamic range)
- Μη γραμμικότητα (non linearity - NL) και διαφορική μη γραμμικότητα (differential non linearity - DNL)
- Μονοτονικότητα (monotonicity)

3.2.1 Ανάλυση

Η ανάλυση (resolution) ενός μετατροπέα D/A είναι ο αριθμός των διακριτών ψηφιακών επιπέδων (2^n) στα οποία μπορεί να διαιρεθεί ή να αναλυθεί το εύρος της πλήρους κλίμακας [4]. Εδώ, n είναι ο αριθμός των bit της ψηφιακής λέξης στην είσοδο. Όσο μεγαλύτερος είναι ο αριθμός των bit, τόσο καλύτερη είναι η ανάλυση.

Η ανάλυση ενός μετατροπέα εκφράζεται ως ποσοστό επί τοις εκατό ή ως αριθμός bit. Για παράδειγμα, ένας μετατροπέας D/A των 8 bit έχει 255 διακριτά επίπεδα και επομένως το επί τοις εκατό ποσοστό της ανάλυσης του είναι $(1/255) \times 100 = 0,39\%$, ή η ανάλυσή του είναι 8 bit. Κατ' αντιστοιχία, ένας μετατροπέας D/A των 12 bit θα έχει ποσοστό ανάλυσης της τάξης του $(1/4095) \times 100 = 0,0244\%$. Σε γενικές γραμμές, για ένα μετατροπέα των n -bit, το ποσοστό της ανάλυσης δίνεται από τη σχέση: $(1/2^n - 1) \times 100$. Η ανάλυση σε mV για τις δύο περιπτώσεις, για μια πλήρη κλίμακα εξόδου των 5V, είναι περίπου 20mV και 1,2mV, αντίστοιχα.



Εικόνα 22: (α) Σφάλμα κέρδους, (β) σφάλμα αντιστάθμισης

3.2.2 Ακρίβεια

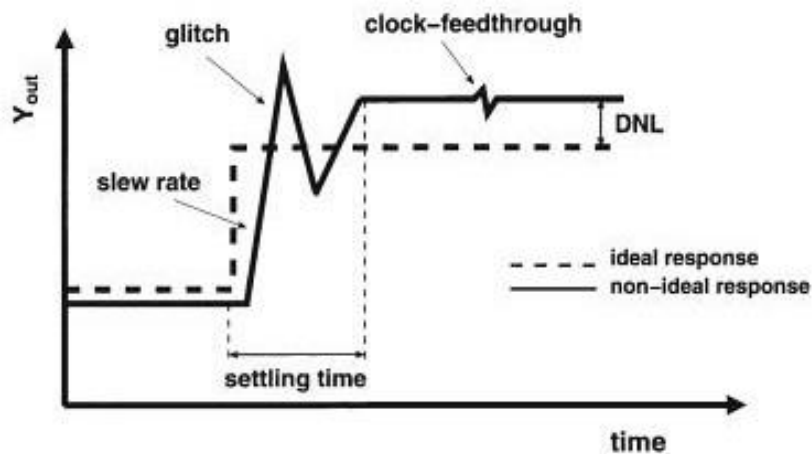
Η ακρίβεια (accuracy) ενός μετατροπέα D/A ορίζεται ως η διαφορά μεταξύ της πραγματικής αναλογικής εξόδου με το ιδανικό αναμενόμενο αποτέλεσμα, όταν

εφαρμόζεται μια συγκεκριμένη ψηφιακή είσοδος [4]. Η διαφορά αυτή προέρχεται από πηγές σφάλματος στις οποίες περιλαμβάνονται το σφάλμα κέρδους ή σφάλμα πλήρους κλίμακας (gain error), το σφάλμα αντιστάθμισης ή σφάλμα μηδέν κλίμακας (offset error) και τα σφάλματα μη γραμμικότητας.

Το σφάλμα κέρδους (Εικ.22(α)) είναι η διαφορά μεταξύ της πραγματικής και της ιδανικής τάσης εξόδου, που εκφράζεται ως ποσοστό της εξόδου πλήρους κλίμακας. Το σφάλμα κέρδους εκφράζεται επίσης σε όρους LSB. Για παράδειγμα, μία ακρίβεια της τάξης του $\pm 0,1\%$ σημαίνει ότι η αναλογική τάση εξόδου μπορεί να αποκλίνει κατά $\pm 5\text{mV}$ για μια έξοδο πλήρους κλίμακας των 5V σε όλο το εύρος της αναλογικής τάσης εξόδου. Το σφάλμα αντιστάθμισης είναι το σφάλμα που υπάρχει στο αναλογικό μηδέν (Εικ.22(β)).

3.2.3 Ταχύτητα μετατροπής ή χρόνος αποκατάστασης

Η ταχύτητα μετατροπής (conversion speed) ενός μετατροπέα D/A εκφράζεται με βάση τον χρόνο αποκατάστασής του (settling time). Όπως αναφέρθηκε στο προηγούμενο κεφάλαιο, ως χρόνος αποκατάστασης ορίζεται το χρονικό διάστημα που παρέρχεται μέχρι η αναλογική έξοδος να φτάσει την τελική της τιμή εντός ενός ορισμένου όριο σφάλματος μετά την πραγματοποίηση μιας αλλαγής στον ψηφιακό κώδικα εισόδου (Εικ. 23). Οι μετατροπείς D/A γενικού σκοπού παρουσιάζουν χρόνο αποκατάστασης της τάξης αρκετών μικροδευτερολέπτων, ενώ μερικοί από τους μετατροπείς D/A υψηλής ταχύτητας παρουσιάζουν χρόνο αποκατάστασης μερικών νανοδευτερολέπτων. Για παράδειγμα, η προδιαγραφή του χρόνου αποκατάστασης του μετατροπέα AD 9768 της Analog Devices είναι 5ns .



Εικόνα 23: Χρόνος αποκατάστασης μετατροπέα D/A

3.2.4 Δυναμικό εύρος

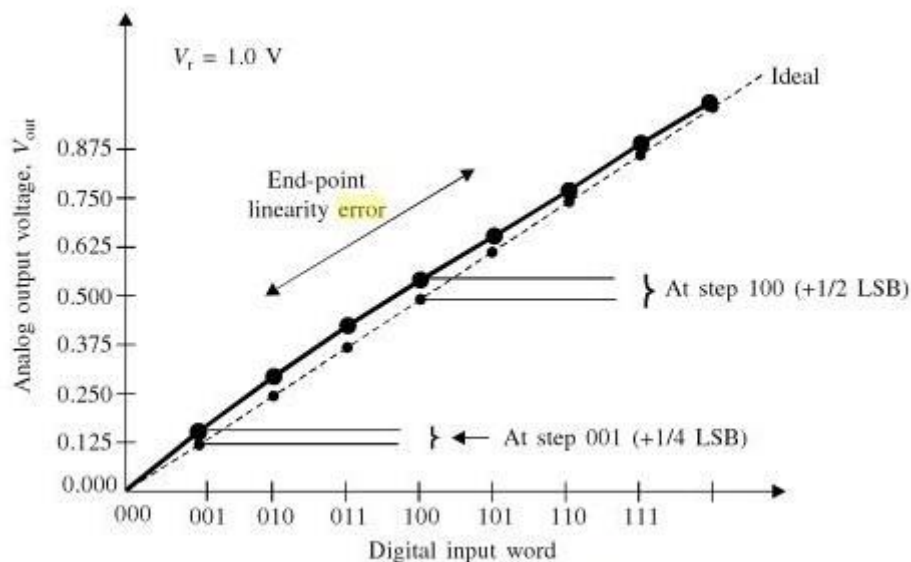
Ως δυναμικό εύρος (dynamic range) ορίζεται ο λόγος της μεγαλύτερης εξόδου του μετατροπέα προς τη μικρότερη, εκφραζόμενο σε dB. Για γραμμικούς μετατροπείς D/A το εύρος αυτό είναι $20 \times \log 2^n$, το οποίο είναι περίπου ίσο με $6n$. Για τους μετατροπείς D/A τεχνολογίας συνδιαστολής (comparing), που θα αναλυθούν σε επόμενη ενότητα, το εύρος αυτό είναι συνήθως 66 ή 72 dB.

3.2.5 Η μη γραμμικότητα και διαφορική μη γραμμικότητα

Η μη γραμμικότητα (non linearity - NL) ή μη γραμμικό σφάλμα ολοκλήρωσης (integral non linearity error – INL) είναι η μέγιστη απόκλιση της αναλογικής τάσης εξόδου από μια ευθεία γραμμή που χαράσσεται μεταξύ των ακραίων σημείων η οποία χαρακτηρίζει την ιδανική καμπύλη εξόδου (Εικ. 24). Οι αποκλίσεις αυτές μετριοούνται σε κάθε βήμα. Το όνομα της μη γραμμικότητας ολοκλήρωσης προέρχεται από το γεγονός ότι το άθροισμα των μη γραμμικών σφαλμάτων διαφορίσης από την αρχή της χαρακτηριστικής μέχρι κάποιο συγκεκριμένο βήμα, καθορίζει την τιμή του μη γραμμικού σφάλματος ολοκλήρωσης στο βήμα αυτό. Έτσι, το INL εκφράζεται ως ποσοστό του εύρους της πλήρους κλίμακας ή ως προς LSB:

$$\text{Σφάλμα INL} = \sum [V_{out}(i+1) - V_{out}(i)] \quad (3.7)$$

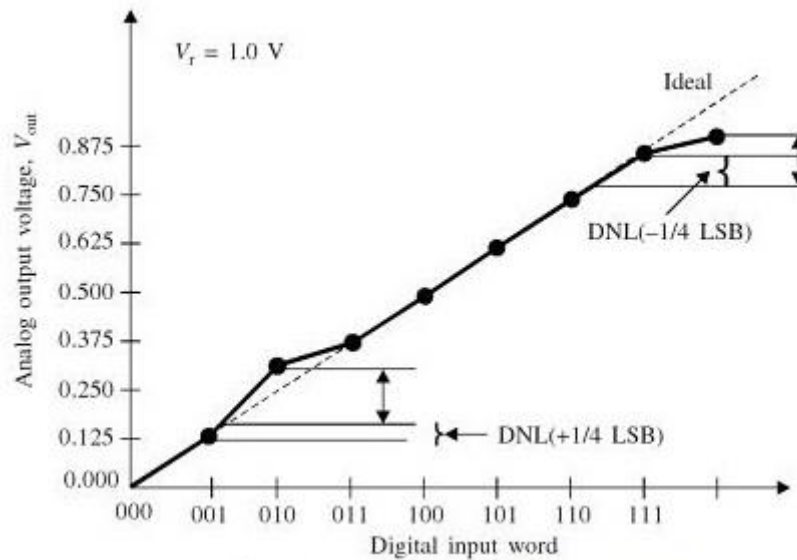
για $i=0$ μέχρι μια δεδομένη είσοδο



Εικόνα 24: Μη γραμμικό σφάλμα ολοκλήρωσης INL

Η διαφορική μη γραμμικότητα (differential nonlinearity - DNL) ή μη γραμμικό σφάλμα διαφορίσης (differential non linearity error – DNL) είναι η χειρότερη περίπτωση απόκλισης του πραγματικού από το ιδανικό μέγεθος ενός βήματος LSB βήμα (Εικ. 25). Επομένως, αν το βήμα είναι ακριβώς 1 LSB, τότε το μη γραμμικό σφάλμα διαφορίσης είναι μηδενικό. Αν το βήμα υπερβαίνει το 1 LSB, υπάρχει η πιθανότητα, ο μετατροπέας να γίνει μη μονοτονικός. Αυτό σημαίνει ότι το πλάτος της εξόδου μειώνει και την αύξηση του πλάτους της εισόδου. Το σφάλμα DNL μπορεί να οριστεί ως εξής:

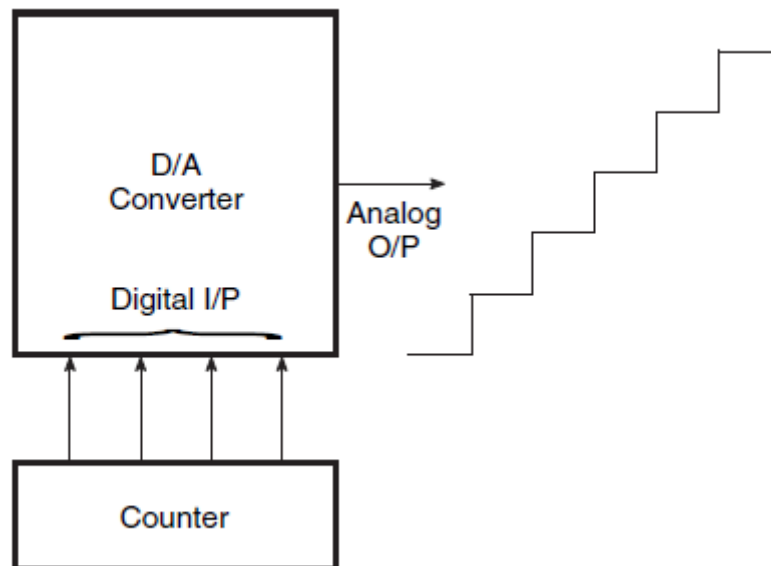
$$\text{Σφάλμα DNL} = |V_{out}(i+1) - V_{out}(i)| - V_{LSB} \quad (3.8)$$



Εικόνα 25: Μη γραμμικό σφάλμα διαφόρισης DNL

3.2.6 Μονοτονικότητα

Σε έναν ιδανικό μετατροπέα D/A, η αναλογική έξοδος αυξάνεται με βήματα σταθερού μεγέθους για κάθε αύξηση ενός LSB της ψηφιακής λέξης εισόδου. Όταν η είσοδος ενός τέτοιου μετατροπέα τροφοδοτείται από την έξοδο ενός μετρητή, η έξοδος του μετατροπέα θα είναι μια τέλεια κλιμακωτή κυματομορφή, όπως φαίνεται στην εικόνα 26. Σε τέτοιες περιπτώσεις, ο μετατροπέας λέγεται ότι παρουσιάζει τέλεια μονοτονικότητα (monotonicity).



Εικόνα 26: Μονοτονικότητα σε έναν μετατροπέα D/A

Ένας μετατροπέας D/A θεωρείται μονοτονικός αν η αναλογική έξοδος του αυξάνεται ή παραμένει η ίδια, αλλά σε καμιά περίπτωση δεν μειώνεται με την αύξηση του ψηφιακού κωδικού εισόδου κατά βήμα 1 LSB. Η μονοτονικότητα

εξασφαλίζεται, εάν το σφάλμα DNL του μετατροπέα είναι μικρότερο ή ίσο με το διπλάσιο του μέγιστου μη γραμμικού σφάλματος.

3.3 Είδη μετατροπέων D/A

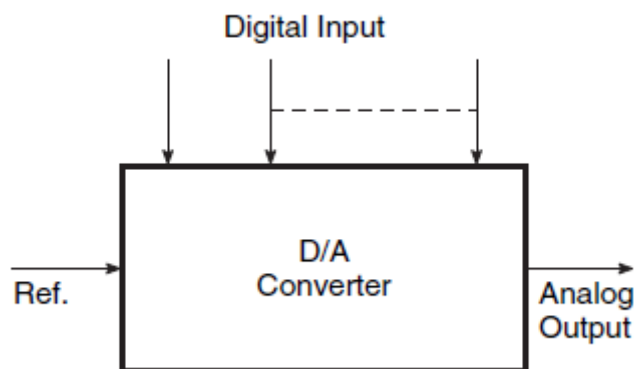
Η τάση αναφοράς των μετατροπέων D/A έχει σταθερό ή μεταβλητό επίπεδο [9]. Το επίπεδο αναφοράς καθορίζει το κατώφλι μεταγωγής των διακοπών ακριβείας που σχηματίζουν ένα δίκτυωμα ελεγχόμενης αντίστασης, το οποίο καθορίζει με τη σειρά του την τιμή του σήματος εξόδου του μετατροπέα. Οι μετατροπείς D/A σταθερής αναφοράς παράγουν ένα σήμα εξόδου ανάλογο της ψηφιακής εισόδου. Το σήμα εξόδου μπορεί να είναι διπολικό, θετικής ή αρνητικής πολικότητας.

Στην παρούσα ενότητα θα εξεταστούν τρία από τα βασικότερα είδη μετατροπέων D/A, τα οποία προκύπτουν με βάση την παραγωγή της τάσης εξόδου συναρτήσει της τάσης αναφοράς τους. Τα είδη αυτά είναι τα εξής [3]:

- Μετατροπέας D/A τύπου πολλαπλασιαστή (multiplying D/A converter)
- Μετατροπέας D/A διπολικής εξόδου (bipolar output D/A converter)
- Μετατροπέας D/A συνδιαστολής (combining D/A converter)

3.3.1 Μετατροπείς D/A τύπου πολλαπλασιαστή

Ένας μετατροπέας D/A τύπου πολλαπλασιαστή (multiplying D/A converter) πολλαπλασιάζει μια αναλογική αναφορά με την ψηφιακή του είσοδο, με άλλα λόγια το παραγόμενο σήμα εξόδου εξαρτάται τόσο από τον ψηφιακό κώδικα εισόδου όσο και από την μεταβαλλόμενη τάση αναφοράς του. Στην εικόνα 27 παρουσιάζεται μια αναπαράσταση του κυκλώματος.



Εικόνα 27: Μετατροπέας D/A τύπου πολλαπλασιαστή

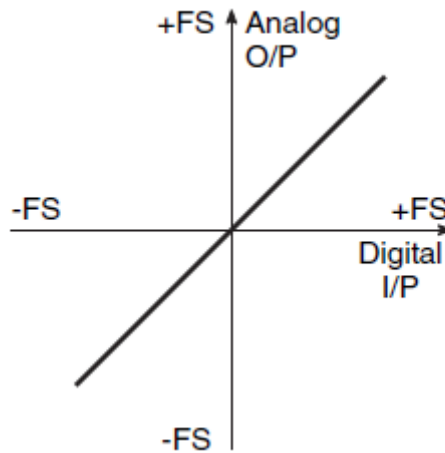
Μερικοί μετατροπείς D/A μπορούν να πολλαπλασιάσουν μόνο θετικές ψηφιακές λέξεις με θετική αναφορά. Η λειτουργία αυτή είναι γνωστή ως λειτουργία μονού τεταρτημορίου (single quadrant – QUAD-I). Λειτουργία διπλού τεταρτημορίου (two-quadrant) (QUAD-I και QUAD-III) μπορεί να επιτευχθεί σε ένα μετατροπέα D/A στην περίπτωση που η έξοδός του διαμορφωθεί για διπολική λειτουργία (bipolar). Η λειτουργία αυτή επιτυγχάνεται αντισταθμίζοντας την έξοδο με ένα αρνητικό MSB

(ίσο με την αναλογική έξοδο του μισού του πλήρους εύρους) έτσι ώστε το MSB να γίνεται το bit προσήμου (sign bit).

Μερικοί μετατροπείς D/A παρέχουν ακόμη και λειτουργία τεσσάρων τεταρτημορίων, επιτρέποντας έτσι τη χρήση τάσεων αναφοράς και τιμών του ψηφιακού κώδικα με θετική και αρνητική πολικότητα. Η έξοδός τους είναι διπολικό σήμα. Οι μετατροπείς D/A τύπου πολλαπλασιαστή είναι ιδιαίτερα χρήσιμοι στις περιπτώσεις όπου είναι επιθυμητή η ψηφιακά προγραμματιζόμενη εξασθένηση ενός αναλογικού σήματος εισόδου.

3.3.2 Μετατροπείς D/A διπολικής εξόδου

Το εύρος του αναλογικού σήματος εξόδου των διπολικών (bipolar) μετατροπέων D/A περιλαμβάνει τόσο θετικές όσο και αρνητικές τιμές. Η χαρακτηριστική μεταφοράς ενός ιδανικού μετατροπέα D/A διπολικής εξόδου διπλού τεταρτημορίου εμφανίζεται στην εικόνα 28.



Εικόνα 28: Χαρακτηριστική μεταφοράς ιδανικού μετατροπέα D/A διπολικής εξόδου διπλού τεταρτημορίου

3.3.3 Μετατροπείς D/A συνδιαστολής

Στις τηλεπικοινωνίες και στην επεξεργασία σήματος η συνδιαστολή (companding) είναι μια μέθοδος άμβλυνσης των αρνητικών επιπτώσεων ενός καναλιού με περιορισμένο δυναμικό εύρος [10]. Ο αγγλικός όρος companding είναι ένας συνδυασμός των λέξεων συμπίεση (compressing) και αποσυμπίεση (expanding). Η χρήση της συνδιαστολής επιτρέπει σε σήματα με μεγάλο δυναμικό εύρος να μεταδοθούν μέσω διατάξεων που έχουν μικρότερη ικανότητα δυναμικής περιοχής. Στα ψηφιακά κυκλώματα, η διαδικασία της συνδιαστολής χρησιμοποιείται ως συμπίεση ενός σήματος πριν την είσοδό του σε ένα μετατροπέα A/D και ως αποσυμπίεση ενός σήματος στην έξοδο ενός μετατροπέα D/A.

Οι μετατροπείς D/A συνδιαστολής κατασκευάζονται έτσι ώστε τα πιο σημαντικά bit της ψηφιακής εισόδου να έχουν μεγαλύτερη από δυαδική σχέση με τα λιγότερο σημαντικά bit. Η κατάσταση αυτή μειώνει την ανάλυση των πιο σημαντικών bit, η

οποία με τη σειρά της αυξάνει το εύρος του αναλογικού σήματος. Το αποτέλεσμα αυτού είναι η συμπίεση περισσότερων δεδομένων στα πιο σημαντικά bit.

3.4 Τρόποι λειτουργίας των μετατροπέων D/A

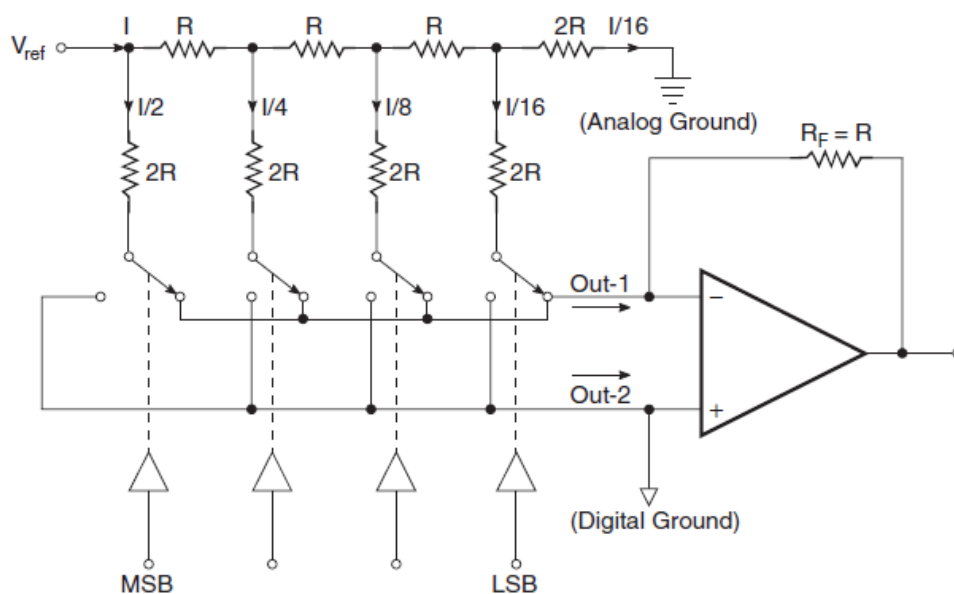
Οι μετατροπείς D/A συνήθως λειτουργούν με έναν από τους παρακάτω τρόπους λειτουργίας [3]:

- ως μετατροπείς καθοδηγούμενοι από ρεύμα (current steering D/A converters)
- ως μετατροπείς μεταγωγής τάσης (voltage switching D/A converters)

3.4.1 Μετατροπείς D/A καθοδηγούμενοι από ρεύμα

Στον καθοδηγούμενο από ρεύμα τρόπο λειτουργίας ενός μετατροπέα D/A (current steering D/A converter), η αναλογική έξοδος είναι ένα ρεύμα που προκύπτει από την τάση αναφοράς και μια κλασματική δυαδική τιμή D της ψηφιακής λέξης της εισόδου του [11]. Η τιμή D είναι ίση με το άθροισμα των κλασματικών δυαδικών τιμών των διαφόρων bit της ψηφιακής λέξης εισόδου. Επίσης, οι κλασματικές δυαδικές τιμές των διαφόρων bit της ψηφιακής λέξης των n bit, αρχίζοντας από το LSB, είναι $2^0/2^n$, $2^1/2^n$, $2^2/2^n$, ..., $2^{n-1}/2^n$.

Το ρεύμα εξόδου συχνά μετατρέπεται σε μία αντίστοιχη τάση χρησιμοποιώντας έναν εξωτερικό τελεστικό ενισχυτή (opamp) σε συνδεσμολογία μετατροπέα ρεύματος σε τάση (Εικ. 29). Η πλειονότητα των μετατροπέων D/A σε μορφή IC έχουν ενσωματωμένο έναν τελεστικό ενισχυτή που μπορεί να χρησιμοποιηθεί για τη μετατροπή ρεύματος σε τάση. Στη διάταξη του κυκλώματος της εικόνας 29, εάν η αντίσταση ανάδρασης R_F είναι ίση με την αντίσταση του ladder R , η αναλογική τάση εξόδου στην έξοδο του τελεστικού είναι $-(DV_{ref})$.



Εικόνα 29: 3.4.1 Μετατροπέας D/A καθοδηγούμενος από ρεύμα

Η διάταξη του μετατροπέα D/A των 4 bit της εικόνας 29 μπορεί να χρησιμοποιηθεί για την περιγραφή της λειτουργίας ενός μετατροπέα D/A καθοδηγούμενου από ρεύμα. Το δικτύωμα R/2R ladder, λόγω της ύπαρξης της τάσης αναφοράς V_{ref} διαμοιράζει το ρεύμα εισόδου I σε δυαδικά σταθμισμένα ρεύματα. Τα ρεύματα αυτά οδηγούνται στις εξόδους της διάταξης, Out-1 ή Out-2 (που αποτελούν και τις αντίστοιχες εισόδους του τελεστικού), από μεταγωγούς ρεύματος. Οι θέσεις των μεταγωγών αυτών ελέγχονται από την ψηφιακή λέξη εισόδου. Ένα λογικό '1' οδηγεί το αντίστοιχο ρεύμα στην Out-1, ενώ ένα λογικό '0' στην Out-2. Για παράδειγμα, ένα λογικό '1' στην θέση MSB θα οδηγήσει το ρεύμα $I/2$ στην Out-1, ενώ ένα λογικό '0' προς την Out-2, που αποτελεί και την ψηφιακή γείωση της διάταξης. Στο μετατροπέα 4 bit της εικόνας 29, το αναλογικό ρεύμα εξόδου (ή τάση) θα πάρει τη μέγιστη τιμή για την ψηφιακή είσοδο 1111. Το αναλογικό ρεύμα εξόδου σε αυτή την περίπτωση θα είναι $I/2 + I/4 + I/8 + I/16 = (15/16)I$. Η αναλογική τάση εξόδου θα είναι $(-15/16)IR_F = (-15/16) IR$. Επίσης, για το ρεύμα εξόδου ισχύει ότι: $I = V_{ref}/R$, καθώς η ισοδύναμη αντίσταση του δικτύωματος ladder για την V_{ref} είναι επίσης R. Η αναλογική τάση εξόδου είναι επομένως $[(-15/16)(V_{ref}/R)] \times R = (-15/16)V_{ref}$. Το κλάσμα $15/16$ δεν είναι τίποτε άλλο παρά η κλασματική δυαδική τιμή της ψηφιακής εισόδου 1111. Γενικότερα, η μέγιστη τάση της αναλογικής εξόδου δίνεται από τη σχέση:

$$-(1-2^{-n})V_{ref} \quad (3.9)$$

όπου n είναι ο αριθμός των bit της ψηφιακής λέξης εισόδου.

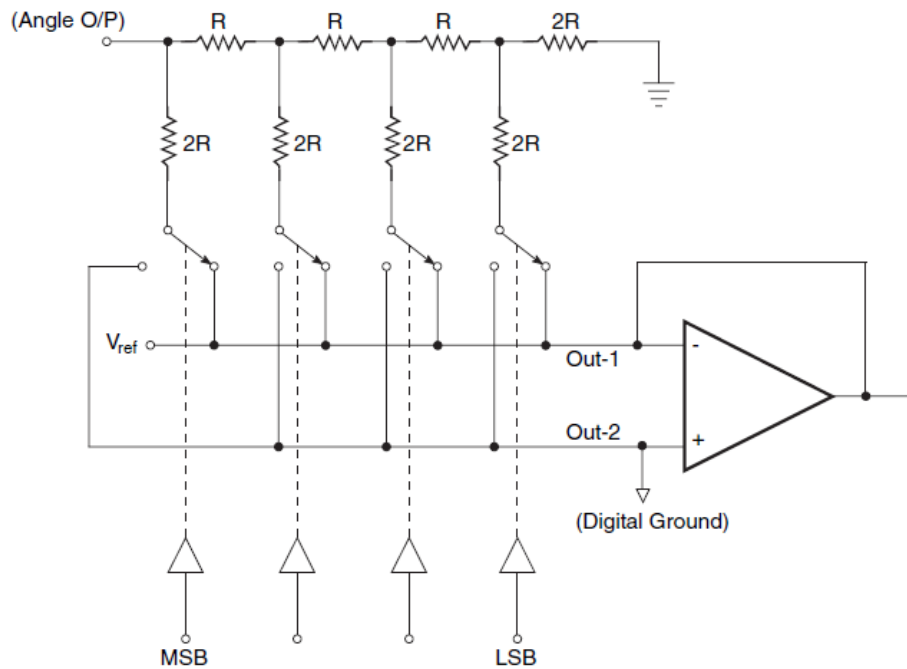
Γενικά αυτός ο τύπος μετατροπέα D/A χρησιμοποιείται σε εφαρμογές υψηλής ταχύτητας. Πλεονεκτήματά του αποτελούν η μικρή επιφάνεια που καταλαμβάνει σε ένα IC, επομένως εκμεταλλεύεται αποδοτικά την επιφάνεια του ολοκληρωμένου κυκλώματος, καθώς επίσης και η υψηλή του ταχύτητα. Ωστόσο, βασικά μειονεκτήματα αποτελούν το γεγονός ότι είναι ευάλωτος σε αστοχίες και σφάλματα, έχει αυξημένη κατανάλωση ενέργειας και παρουσιάζει μεγάλη αντίσταση εξόδου στην περίπτωση μεγάλου αριθμού bit της ψηφιακής λέξης εισόδου.

3.4.2 Μετατροπείς D/A μεταγωγής τάσης

Στον τρόπο λειτουργίας μεταγωγής τάσης (voltage switching mode of operation) ενός μετατροπέα D/A τύπου R/2R ladder, η τάση αναφοράς εφαρμόζεται στην έξοδο Out-1, από την οποία προκύπτει και η τελική έξοδος της διάταξης. Η Out-2 συνδέεται στην αναλογική γείωση. Στην εικόνα 30 παρουσιάζεται ένας μετατροπέας D/A των 4 bit τύπου R/2R ladder σε λειτουργία μεταγωγής τάσης. Η τάση εξόδου προκύπτει από την κλασματική δυαδική τιμή της λέξης της ψηφιακής εισόδου και της τάσης αναφοράς που εφαρμόζεται στην Out-1, δηλαδή DV_{ref} .

Στην περίπτωση λειτουργίας μεταγωγής τάσης, ο μετατροπέας D/A μπορεί να λειτουργεί με απλή τροφοδοσία, αφού η θετική τάση αναφοράς παράγει θετική αναλογική τάση εξόδου. Καθώς το κύκλωμα παράγει από μόνο του αναλογική τάση εξόδου, αποφεύγεται η ανάγκη για τελεστικό και αντίσταση ανατροφοδότησης.

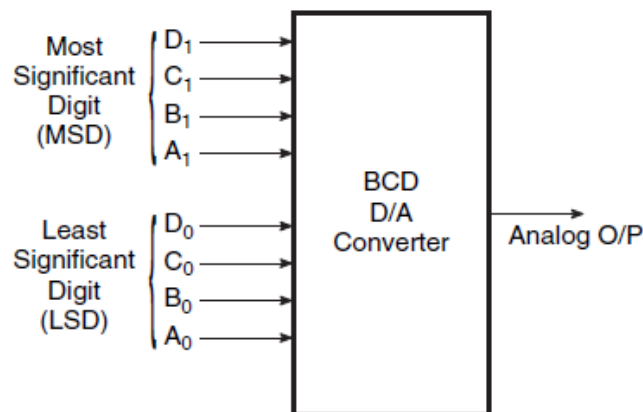
Ωστόσο, η τάση αναφοράς που εφαρμόζεται στην Out-1 σε αυτή την περίπτωση, βλέπει διαφορετικές σύνθετες αντιστάσεις εισόδου για διαφορετικές ψηφιακές εισόδους. Για το λόγο αυτό, η πηγή της εισόδου ρυθμίζεται (Angle O/P στην Εικ.30).



Εικόνα 30: 3.4.2 Μετατροπές D/A μεταγωγής τάσης

3.5 Μετατροπές D/A εισόδου BCD

Ένας μετατροπέας D/A εισόδου BCD δέχεται στην είσοδό του δυαδικό κώδικα με βάρη, που χρησιμοποιείται για την κωδικοποίηση των 10 ψηφίων του δεκαδικού συστήματος, δηλαδή κώδικα BCD (Binary Coded Decimal). Με τον τρόπο αυτό, για παράδειγμα, ένας μετατροπέας D/A εισόδου BCD των 2 bit αντιστοιχεί με έναν μετατροπέα D/A των 8 bit. Στην εικόνα 31 παρουσιάζεται το κύκλωμα ενός μετατροπέα D/A εισόδου BCD των 8 bit. Ένας τέτοιος μετατροπέας έχει 99 βήματα και δέχεται στην είσοδό του τα δεκαδικά ψηφία 00-99. Ένας αντίστοιχος μετατροπέας των 12 bit έχει 999 βήματα.



Εικόνα 31: 3.5 Μετατροπές D/A εισόδου BCD

Το βάρος των bit στο λιγότερο σημαντικό ψηφίο (LSD) είναι 1 (για το bit A_0), 2 (για το B_0), 4 (για το C_0) και 8 (για το D_0). Τα βάρη στα αντίστοιχα bit του επόμενου υψηλότερου ψηφίου είναι 10πλάσια των βαρών των αντίστοιχων bit του αμέσως χαμηλότερου ψηφίου. Για τον μετατροπέα D/A που φαίνεται στην εικόνα. 31 το βάρος των διαφόρων bit στο πιο σημαντικό ψηφίο (MSD) είναι 10 (για το bit A_1), 20 (για το B_1), 40 (για το C_1) και 80 (για το D_1). Γενικά, ένας μετατροπέας D/A εισόδου BCD των n bit έχει $(10^{n/4}-1)$ βήματα. Το ποσοστό της ανάλυσης ενός τέτοιου μετατροπέα είναι $[1/(10^{n/4}-1)] \times 100$.

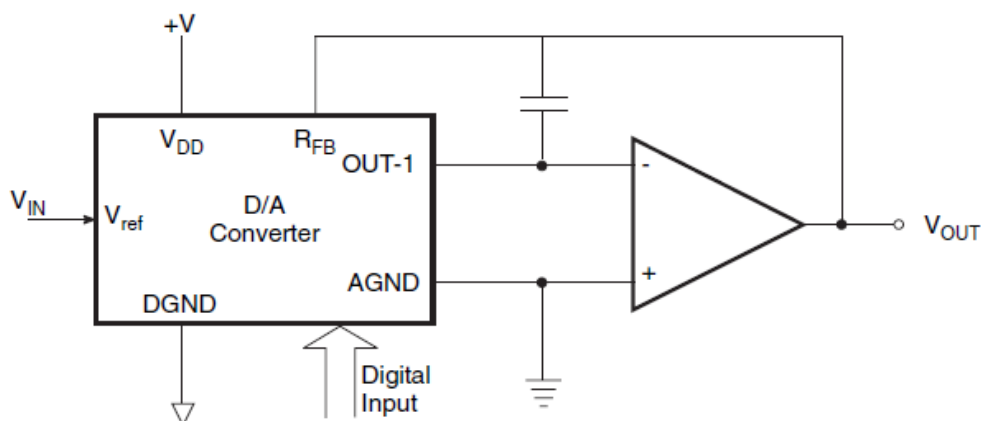
3.6 Εφαρμογές μετατροπέων D/A

Εκτός του ότι αποτελούν αναπόσπαστο κομμάτι μερικών από τις πιο δημοφιλείς αρχιτεκτονικές μετατροπέων A/D, οι μετατροπείς D/A χρησιμοποιούνται εκτενώς σε μια ποικιλία από κυκλώματα άλλων εφαρμογών. Μερικές από τις πιο κοινές εφαρμογές τους, που θα περιγραφούν στη συνέχεια της ενότητας, αποτελούν [3]:

- πολλαπλασιαστές,
- ψηφιακά ελεγχόμενοι διαχωριστές,
- προγραμματιζόμενοι ολοκληρωτές,
- γεννήτριες χαμηλής συχνότητας και
- ελεγχόμενα ψηφιακά φίλτρα

3.6.1 Μετατροπείς D/A ως πολλαπλασιαστές

Ένας βασικός μετατροπέας D/A καθοδηγούμενος από ρεύμα με τελεστικό σε συνδεσμολογία μετατροπέα ρεύματος σε τάση μπορεί να λειτουργεί ως πολλαπλασιαστής του οποίου η τάση εξόδου προέρχεται από την αναλογική είσοδο V_{ref} και την είσοδο ψηφιακής λέξης [12]. Οι CMOS μετατροπείς D/A είναι περισσότερο κατάλληλοι για εφαρμογές πολλαπλασιαστών, καθώς οι δυνατότητες πολλαπλασιασμού άλλων τύπων μετατροπέων D/A περιορίζονται σε ένα μικρό εύρος τάσης εισόδου.



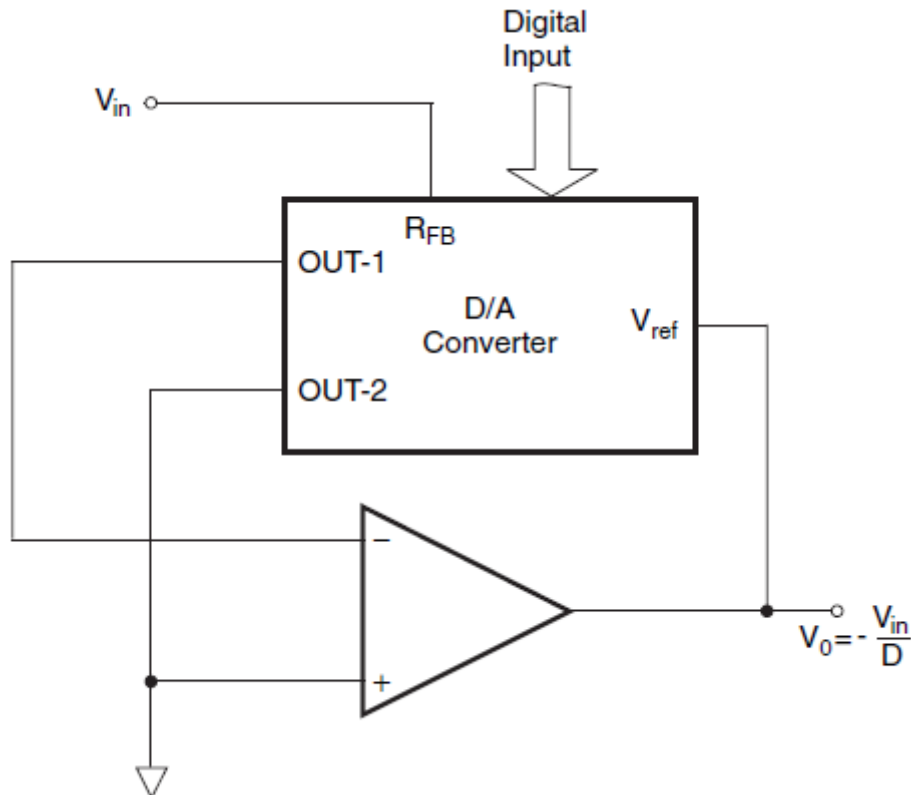
Εικόνα 32: Ψηφιακά ελεγχόμενος εξασθενητής σήματος ήχου

Ένα κύκλωμα στο οποίο μπορούν να εφαρμοστούν οι πολλαπλασιαστικές δυνατότητες των μετατροπέων D/A αποτελεί ο ψηφιακά ελεγχόμενος εξασθενητής σήματος ήχου. Ένα τέτοιο κύκλωμα φαίνεται στην εικόνα 32. Το ακουστικό σήμα εφαρμόζεται στην είσοδο V_{ref} και ο κώδικας εξασθένησης στην ψηφιακή είσοδο. Η αναλογική έξοδος που προκύπτει από ένα τέτοιο κύκλωμα αποτελεί εξασθενημένη έκδοση της εισόδου.

Σαν εξασθενητές ήχου, οι συμβατικοί μετατροπείς D/A παρέχουν ένα περιορισμένο εύρος εξασθένησης της τάξης του 256:1 ή 48dB, για έναν μετατροπέα των 8 bit, και 4096:1 ή 72dB για ένα μετατροπέα των 12 bit. Οι λογαριθμικοί μετατροπείς D/A, οι οποίοι βγάζουν μια λογαριθμική σχέση μεταξύ του ψηφιακού κλάσματος και του σήματος εξόδου, ένα σήμα που ταιριάζει με την απόκριση του ανθρώπινου αυτιού, είναι ιδιαίτερα κατάλληλοι για την εφαρμογή αυτή.

3.6.2 Μετατροπείς D/A ως διαχωριστές

Εάν η αντίσταση ανάδρασης χρησιμοποιηθεί ως αντίσταση εισόδου και ο μετατροπέας D/A συνδεθεί ως στοιχείο ανάδρασης, το κύκλωμα δρα ως διαχωριστής ή ένα προγραμματιζόμενο στοιχείο απολαβής. Στην εικόνα 33 παρουσιάζεται ένα τέτοιο κύκλωμα. Η έξοδος δίνεται από τον τύπο: $V_o = -(V_{in}/D)$. Όπως είναι φανερό, για μικρότερες τιμές του ψηφιακού κλάσματος D η έξοδος αυξάνεται και, επομένως, ο σχεδιαστής του κυκλώματος θα πρέπει να διασφαλίσει ότι ο ενισχυτής δεν θα κορεστεί κάτω από αυτές τις συνθήκες.



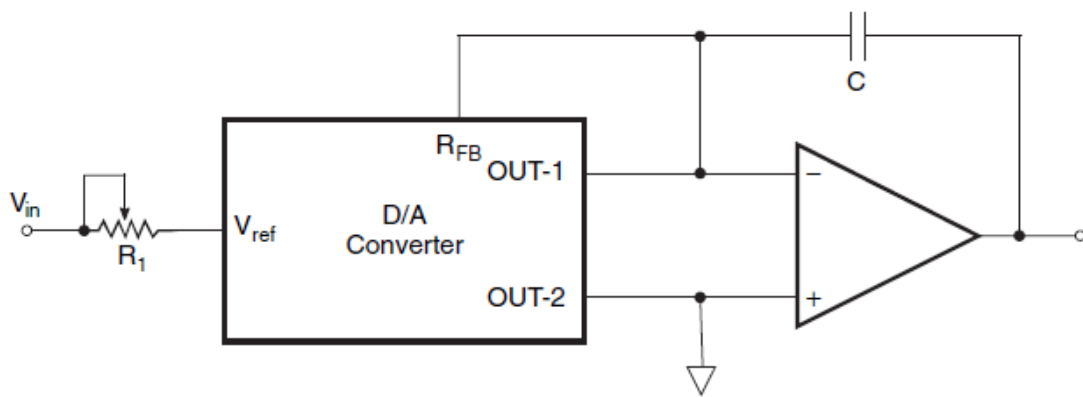
Εικόνα 33: Ψηφιακά ελεγχόμενος διαχωριστής

3.6.3 Μετατροπείς D/A ως προγραμματιζόμενοι ολοκληρωτές

Ο προγραμματιζόμενος ολοκληρωτής αποτελεί τη βάση ενός αριθμού γεννητριών μεσαίων συχνοτήτων. Στην εικόνα 34 παρουσιάζεται ένας αναστρέφων προγραμματιζόμενος ολοκληρωτής. Η έξοδος του εκφράζεται από τη σχέση:

$$V_o = \left[-1 / C (R_{DAC} + R_1) \right] D \int V_{in} dt \quad (3.10)$$

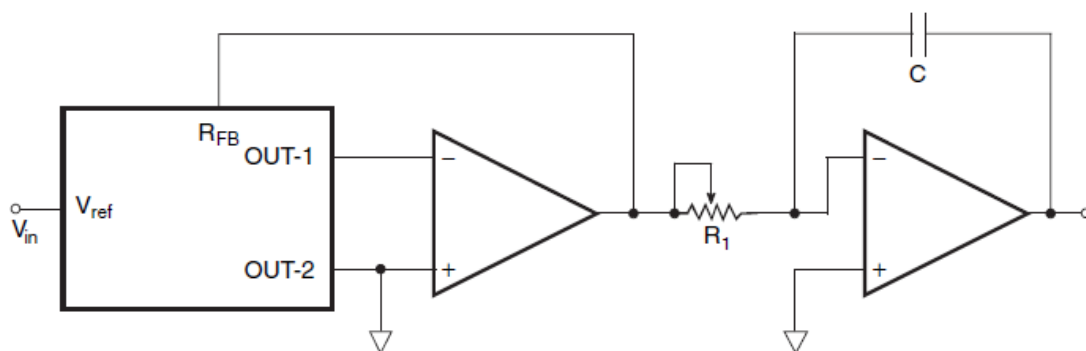
όπου R_{DAC} είναι η αντίσταση εισόδου του μετατροπέα D/A στο V_{ref} . Η αντίσταση R_1 χρησιμοποιείται για τη λήψη της κατάλληλης τιμής της σταθεράς χρόνου ολοκλήρωσης για την τιμή του D πλήρους κλίμακας. Η σταθερά χρόνου, που δίνεται από τη σχέση $[C(R_{DAC} + R_1)/D]$, είναι μεγαλύτερη όταν ο ψηφιακός κώδικας εισόδου είναι κοντά στο μηδέν και μικρότερη όταν το D έχει την τιμή της πλήρους κλίμακας.



Εικόνα 34: Αναστρέφων προγραμματιζόμενος ολοκληρωτής

Στην εικόνα 35 παρουσιάζεται ένας μη αναστρέφων προγραμματιζόμενος ολοκληρωτής. Η έξοδος στην περίπτωση αυτή δίνεται από τη σχέση:

$$V_o = (D / CR_1) \int V_{in} dt \quad (3.11)$$

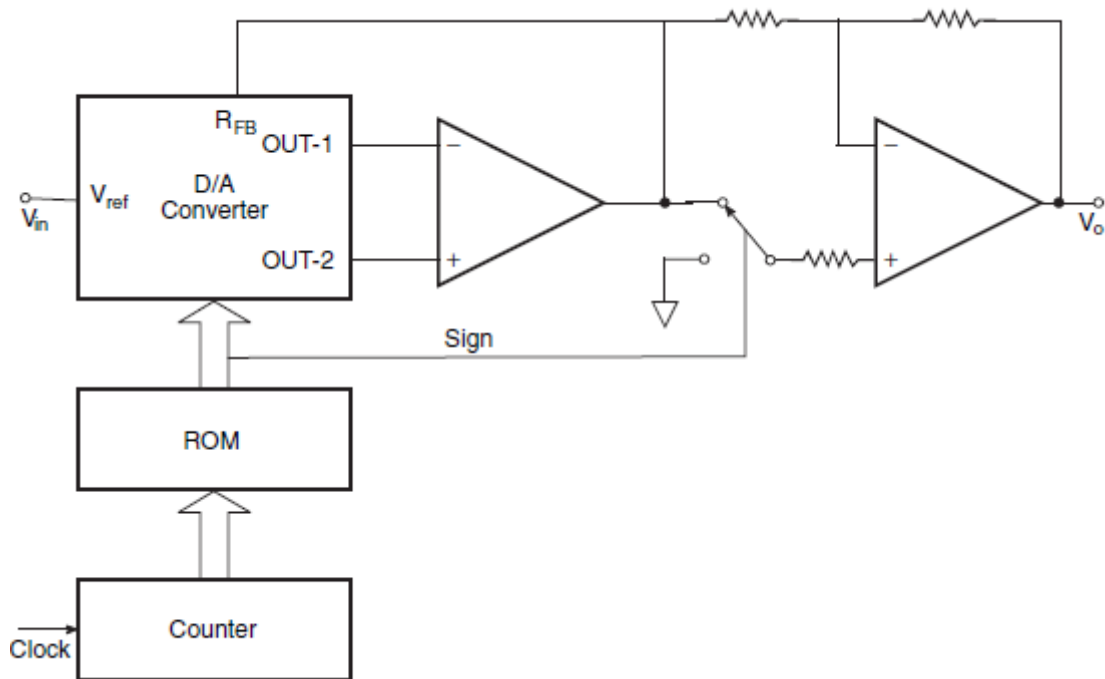


Εικόνα 35: Μη αναστρέφων προγραμματιζόμενος ολοκληρωτής

3.6.4 Μετατροπείς D/A ως γεννήτριες χαμηλής συχνότητας

Ένα πιθανό κύκλωμα μετατροπέα D/A που να αποτελεί τη βάση μιας γεννήτριας χαμηλής συχνότητας παρουσιάζεται στην εικόνα 36 [13]. Σε ένα τέτοιο κύκλωμα δεν υπάρχει όριο στη χαμηλότερη δυνατή συχνότητα. Το ανώτερο όριο, όμως,

καθορίζεται από το χρόνο αποκατάστασης του μετατροπέα D/A, την απαιτούμενη ανάλυση και τον επιτρεπόμενο θόρυβο κβαντοποίησης.



Εικόνα 36: Γεννήτρια χαμηλών συχνοτήτων

Με δεδομένο ότι οι περισσότερες από τις λειτουργίες είναι συμμετρικές, μια συνηθισμένη μέθοδος δημιουργίας των επιθυμητών κυματομορφών είναι η σύνθεση μόνο του ημίσεώς τους και η αναστροφή τους για την υπόλοιπη μισή περίοδό τους. Η μέθοδος αυτή ισχύει για παλμούς, τριγωνικές κυματομορφές, τραπεζοειδείς κυματομορφές και συναρτήσεις ράμπας. Για τις ημιτονοειδείς κυματομορφές αρκεί η σύνθεση μόνο του ενός τετάρτου της κυματομορφής. Στη διάταξη της εικόνας 36, η συχνότητα καθορίζεται από τη συχνότητα του ρολογιού και η κυματομορφή από τα περιεχόμενα της ROM.

3.6.5 Μετατροπείς D/A ως ψηφιακά ελεγχόμενα φίλτρα

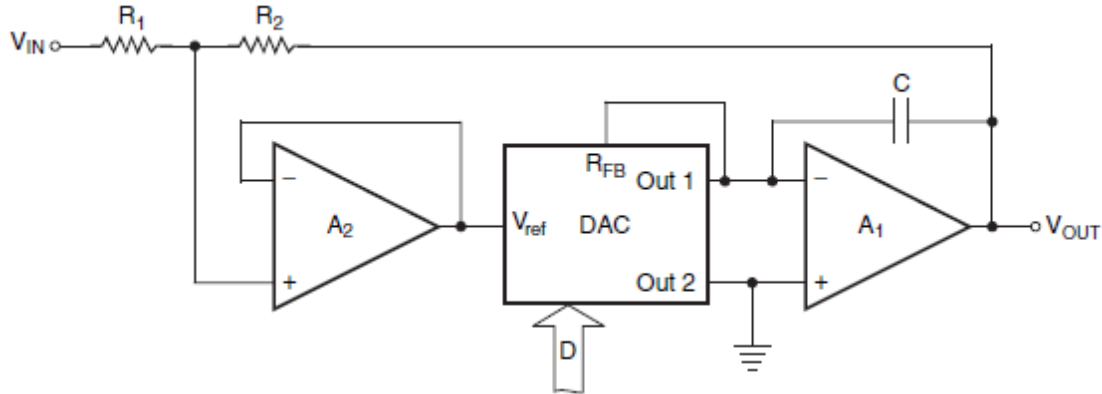
Ενεργά φίλτρα με χαμηλό θόρυβο και παραμόρφωση με ελεγχόμενο κέρδος, κεντρική συχνότητα και παράγοντα ποιότητας Q μπορούν να κατασκευαστούν με χρήση μετατροπέων D/A τύπου πολλαπλασιαστή. Στις εικόνες 37, 38 και 39 παρουσιάζονται τρεις βασικοί τύποι φίλτρων διέλευσης χαμηλών συχνοτήτων πρώτης τάξης.

Το κύκλωμα χαμηλής διέλευσης της εικόνας 37 έχει μια συχνότητα αποκοπής ω που εξαρτάται από την R_{DAC} και δίνεται από τη σχέση

$$\omega = \left[R_1 / (R_1 + R_2) \right] [D / CR_{DAC}] \quad (3.12)$$

Επίσης, η συνάρτηση μεταφοράς για αυτό το βαθυπερατό φίλτρο δίδεται από τη σχέση:

$$V_{out} / V_{in} = (-R_2 / R_1) \left\{ 1 / \left[1 + j\omega (R_1 + R_2) R_{DAC} C / R_1 D \right] \right\} \quad (3.13)$$



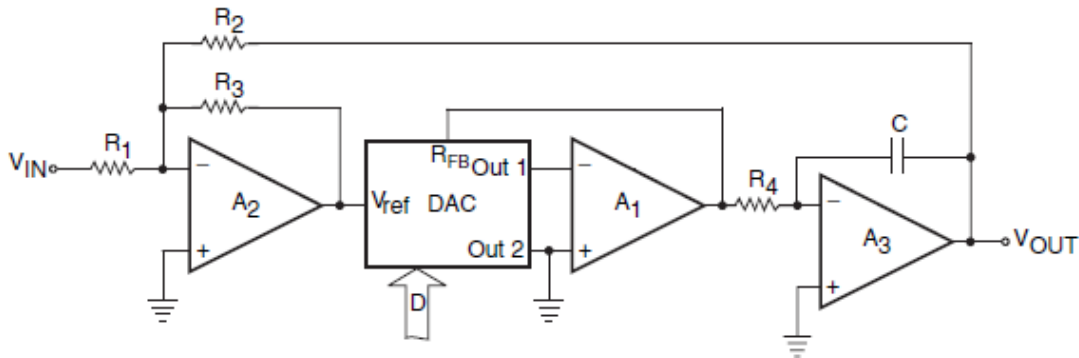
Εικόνα 37: Χαμηλοπερατό φίλτρο με συχνότητα αποκοπής εξαρτώμενη από την R_{DAC}

Η συχνότητα αποκοπής μπορεί να γίνει ανεξάρτητη της R_{DAC} με τη χρήση μετατροπέα D/A ως προγραμματιζόμενο στοιχείο κέρδους, όπως φαίνεται στην εικόνα 38. Σε αυτή την περίπτωση, η συχνότητα αποκοπής, δίνεται από τη σχέση:

$$\omega = R_3 D / R_2 R_4 C \quad (3.14)$$

και η συνάρτηση μεταφοράς από τη σχέση:

$$V_{out} / V_{in} = (-R_2 / R_1) \left\{ 1 / \left[1 + j\omega (R_2 R_4 C / R_3 D) \right] \right\} \quad (3.15)$$



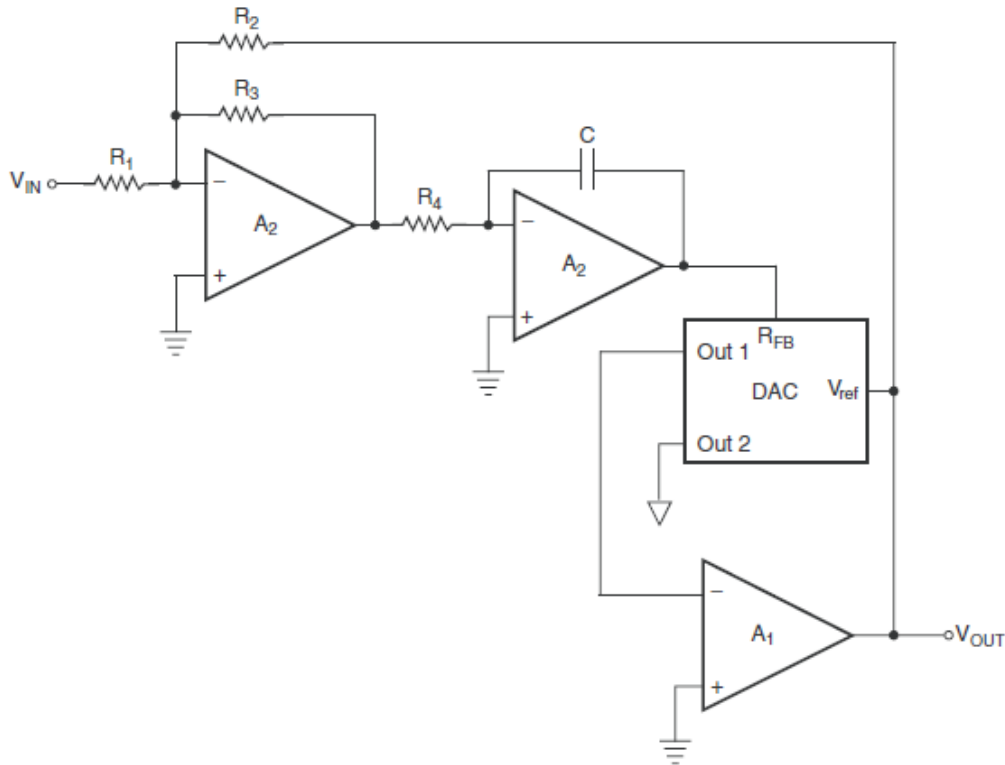
Εικόνα 38: Χαμηλοπερατό φίλτρο με συχνότητα αποκοπής ανεξάρτητη της R_{DAC}

Εάν είναι επιθυμητή μια ανάλογη ρύθμιση της σταθεράς χρόνου του φίλτρου και όχι της συχνότητας αποκοπής, το κύκλωμα της εικόνας 38 τροποποιείται και ο μετατροπέας D/A συνδέεται σε δικτύωμα διαχωριστή, όπως φαίνεται στην εικόνα 39. Στην περίπτωση αυτή, η σταθερά χρόνου δίνεται από τη σχέση:

$$\text{Σταθερά χρόνου} = R_2 R_4 C D / R_3 \quad (3.16)$$

και η συνάρτηση μεταφοράς από τη σχέση:

$$V_{out} / V_{in} = (R_2 / R_1) \left\{ 1 / \left[1 + j\omega (R_2 R_4 C D / R_3) \right] \right\} \quad (3.17)$$



Εικόνα 39: Χαμηλοπερατό φίλτρο με προγραμματιζόμενη σταθερά χρόνου

Φυσικά οι προαναφερθέντες τύποι ψηφιακά ελεγχόμενων φίλτρων δεν είναι οι μόνοι που μπορούν να πραγματοποιηθούν με τη χρήση μετατροπέων D/A. Μία πολύ σημαντική δυνατότητα, για παράδειγμα, είναι η χρήση τεχνικών μεταβλητής κατάστασης, οι οποίες μπορούν να χρησιμοποιηθούν για το σχεδιασμό μετατροπέων D/A ως βάση προγραμματιζόμενων φίλτρων για τη δημιουργία χαμηλοπερατών (low-pass), υψιπερατών (high-pass) και ζωνοπερατών (band-pass) φίλτρων με το ίδιο κύκλωμα.

3.7 Ολοκληρωμένα κυκλώματα μετατροπέων D/A

Στην ενότητα αυτή θα εξεταστούν κάποια από τα πιο ευρέως χρησιμοποιούμενα ολοκληρωμένα κυκλώματα (IC) μετατροπέων D/A. Καθώς σκοπός της εργασίας δεν είναι να δοθεί μια λεπτομερή περιγραφή καθενός από αυτά, θα αναφερθούν απλά πληροφορίες που σχετίζονται με τα χαρακτηριστικά και τις εφαρμογές των μετατροπέων αυτών.

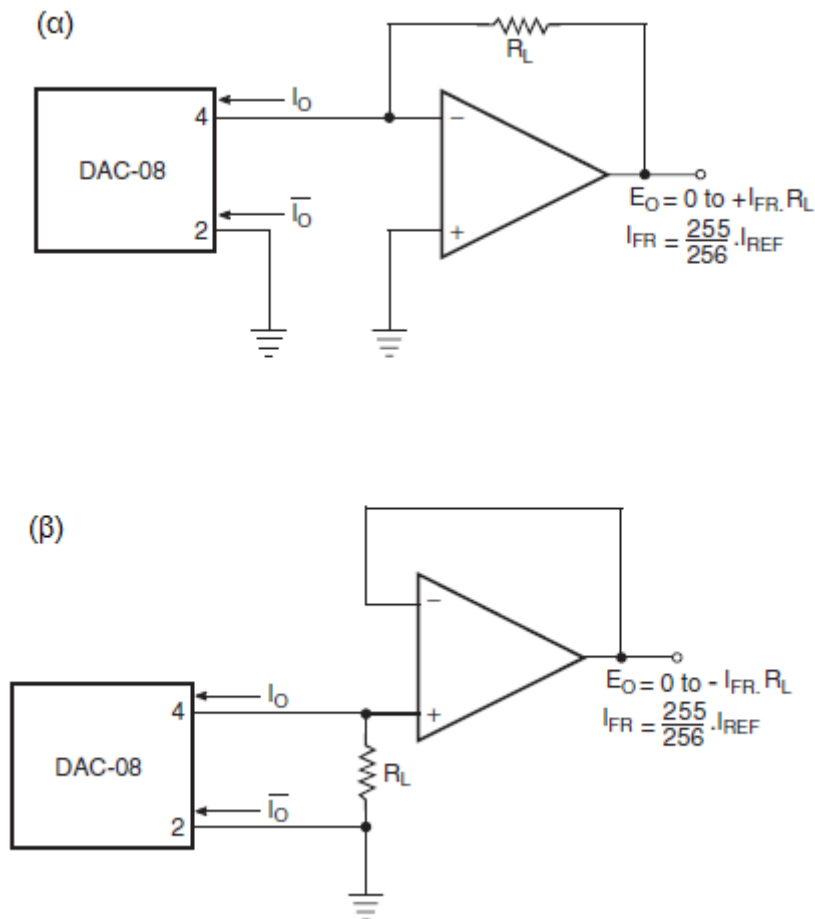
3.7.1 Μετατροπείς DAC-08

Το DAC-08 είναι ένας μονολιθικός μετατροπέας D/A των 8 bit [14]. Οι βασικότερες προδιαγραφές απόδοσης του περιλαμβάνουν:

- χρόνος αποκατάστασης 85ns,
- μονοτονική απόδοση πολλαπλασιαστή, 20πλασιασμού ενός ρεύματος αναφοράς με μεγάλο εύρος τιμών,

- άμεση διασύνδεση με όλες τις δημοφιλείς οικογένειες λογικών κυκλωμάτων,
- μη γραμμικότητες της τάξης του $\pm 0,1\%$ σε όλο το εύρος θερμοκρασιακής λειτουργίας και
- μεγάλο εύρος τάσης τροφοδοσίας ($\pm 4,5\text{V}$ έως $\pm 18\text{V}$)

Στην εικόνα 40 παρουσιάζονται οι βασικές κυκλωματικές διατάξεις για λειτουργία θετικής (α) και αρνητικής (β) χαμηλής αντίστασης εξόδου.



Εικόνα 40: Βασική κυκλωματική διάταξη μετατροπέα DAC-08 για λειτουργία θετικής (α) και αρνητικής (β) χαμηλής αντίστασης εξόδου

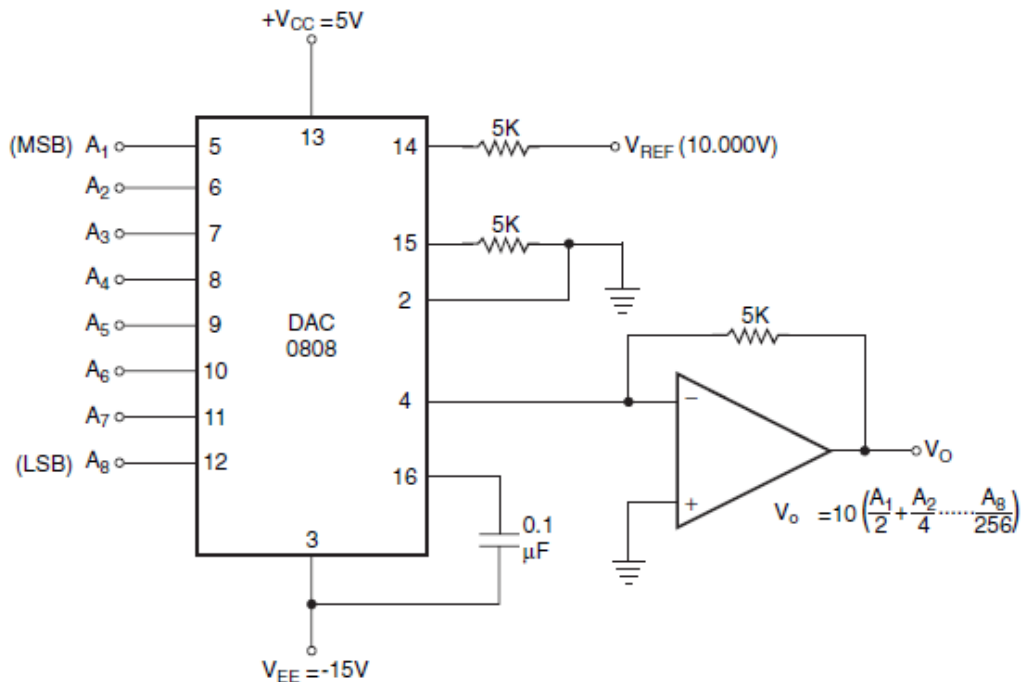
Στις εφαρμογές του μετατροπέα DAC-08 περιλαμβάνονται γεννήτριες κυματομορφών, κυκλώματα οδήγησης σερβοκινητήρων, κωδικοποιητές ήχου και ψηφιακά ελεγχόμενοι εξασθενητές, οδηγοί αναλογικών μετρητών, προγραμματιζόμενα τροφοδοτικά, μόντεμ υψηλής ταχύτητας, οδηγοί οθονών CRT, κ.λπ.

3.7.2 Μετατροπέας DAC-0808

Το DAC-0808 είναι ένας μετατροπέας D/A των 8 bit που παρουσιάζει [15]:

- χρόνο αποκατάστασης ρεύματος εξόδου πλήρους κλίμακας της τάξης των 150ns,
- κατανάλωση μόνο 33mW για τροφοδοσία ±5V,
- σχετική ακρίβεια της τάξης του ±0,19% που εξασφαλίζει μονοτονικότητα και γραμμικότητα των 8 bit,
- χαμηλό ρεύμα εξόδου (μικρότερο των 4mA) που παρέχει μηδενική ακρίβεια των 8 bit για $I_{ref} \geq 2mA$,
- ευρύ φάσμα τάσεων τροφοδοσίας (±4,5V έως ±18V) και
- μπορεί να συνδεθεί απευθείας με τις δημοφιλείς λογικές οικογένειες TTL, DTL ή CMOS

Ο μετατροπέας αποτελεί ισοδύναμο των μετατροπέων D/A MC 1508 και MC 1408. Στην εικόνα 41 παρουσιάζεται ένα κύκλωμα εφαρμογής του DAC-0808 μετατροπέα D/A τάσης εξόδου.



Εικόνα 41: Εφαρμογή μετατροπέα DAC-0808 ως μετατροπέα τάσης εξόδου

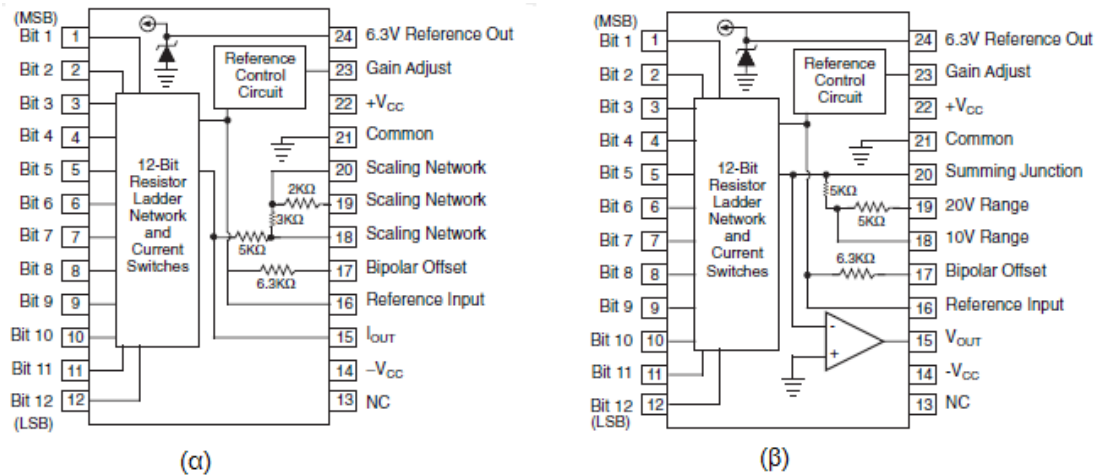
3.7.3 Μετατροπέας DAC-80

Το DAC-80 είναι ένας μετατροπέας D/A των 12 bit [16]. Τα εξέχοντα χαρακτηριστικά του περιλαμβάνουν τα εξής:

- χαμηλή κατανάλωση ισχύος (345mW),
- πλήρες εύρος αλλαγής στάθμης ±10V με ±12V τροφοδοσία,
- ψηφιακές εισόδους συμβατές με TTL και CMOS,

- μέγιστη μη γραμμικότητα $\pm 1/2\text{LSB}$ για εύρος θερμοκρασιών λειτουργίας 0-70 °C,
- εγγυημένη μονοτονικότητα για εύρος θερμοκρασιών λειτουργίας 0-70°C,
- χρόνο αποκατάστασης 4ms στο $\pm 0,01\%$ της πλήρους κλίμακας και
- μονολιθικό σχεδιασμό

Στην εικόνα 42(α)-(β) παρουσιάζονται τα διαγράμματα σύνδεσης (pin out diagrams) των τύπων ρεύματος εξόδου και τάσης εξόδου του DAC-80.



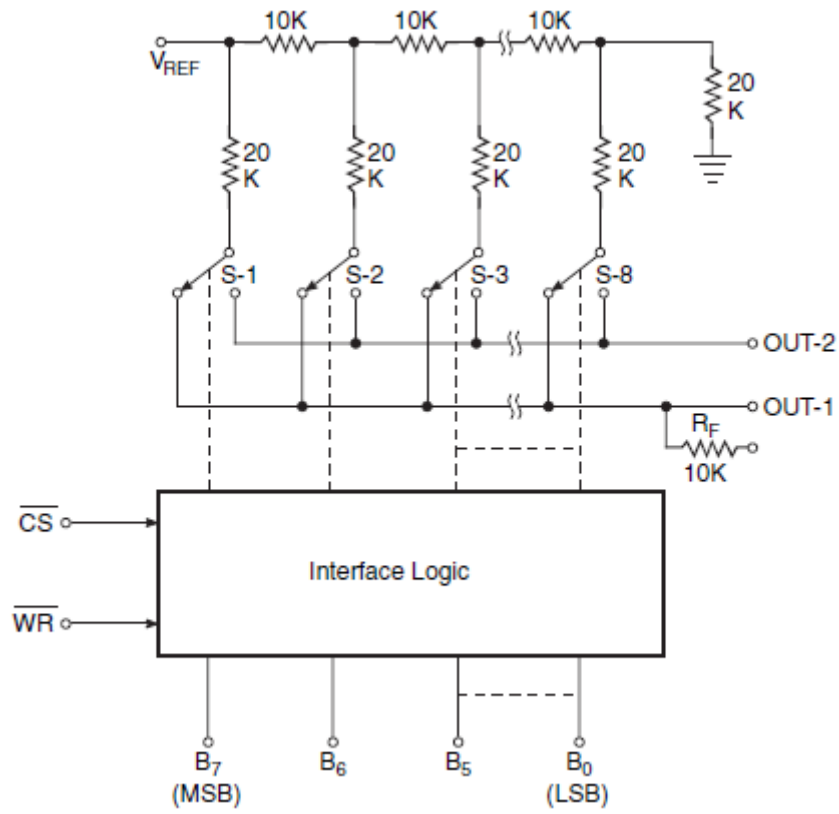
Εικόνα 42: Διαγράμματα σύνδεσης των τύπων ρεύματος εξόδου (α) και τάσης εξόδου (β) του DAC-80

3.7.4 Μετατροπέας AD 7524

Το AD 7524 είναι ένα μονολιθικό CMOS DAC των 8 bit σχεδιασμένο για άμεση διασύνδεση με τους περισσότερους μικροεπεξεργαστές όπως 6800, 8085, Z80, κλπ [17]. Τα βασικότερα χαρακτηριστικά του είναι τα εξής:

- ακρίβεια 1/8 LSB,
- κατανάλωση ισχύος μικρότερη από 10mW,
- εγγυημένη μονοτονικότητα σε όλο το εύρος θερμοκρασιακής λειτουργίας του,
- χρόνο αποκατάστασης 250ns (τυπικό) για αποκατάσταση 1/2 LSB του ρεύματος εξόδου με τάση τροφοδοσίας +15V
- μεγάλο εύρος τάσεων τροφοδοσίας (+5V έως +15V)

Τα εξαιρετικά χαρακτηριστικά πολλαπλασιασμού (δύο ή τεσσάρων τεταρτημορίων) που διαθέτει, καθιστούν το AD 7524 την ιδανική επιλογή για πολλές εφαρμογές ρύθμισης κέρδους ελεγχόμενων μικροεπεξεργαστών και ελέγχου σήματος. Στην εικόνα 43 παρουσιάζεται η κυκλωματική διάταξη του μετατροπέα σε λειτουργία πολλαπλασιαστή ρεύματος εξόδου που ουσιαστικά είναι όμοια με τις κυκλωματικές διατάξεις οποιουδήποτε μετατροπέα D/A σε παρόμοια λειτουργία.



Εικόνα 43: Κυκλωματική διάταξη μετατροπέα AD 7524 σε λειτουργία πολλαπλασιαστή ρεύματος εξόδου

4 Μετατροπείς A/D

4.1 Λειτουργία των μετατροπέων A/D

Ένας μετατροπέας A/D αποτελεί ένα πολύ σημαντικό στοιχείο και ουσιώδη διασύνδεση κατά τη διαδικασία ανάλυσης αναλογικών δεδομένων από ψηφιακά κυκλώματα [3]. Είναι αναπόσπαστο κομμάτι κάθε ψηφιακού συστήματος επικοινωνίας όπου το αναλογικό σήμα, πριν την μετάδοσή του, ψηφιοποιείται στο τερματικό αποστολής (πομπός) με τη βοήθεια ενός μετατροπέα A/D. Χρησιμοποιείται πάντα σε κάθε είδους ψηφιακό εξοπλισμό ελέγχου, μέτρησης και ανάγνωσης αναλογικών σημάτων. Είτε πρόκειται για ένα ψηφιακό βολτόμετρο ή ένα μετρητή ισχύος λείζερ, ή ακόμη και ένα μετρητή pH, ο μετατροπέας A/D αποτελεί την καρδιά της συσκευής ή του οργάνου.

Ένας μετατροπέας A/D παίρνει στην είσοδο του μια αναλογική τάση και μετά από ένα ορισμένο χρονικό διάστημα παράγει ένα ψηφιακό κώδικα εξόδου που αντιπροσωπεύει την αναλογική είσοδο. Η διαδικασία μετατροπής A/D είναι γενικά πιο σύνθετη από την διαδικασία μετατροπής D/A. Για την μετατροπή αναλογικού σήματος σε ψηφιακό έχουν αναπτυχθεί διάφορες τεχνικές, οι οποίες συγκρινόμενες παρουσιάζουν διαφορετικά πλεονεκτήματα και μειονεκτήματα, χαρακτηριστικά τα οποία έχουν χρησιμοποιηθεί για την κατασκευή των διαφόρων κατηγοριών ολοκληρωμένων μετατροπέων A/D.

Όπως θα φανεί και από τις επόμενες ενότητες, βασικό μέρος αρκετών ειδών μετατροπέων A/D αποτελεί ένα κύκλωμα μετατροπέα D/A.

4.2 Προδιαγραφές μετατροπέων A/D

Οι κυριότερες προδιαγραφές απόδοσης ενός μετατροπέα A/D είναι οι εξής [18]:

- Ανάλυση (resolution)
- Ακρίβεια (accuracy)
- Σφάλματα κέρδους και αντιστάθμισης (gain & offset errors)
- Ολισθήσεις κέρδους και αντιστάθμισης (gain & offset drifts)
- Συχνότητα δειγματοληψίας (sampling frequency) και φαινόμενο αναδίπλωσης (aliasing)
- Σφάλμα κβαντοποίησης (quantization error)
- Μη γραμμικότητα (non linearity - NL) και διαφορική μη γραμμικότητα (differential non linearity - DNL)
- Χρόνος μετατροπής (conversion time)
- Χρόνοι καθυστέρησης (aperture) και λήψης (acquisition) σήματος

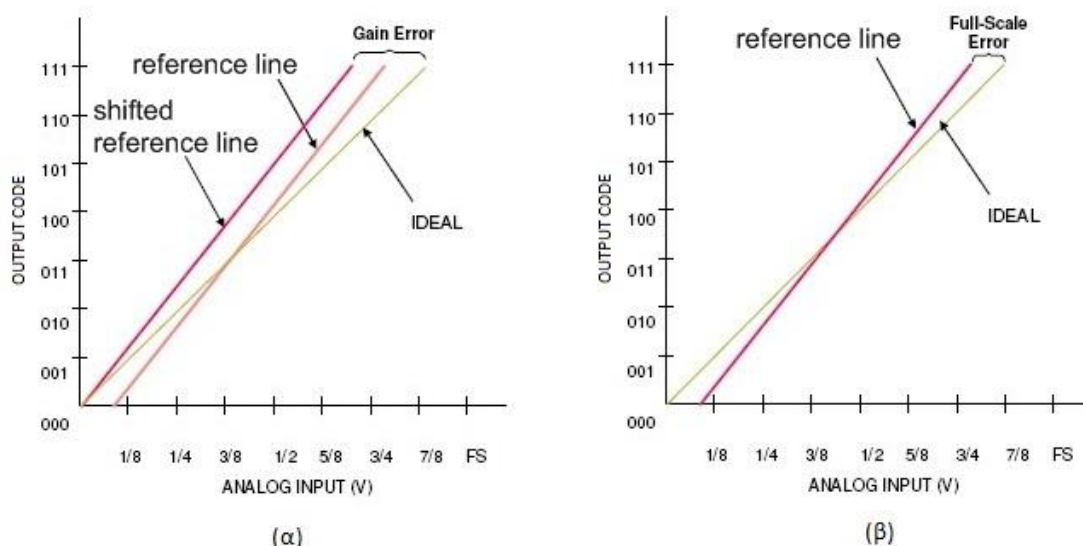
- Πλάτος κώδικα (code width)

4.2.1 Ανάλυση

Η ανάλυση (resolution) ενός μετατροπέα A/D είναι το ποσό του διακριτού επιπέδου της αναλογικής τάσης εισόδου που απαιτείται ώστε η ψηφιακή του έξοδος να αυξηθεί από τον ένα κώδικα στον αμέσως επόμενο υψηλότερο κώδικα. Ένας μετατροπέας A/D των n bit μπορεί να αναγνωρίσει $2^n - 1$ διαφορετικά αναλογικά επίπεδα. Η ανάλυση μπορεί να εκφραστεί ως ποσοστό της πλήρους κλίμακας ή σε bit. Για παράδειγμα, η ανάλυση ενός μετατροπέα A/D των 8 bit μπορεί να αναγνωρίσει 255 διαφορετικά αναλογικά επίπεδα ή μπορεί να εκφραστεί ως το 0,4% της πλήρους κλίμακας ή απλά ως ανάλυση των 8 bit. Εάν η πλήρης κλίμακα της αναλογικής εισόδου ενός τέτοιου μετατροπέα είναι 10V, τότε ο μετατροπέας μπορεί να αναγνωρίσει μια αλλαγή των 40mV στην είσοδό του.

4.2.2 Ακρίβεια

Η ακρίβεια (accuracy) ενός μετατροπέα A/D περιγράφει το μέγιστο άθροισμα των σφαλμάτων που προέρχεται τόσο από τις αναλογικές πηγές (κυρίως των αντιστάσεων του συγκριτή και του ladder) όσο και από τις ψηφιακές πηγές του (σφάλμα κβαντοποίησης) [4]. Τα σφάλματα αυτά περιλαμβάνουν κυρίως τα σφάλματα κέρδους (gain errors), αντιστάθμισης (offset errors) και κβαντοποίησης (quantization errors). Η ακρίβεια αυτή περιγράφει επίσης την πραγματική αναλογική είσοδο και το πλήρους κλίμακα σταθμισμένο ισοδύναμο του κώδικα εξόδου που αντιστοιχεί στην πραγματική αυτή αναλογική είσοδο. Η προδιαγραφή της ακρίβειας συνήθως δεν περιέχεται στα datasheet των μετατροπέων, αφού τις περισσότερες φορές τα σφάλματα που περιγράφει, αναφέρονται ξεχωριστά.



Εικόνα 44: Σφάλμα (α) κέρδους, (β) αντιστάθμισης

4.2.3 Σφάλματα κέρδους και αντιστάθμισης

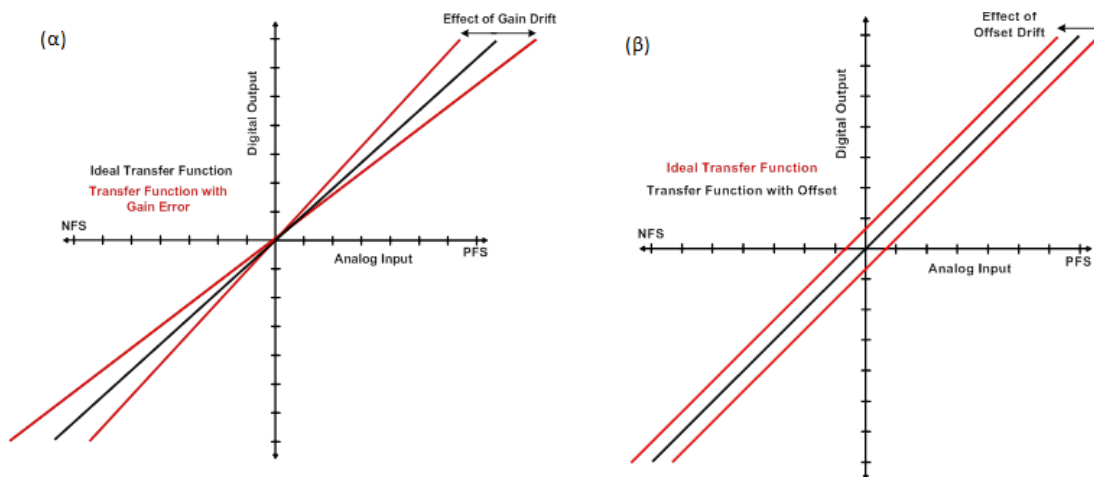
Το σφάλμα κέρδους (gain error) είναι η διαφορά μεταξύ της πραγματικής τάσης μετάβασης πλήρους κλίμακας και της ιδανικής τάσης μετάβασης πλήρους κλίμακας (Εικ. 44(α)). Εκφράζεται είτε ως ποσοστό του εύρους πλήρους κλίμακας (% του FSR) είτε σε LSB.

Το σφάλμα αντιστάθμισης (offset error) είναι το σφάλμα εμφανίζεται στο αναλογικό μηδέν για έναν μετατροπέα A/D που λειτουργεί με διπολικό τρόπο και μετρείται σε % του FSR ή LSB (Εικ. 44(β)).

4.2.4 Ολίσθησις κέρδους και αντιστάθμισης

Η ολίσθηση κέρδους (gain drift) είναι η αλλαγή της τάσης μετάβασης πλήρους κλίμακας που μετράται επί ολόκληρου του εύρους της θερμοκρασίας λειτουργίας (Εικ. 45(α)). Εκφράζεται σε πλήρη κλίμακα ανά βαθμό Κελσίου ή ppm της πλήρους κλίμακας ανά βαθμό Κελσίου ή LSB [19].

Η ολίσθηση αντιστάθμισης (offset drift) είναι η μεταβολή με τη θερμοκρασία του αναλογικού μηδέν του μετατροπέα A/D που λειτουργεί με διπολικό τρόπο (Εικ. 45(β)). Γενικά εκφράζεται σε ppm της πλήρους κλίμακας ανά βαθμό Κελσίου ή LSB.



Εικόνα 45: Ολίσθηση (α) κέρδους, (β) αντιστάθμισης

4.2.5 Συχνότητα δειγματοληψίας και φαινόμενο αναδίπλωσης

Όπως αναφέρθηκε και σε προηγούμενο κεφάλαιο, σύμφωνα με το θεώρημα δειγματοληψίας των Nyquist-Shannon, εάν ο ρυθμός με τον οποίο το προς ψηφιοποίηση αναλογικό σήμα δειγματοληπτείται με τουλάχιστον την διπλάσια συχνότητα της υψηλότερης συχνότητας του αναλογικού σήματος, τότε το αναλογικό σήμα μπορεί να αναπαραχθεί πιστά από τις κβαντισμένες τιμές του με τη χρήση ενός κατάλληλου αλγόριθμου παρεμβολής. Η ακρίβεια του αναπαραγόμενου σήματος, ωστόσο, περιορίζεται από το σφάλμα κβαντοποίησης. Αν ο ρυθμός δειγματοληψίας δεν είναι ο σωστός, για παράδειγμα, αν η συχνότητά του είναι μικρότερη από τη συχνότητα δειγματοληψίας, τότε η αναπαραγωγή του σήματος δεν είναι μια πιστή αναπαραγωγή του αρχικού σήματος αλλά περιέχει παραμορφώσεις λόγω της ύπαρξης

αρμονικών συχνοτήτων, που είναι γνωστές ως σήματα αναδίπλωσης (aliases). Η συχνότητα ενός αναδιπλούμενου σήματος είναι η διαφορά μεταξύ της συχνότητας του σήματος και της συχνότητας δειγματοληψίας. Για παράδειγμα, αν ένα ημιτονοειδές σήμα 2kHz δειγματοληπτείται με ρυθμό 1,5kHz, τότε θα αναπαραχθεί ως ημιτονοειδές σήμα 500Hz. Το πρόβλημα αυτό ονομάζεται φαινόμενο αναδίπλωσης (aliasing) και προκειμένου να αποφευχθεί, το αναλογικό σήμα εισόδου περνάει από ένα χαμηλοπερατό φίλτρο με σκοπό την απομάκρυνση όλων των συνιστωσών με συχνότητα πάνω από το ήμισυ της συχνότητας δειγματοληψίας. Αυτό το φίλτρο, που ονομάζεται φίλτρο anti-aliasing, χρησιμοποιείται σε όλους τους πρακτικούς μετατροπείς A/D.

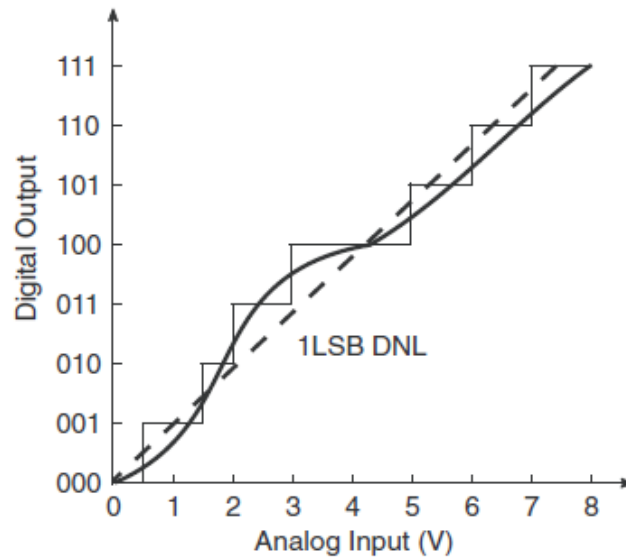
4.2.6 Σφάλμα κβαντοποίησης

Το σφάλμα κβαντοποίησης (quantization error) είναι εγγενής της διαδικασίας ψηφιοποίησης. Για ένα συγκεκριμένο εύρος αναλογικής τάσης εισόδου, το σφάλμα αυτό μπορεί να μειωθεί με την αύξηση του αριθμού των ψηφιοποιημένων επίπεδων. Ένας μετατροπέας A/D που έχει μια έξοδο των n bit μπορεί να αναγνωρίσει μόνο 2^n κωδικών εξόδου, ενώ υπάρχει ένας άπειρος αριθμός τιμών αναλογικής εισόδου πλησίον του LSB του μετατροπέα που αποδίδεται με τον ίδιο κωδικό εξόδου. Για παράδειγμα, αν ένα αναλογικό σήμα με μέγιστη τιμή 7V ψηφιοποιείται με 3 bit, τότε όλες οι αναλογικές τάσεις μεταξύ των 5,5V και 6,5V θα αποδίδονται από τον ίδιο κωδικό εξόδου, δηλαδή 110 (αν η κωδικοποίηση εξόδου είναι σε ευθεία δυαδική μορφή). Το σφάλμα, στην περίπτωση αυτή, είναι $\pm 0,5V$ ή $\pm 1/2$ LSB, αφού μια αλλαγή στην έξοδο του ενός LSB αντιστοιχεί σε μια αναλογική αλλαγή του 1V. Το όριο του $\pm 1/2$ LSB της ανάλυσης είναι γνωστή ως το θεμελιώδες σφάλμα κβαντοποίησης. Αν εκφραστεί ως ποσοστό, το σφάλμα κβαντοποίησης ενός μετατροπέα των 8 bit είναι $1/255$ ή 0,4%.

4.2.7 Μη γραμμικότητα και διαφορική μη γραμμικότητα

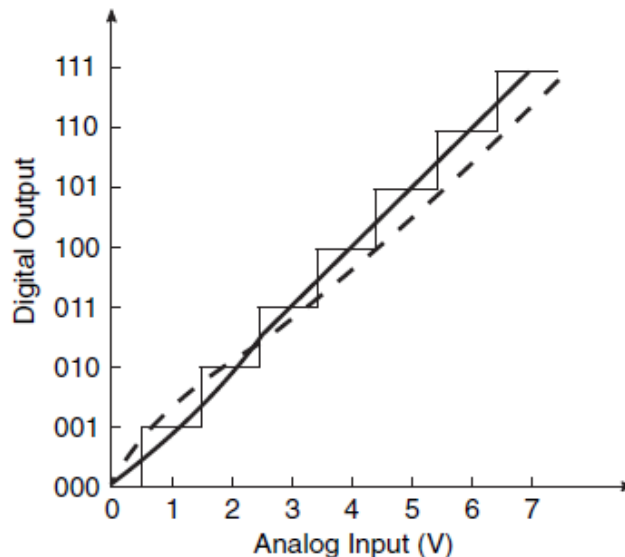
Η προδιαγραφή της μη γραμμικότητας (που από κάποιους κατασκευαστές αναφέρεται και ως μη γραμμικότητα ολοκλήρωσης (INL)) ενός μετατροπέα A/D περιγράφει την απόκλιση του από τη γραμμική καμπύλη μεταφοράς. Το σφάλμα μη γραμμικότητας δεν περιλαμβάνει τα σφάλματα κέρδους, αντιστάθμισης και κβαντοποίησης. Εκφράζεται ως ποσοστό της πλήρους κλίμακας ή σε LSB.

Η διαφορική μη γραμμικότητα (differential nonlinearity - DNL) είναι η χειρότερη περίπτωση απόκλισης μεταξύ της αλλαγής της πραγματικής αναλογικής τάσης και της αλλαγής της ιδανικής τάσης του ενός LSB. Η προδιαγραφή DNL είναι εξίσου σημαντική της INL, καθώς ένας μετατροπέας A/D με καλή προδιαγραφή INL μπορεί να παρουσιάσει χαμηλής ποιότητας καμπύλη μεταφοράς αν η προδιαγραφή DNL του είναι κακή. Η προδιαγραφή αυτή στην πραγματικότητα εξηγεί την ομαλότητα των χαρακτηριστικών μεταφοράς ενός μετατροπέα και επομένως έχει μεγάλη σημασία για έναν σχεδιαστή. Η DNL, επίσης εκφράζεται ως ποσοστό της πλήρους κλίμακας ή σε LSB.



Εικόνα 46: Χαρακτηριστική μεταφορά ενός μετατροπέα A/D των 3 bit (1/4 LSB INL και 1 LSB DNL)

Στην εικόνα 46 φαίνεται η καμπύλη μεταφοράς ενός μετατροπέα A/D των 3 bit με 7V εύρος πλήρους κλίμακας, 1/4 LSB INL και 1 LSB DNL. Στην εικόνα 47 φαίνεται η καμπύλη μεταφοράς του ίδιου μετατροπέα με 1 LSB INL και 1/4 LSB DNL. Παρά το γεγονός ότι η πρώτη έχει πολύ καλύτερη προδιαγραφή INL, η δεύτερη, με καλύτερη προδιαγραφή DNL, παρουσιάζει μια πολύ καλύτερη και ομαλότερη καμπύλη, γεγονός που την καθιστά περισσότερο προτιμητέα.



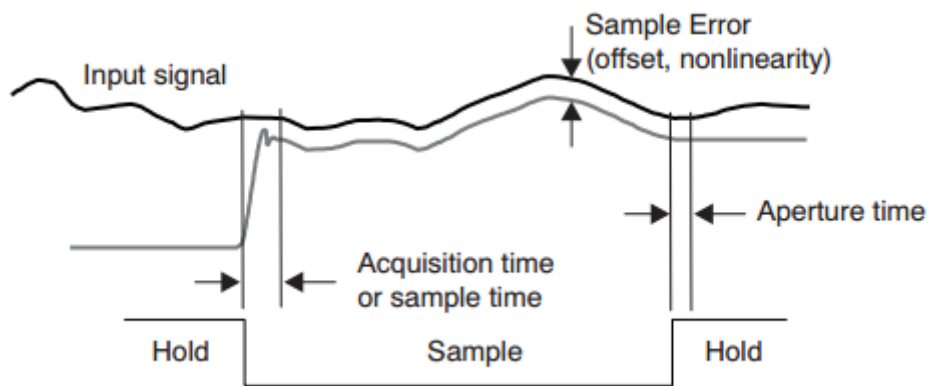
Εικόνα 47: Χαρακτηριστική μεταφορά ενός μετατροπέα A/D των 3 bit (1 LSB INL και 1/4 LSB DNL)

Πάρα πολύ υψηλή τιμή του DNL μπορεί ακόμη και να υποβαθμίσει κατάφωρα την ανάλυση του μετατροπέα. Για παράδειγμα, σε ένα μετατροπέα των 4 bit, με ± 2 LSB DNL, η καμπύλη μεταφοράς των 16 βημάτων μπορεί να μειωθεί σε μία καμπύλη των 6 βημάτων. Γενικότερα, η προδιαγραφή DNL δεν θα πρέπει σε καμία περίπτωση

να αγνοείται, εκτός εάν η προδιαγραφή INL έχει τέτοια τιμή που να μπορεί να εξασφαλίζει την επιθυμητή DNL.

4.2.8 Χρόνος μετατροπής

Ο χρόνος μετατροπής (conversion time) είναι ο χρόνος που μεσολαβεί από την χρονική στιγμή της έναρξης της μετατροπής του σήματος μέχρις ότου η μετατροπή αυτή να ολοκληρωθεί. Κυμαίνεται από μερικά νανοδευτερόλεπτα για μετατροπείς A/D τύπου flash έως λίγα μικροδευτερόλεπτα για μετατροπείς τύπου διαδοχικής προσέγγισης, ενώ μπορεί να φτάσει ακόμα και τις δεκάδες χιλιοστά του δευτερολέπτου για μετατροπείς ολοκληρωτές διπλής κλίσης. Εδώ θα πρέπει να σημειωθεί ότι μερικοί μετατροπείς απαιτούν τη μη μεταβολή της τάσης εισόδου περισσότερο από $1/2$ LSB κατά την διάρκεια της μετατροπής.



Εικόνα 48: Χρόνοι καθυστέρησης και λήψης

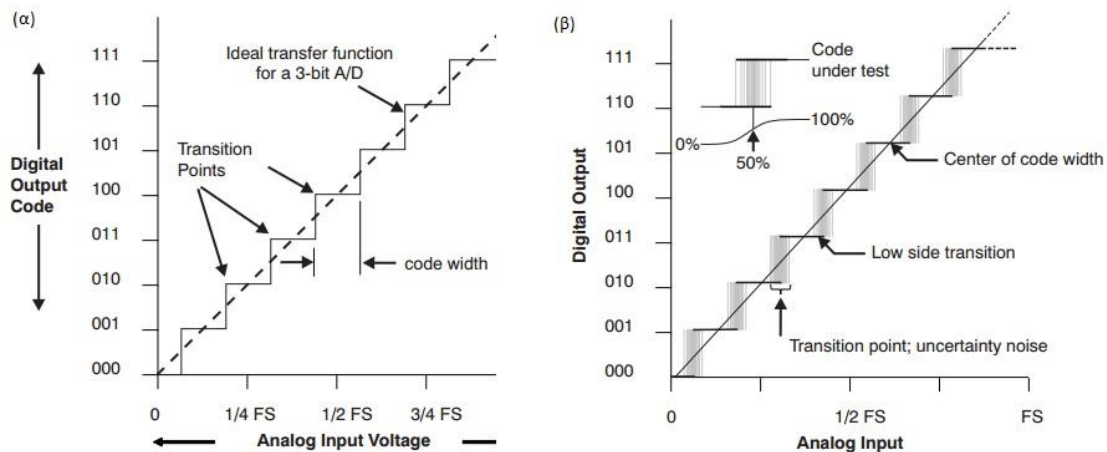
4.2.9 Χρόνοι καθυστέρησης και λήψης

Κατά την ψηφιοποίηση ενός ταχέως μεταβαλλόμενου σήματος, το πλάτος του σήματος εισόδου είναι πολύ πιθανό να έχει μεταβληθεί ακόμη και πριν από την ολοκλήρωση της διαδικασίας μετατροπής, με αποτέλεσμα η έξοδος του μετατροπέα A/D να μην αντιπροσωπεύει το πλάτος του σήματος κατά την έναρξή της. Το πρόβλημα αυτό μπορεί να ξεπεραστεί με χρήση ενός κυκλώματος δειγματοληψίας και συγκράτησης με έναν ενισχυτή απομόνωσης (buffer amplifier) στην είσοδο του μετατροπέα A/D. Οι χρόνοι καθυστέρησης (aperture) και λήψης (acquisition) του σήματος είναι παράμετροι του κυκλώματος S/H [20]. Το προς ψηφιοποίηση σήμα δειγματοληπτείται από έναν ηλεκτρονικό διακόπτη που μπορεί να αλλάζει την κατάσταση του (ON και OFF) γρήγορα. Το δειγματοληπτημένο πλάτος στη συνέχεια αποθηκεύεται στον πυκνωτή συγκράτησης. Ο μετατροπέας A/D ψηφιοποιεί την αποθηκευμένη τάση, και, αφού ολοκληρωθεί η μετατροπή, ένα νέο δείγμα λαμβάνεται και διατηρείται για την επόμενη μετατροπή. Ο χρόνος λήψης είναι ο χρόνος που απαιτείται ώστε ο ηλεκτρονικός διακόπτης να κλείσει και να φορτίσει ο πυκνωτής συγκράτησης, ενώ ο χρόνος καθυστέρησης είναι ο χρόνος που απαιτείται ώστε ο διακόπτης να ανοίξει εντελώς μετά την εμφάνιση του σήματος συγκράτησης (Εικ. 48). Στην ιδανική περίπτωση, και οι δύο χρόνοι είναι μηδενικοί. Η μέγιστη

συχνότητα δειγματοληψίας καθορίζεται έτσι από τους χρόνους καθυστέρησης και λήψης σε συνδυασμό με τον χρόνο μετατροπής του σήματος.

4.2.10 Πλάτος κώδικα

Το πλάτος κώδικα (code width) είναι το ποσό του διακριτού επιπέδου της αλλαγής της αναλογικής τάσης εισόδου που λαμβάνει χώρα μεταξύ των μεταβάσεων του κώδικα εξόδου εκφραζόμενο σε LSB της πλήρους κλίμακας [20]. Η ιδανική τιμή του πλάτους κώδικα είναι το 1 LSB (Εικ. 49(α)). Αβεβαιότητα πλάτους κώδικα (code width uncertainty) ή σημείο μετάβασης (transition point) είναι η δυναμική μεταβολή ή jitter στο πλάτος του κώδικα λόγω θορύβου (Εικ. 49(β)).



Εικόνα 49: (α) πλάτος κώδικα, (β) σημείο μετάβασης

4.3 Ορολογία μετατροπών A/D

Οι πιο συχνά χρησιμοποιούμενοι όροι στην ερμηνεία των προδιαγραφών και των ιδιαίτερων χαρακτηριστικών των μετατροπών A/D είναι οι εξής [3], [20]:

- **Μονοπολικός τρόπος λειτουργίας (Unipolar mode operation):** Σε μονοπολικό τρόπο λειτουργίας, η αναλογική είσοδος στον μετατροπέα A/D μεταβάλλεται από 0 έως την τάση πλήρους κλίμακας μιας μόνο πολικότητας
- **Διπολικός τρόπος λειτουργίας (Bipolar mode operation):** Ένας μετατροπέας A/D διαμορφωμένος ώστε να μετατρέπει τόσο τις θετικές όσο και τις αρνητικές τάσεις αναλογικής εισόδου λέγεται ότι λειτουργεί με διπολικό τρόπο
- **Κωδικοποίηση (Coding):** Ορίζει τη φύση της μορφής δεδομένων εξόδου του μετατροπέα A/D. Συνήθεις μορφές κωδικοποίησης αποτελούν η αμιγώς δυαδική (CB), η offset binary (OB), η complementary binary (CSB), το συμπλήρωμα ως προς 2 (BTC), το low byte και το high byte [21]

- **Low byte και High Byte:** Σε μετατροπείς A/D με ανάλυση μεγαλύτερη από 8 bit, ορισμένα ολοκληρωμένα κατασκευάζονται σε high-byte ή low-byte format ώστε να απλοποιηθεί η διασύνδεσή τους με συστήματα μικροεπεξεργαστών των 8 bit. Η έξοδος low-byte περιέχει το λιγότερο σημαντικό bit (LSB) και ορισμένα ή όλα από τα χαμηλότερα 8 bit της εξόδου του μετατροπέα A/D. Αντίστοιχα, η έξοδος high-byte περιέχει το MSB και όλα ή μερικά από τα ανώτερα 8 bit
- **Δεδομένα δεξιάς και αριστερής στοίχισης (Right & left justified data):** Τα μικρότερα των 8 bit σύνολα δεδομένων τοποθετούνται σε προσανατολισμένη ως προς byte μορφή εξόδου δεδομένων, αρχής γενομένης με το bit που βρίσκεται πρώτο δεξιά (right justified) ή πρώτο αριστερά (left justified) από τα δεδομένα που βρίσκονται στον καταχωρητή μεταφοράς. Για παράδειγμα, ένας μετατροπέας A/D των 12 bit θα έχει 4 έξτρα bit, τα οποία μπορεί να βρίσκονται σε δεξιά ή αριστερή στοίχιση. Η στοίχιση αυτή μπορεί να εφαρμοστεί τόσο σε low όσο και σε high byte format μετατροπείς
- **Καταχωρητής εντολών (command register) & καταχωρητής κατάστασης (state register):** Ο καταχωρητής εντολών είναι ένας εσωτερικός καταχωρητής του μετατροπέα A/D που μπορεί να προγραμματιστεί από το χρήστη για την επιλογή διάφορων τρόπων λειτουργίας του, όπως επιλογή μονοπολικής ή διπολικής λειτουργίας, επιλογή του εύρους λειτουργίας, επιλογή μορφής δεδομένων εξόδου, κλπ. Ο καταχωρητής κατάστασης δείχνει την τρέχουσα κατάσταση της μετατροπής A/D με ένα «busy» ή «conversion complete» σήμα
- **Γραμμές ελέγχου (control lines):** Κάθε μετατροπέας A/D περιέχει pin εισόδου/εξόδου που ενεργοποιούν, παρακολουθούν και ελέγχουν τη λειτουργία του. Τα pin αυτά ονομάζονται γραμμές ελέγχου. Μερικά παραδείγματα είναι τα pin chip select, write, start convert, conversion complete, κ.λπ.

4.4 Είδη μετατροπέων A/D

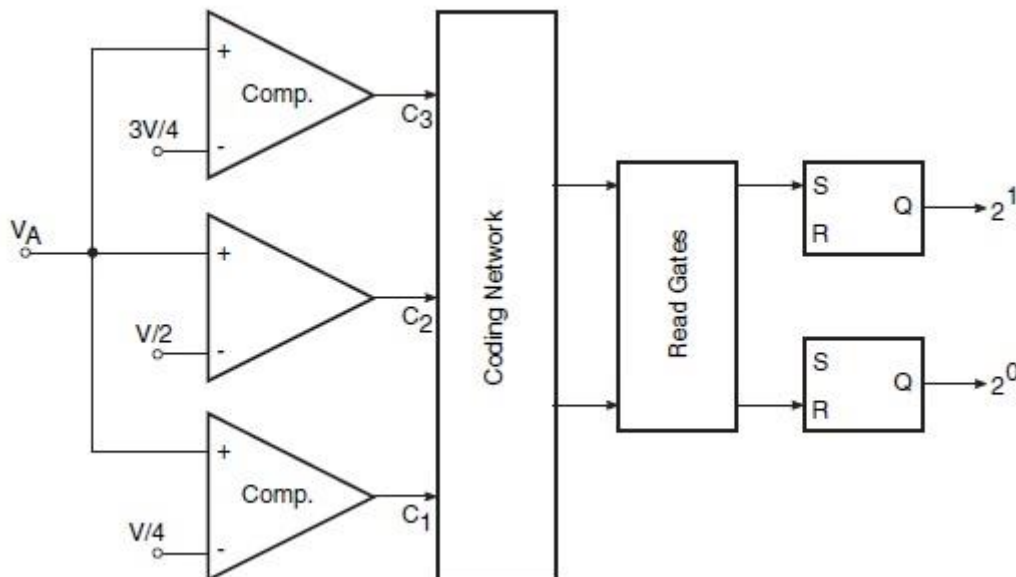
Οι μετατροπείς αναλογικού σε ψηφιακό σήμα συχνά ταξινομούνται ανάλογα με τη διαδικασία ή την τεχνική μετατροπής που χρησιμοποιείται για την ψηφιοποίηση του σήματος. Με βάση τις διάφορες μεθοδολογίες μετατροπής, κάποια από τα κοινά είδη μετατροπέων A/D είναι τα εξής [3]:

- Μετατροπείς A/D ταυτόχρονης ή flash δειγματοληψίας (Simultaneous ή Flash A/D Converters)
- Μετατροπείς A/D τεχνικής half-flash (Half-Flash A/D Converters)
- Μετατροπείς A/D τύπου απαριθμητή (Counter-Type A/D Converters)

- Μετατροπείς A/D τύπου παρακολούθησης (Tracking-Type A/D Converters)
- Μετατροπείς A/D διαδοχικής προσέγγισης (Successive Approximation Type A/D Converters)
- Μετατροπείς A/D απλής, διπλής & πολλαπλής κλίσης (Single, Dual and Multi slope A/D Converters)
- Μετατροπείς A/D Σίγμα-Δέλτα (Sigma-Delta A/D Converters)

4.4.1 Μετατροπείς A/D ταυτόχρονης ή flash δειγματοληψίας

Η ταυτόχρονη μέθοδος της μετατροπής A/D (simultaneous ή flash A/D conversion) βασίζεται στη χρήση ενός αριθμού συγκριτών [4], [9]. Για μια μετατροπή A/D των n bit, ο αριθμός των συγκριτών που απαιτείται είναι $2^n - 1$. Ένα τέτοιο σύστημα ικανό να μετατρέπει ένα αναλογικό σήμα εισόδου σε ψηφιακή έξοδο των n bit φαίνεται στην εικόνα 50.



Εικόνα 50: Μετατροπείς A/D ταυτόχρονης δειγματοληψίας των 2 bit

Το προς ψηφιοποίηση αναλογικό σήμα χρησιμεύει ως μία από τις εισόδους σε κάθε έναν από τους συγκριτές. Η δεύτερη είσοδος για κάθε συγκριτή είναι μια είσοδος αναφοράς, διαφορετική για κάθε έναν από αυτούς. Οι τάσεις αναφοράς που χρησιμοποιούνται στους συγκριτές είναι γενικά $V/2^n$, $2V/2^n$, $3V/2^n$, $4V/2^n$ και ούτω καθεξής. Εδώ, το V είναι το μέγιστο πλάτος του αναλογικού σήματος που μπορεί να ψηφιοποιήσει ο μετατροπέας A/D και n είναι ο αριθμός των bit της ψηφιοποιημένης εξόδου. Στην παρούσα περίπτωση του μετατροπέα A/D των 2 bit, οι τάσεις αναφοράς για τις τρεις συγκριτές θα είναι $V/4$, $V/2$ και $3V/4$. Για μια έξοδο των 3 bit, οι τάσεις αναφοράς θα ήταν $V/8$, $V/4$, $3V/8$, $V/2$, $5V/8$, $3V/4$ και $7V/8$. Αναφερόμενοι στο κύκλωμα της εικόνας 50, η κατάσταση της εξόδου των συγκριτών εξαρτάται από το αναλογικό σήμα εισόδου V_A . Για παράδειγμα, όταν η είσοδος V_A βρίσκεται μεταξύ

των τιμών $V/4$ και $V/2$, η έξοδος C_1 είναι σε κατάσταση high, ενώ οι έξοδοι C_2 και C_3 είναι και οι δύο σε κατάσταση low. Τα αποτελέσματα συνοψίζονται στον Πίνακα 1. Οι έξοδοι των τριών συγκριτών μπορούν στη συνέχεια να οδηγηθούν σε ένα δικτύωμα κωδικοποίησης (που περιλαμβάνει λογικές πύλες, κλπ) για την παροχή δύο δυαδικών ψηφίων που αποτελούν το ψηφιακό ισοδύναμο της αναλογικής τάσης εισόδου. Τα bit της εξόδου του δικτύωματος κωδικοποίησης μπορούν να οδηγηθούν σε καταχωρητή flip-flop για αποθήκευση.

ΠΙΝΑΚΑΣ 1: Έξοδοι μετατροπέα A/D ταυτόχρονης δειγματοληψίας των 2 bit

Αναλογική τάση εισόδου V_A	Έξοδος συγκριτή C_1	Έξοδος συγκριτή C_2	Έξοδος συγκριτή C_3	Έξοδος flip-flop 2^0	Έξοδος flip-flop 2^1
$0 - V/4$	low	low	low	0	0
$V/4 - V/2$	high	low	low	0	1
$V/2 - 3V/4$	high	high	low	1	0
$3V/4 - V$	high	high	high	1	1

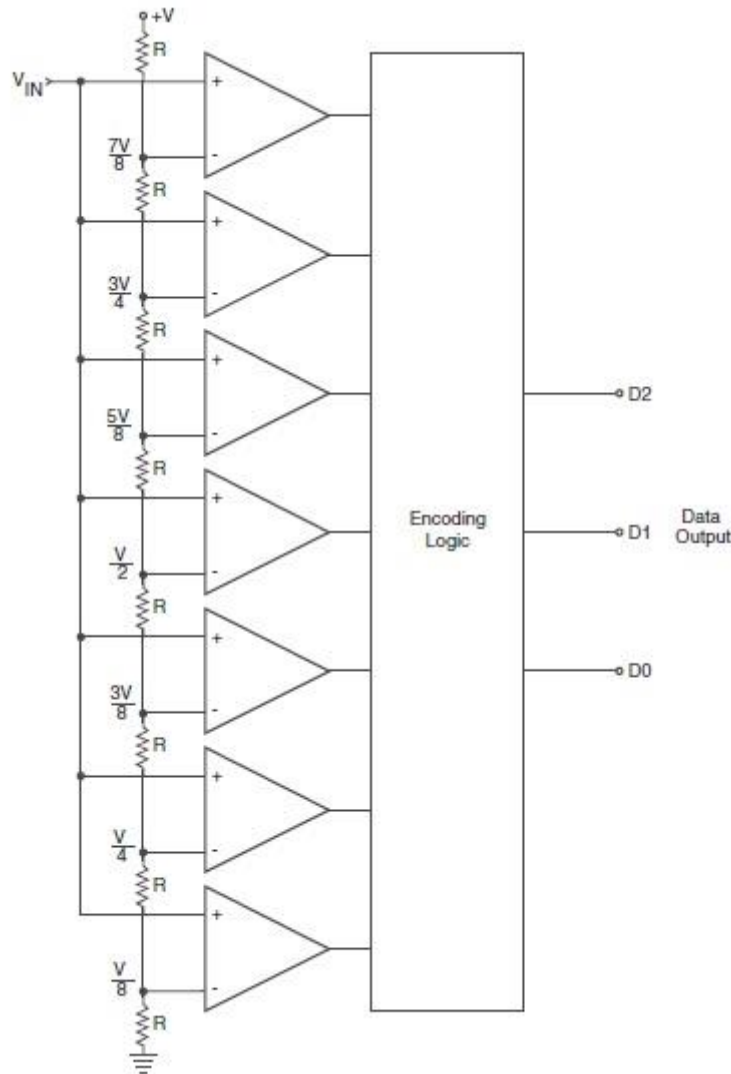
Στην εικόνα 51 παρουσιάζεται η διάταξη ενός μετατροπέα A/D ταυτόχρονης δειγματοληψίας των 3 bit.

Η κατασκευή ενός μετατροπέα A/D ταυτόχρονης δειγματοληψίας είναι αρκετά απλή και σχετικά εύκολη στην κατανόηση. Ωστόσο, όσο ο αριθμός των bit στο επιθυμητό ψηφιακό σήμα αυξάνεται, τόσο αυξάνεται και ο αριθμός των συγκριτών που απαιτείται για την πραγματοποίηση της μετατροπής A/D, γεγονός που σημαίνει την απαγορευτική χρήση της προσέγγισης αυτής, όταν ο αριθμός των δυαδικών ψηφίων υπερβαίνει τα έξι. Το μεγαλύτερο πλεονέκτημα αυτής της τεχνικής έγκειται στην ικανότητά της να πραγματοποιεί εξαιρετικά γρήγορες μετατροπές αναλογικών σε ψηφιακά σήματα.

4.4.2 Μετατροπείς A/D τεχνικής half-flash

Ο half-flash μετατροπέας A/D, επίσης γνωστός και ως pipeline μετατροπέας A/D, είναι μια παραλλαγή του flash μετατροπέα που αντισταθμίζει σε μεγάλο βαθμό το κύριο μειονέκτημα της υψηλής ανάλυσης του flash μετατροπέα, δηλαδή τον απαγορευτικά μεγάλο αριθμό συγκριτών που απαιτούνται, χωρίς σημαντική υποβάθμιση στην απόδοση της υψηλής ταχύτητας μετατροπής [9]. Σε σύγκριση με έναν flash μετατροπέα συγκεκριμένης ανάλυσης, ο χρόνος μετατροπής σε έναν μετατροπέα τεχνικής half-flash σχεδόν διπλασιάζεται με ταυτόχρονη όμως δραστική μείωση του αριθμού των συγκριτών και των συναφών αντιστάσεων. Έτσι, για έναν μετατροπέα flash των n bit, ο αριθμός των συγκριτών που απαιτούνται είναι 2^n ($(2^n - 1)$ για την κωδικοποίηση του πλάτους και ένα συγκριτή για την πολικότητα), ενώ για έναν ισοδύναμο μετατροπέα half-flash θα είναι $2 \times 2^n / 2$. Για παράδειγμα, στην

περίπτωση ενός μετατροπέα των 8 bit, ο αριθμός των απαιτούμενων συγκριτών είναι 32 (για τον half-flash) έναντι 256 (για τον flash).

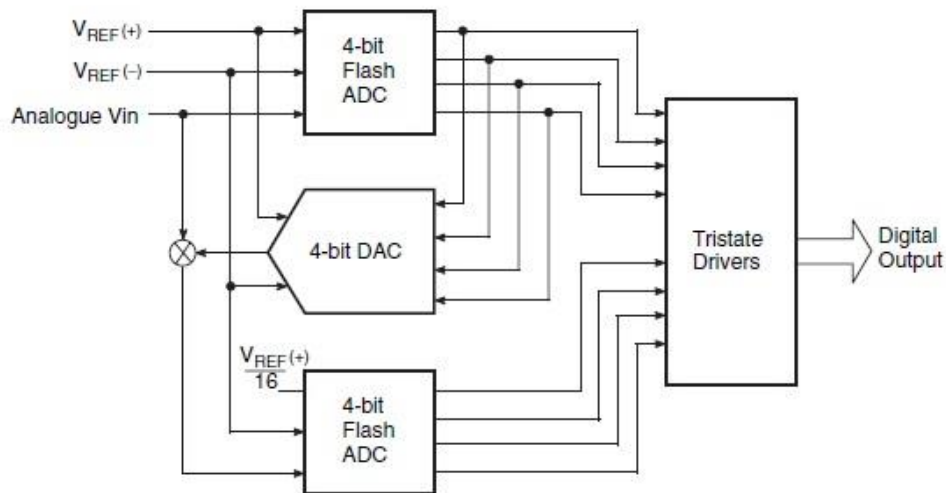


Εικόνα 51: Μετατροπέας A/D ταυτόχρονης δειγματοληψίας των 3 bit

Ένας μετατροπέας half-flash χρησιμοποιεί δύο μετατροπείς flash, καθένας από τους οποίους παρουσιάζει ανάλυση ίση με το ήμισυ του αριθμού των bit του μετατροπέα half-flash. Δηλαδή, ένας μετατροπέας half-flash των 8 bit χρησιμοποιεί δύο μετατροπείς flash των 4 bit. Επιπλέον, χρησιμοποιεί ένα μετατροπέα D/A των 4 bit και ένα μανδαλωτή (latch) των 8 bit. Στην εικόνα 52 παρουσιάζεται η βασική αρχιτεκτονική ενός τέτοιου μετατροπέα. Τα κυκλώματα χρονισμού και ελέγχου παραλείπονται για λόγους απλότητας.

Ο μετατροπέας A/D των 4 πιο σημαντικών bit μετατρέπει το αναλογικό σήμα εισόδου σε ένα αντίστοιχο ψηφιακό κώδικα των 4 bit, ο οποίος αποθηκεύεται στα 4 πιο σημαντικά bit του μανδαλωτή εξόδου. Αυτός ο ψηφιακός κώδικας των 4 bit, ωστόσο, αντιπροσωπεύει το δείγμα χαμηλής ανάλυσης της εισόδου. Ταυτόχρονα, ξαναμετατρέπεται σε ένα ισοδύναμο αναλογικό σήμα μέσω του μετατροπέα D/A των 4 bit. Η κατά προσέγγιση τιμή του αναλογικού σήματος που παράγεται έτσι,

αφαιρείται στη συνέχεια από την τιμή του δείγματος και η διαφορά μετατρέπεται σε ψηφιακό κώδικα χρησιμοποιώντας ένα μετατροπέα A/D των 4 λιγότερο σημαντικών bit. Ο μετατροπέας αυτός μετατρέπει ουσιαστικά το $1/16$ (δηλαδή το $1/2^4$) της τάσης αναφοράς που χρησιμοποιείται από το μετατροπέα A/D των 4 πιο σημαντικών bit. Η νέα ψηφιακή έξοδος των 4 bit αποθηκεύεται στα 4 λιγότερο σημαντικά bit του μανδαλωτή εξόδου. Ο μανδαλωτής περιέχει τώρα το ψηφιακό ισοδύναμο των 8 bit της αναλογικής εισόδου. Η ψηφιοποιημένη έξοδος είναι η ίδια με την έξοδο που παράγει ένας flash μετατροπέας των 8 bit. Η μόνη διαφορά είναι ότι η διαδικασία μετατροπής διαρκεί λίγο περισσότερο. Μπορεί επίσης να αναφερθεί εδώ ότι ο half-flash μετατροπέας μπορεί να χρησιμοποιηθεί είτε ως flash μετατροπέας των 4 bit είτε ως half-flash μετατροπέας των 8 bit.



Εικόνα 52: Μετατροπέας A/D τεχνικής half-flash των 8 bit

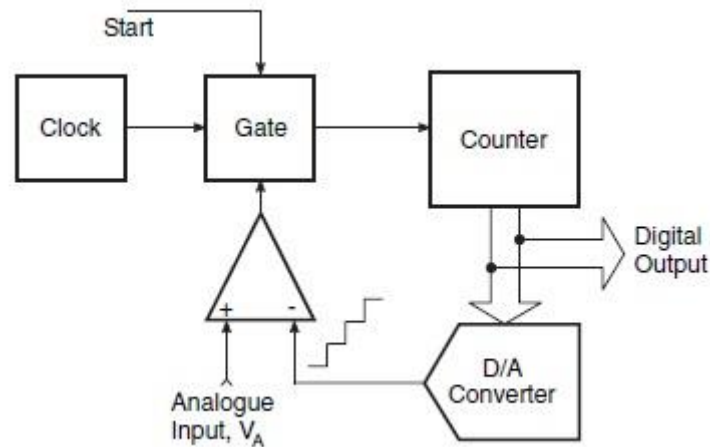
Μερικοί μετατροπείς half-flash χρησιμοποιούν ένα μόνο flash μετατροπέα τον οποίο και επαναχρησιμοποιούν και για τις δύο μετατροπές. Αυτό επιτυγχάνεται με τη χρήση επιπλέον κυκλωμάτων δειγματοληψίας και συγκράτησης.

4.4.3 Μετατροπείς A/D τύπου απαριθμητή

Η κατασκευή μετατροπέων A/D υψηλότερης ανάλυσης είναι δυνατόν να επιτευχθεί με ένα μόνο συγκριτή χρησιμοποιώντας μια μεταβλητή τάση αναφοράς [4]. Ένας τέτοιος μετατροπέας A/D είναι ο μετατροπέας τύπου απαριθμητή (counter-type A/D converter), μπλοκ διάγραμμα του οποίου παρουσιάζεται στην εικόνα 53.

Καταρχήν, ο απαριθμητής μηδενίζεται. Όταν στη γραμμή ελέγχου start εμφανιστεί ένα σήμα μετατροπής, ενεργοποιείται η πύλη εισόδου και οι παλμοί του clock εφαρμόζονται στην είσοδο χρονισμού του απαριθμητή. Ο απαριθμητής προχωράει μέσω της κανονικής δυαδικής αλληλουχίας μέτρησής του. Η έξοδος του τροφοδοτεί ένα μετατροπέα D/A, στους οποίου την έξοδο παράγεται μία κλιμακωτή κυματομορφή που χρησιμοποιείται ως μία από τις εισόδους του συγκριτή. Η άλλη είσοδος στο συγκριτή είναι το αναλογικό σήμα εισόδου. Κάθε φορά που η έξοδος του μετατροπέα D/A υπερβαίνει την αναλογική τάση εισόδου, ο συγκριτής αλλάζει κατάσταση. Τότε,

η πύλη απενεργοποιείται και ο απαριθμητής σταματά. Η έξοδος του απαριθμητή εκείνη τη χρονική στιγμή αποτελεί την θεμιτή ψηφιακή έξοδο που αντιστοιχεί στο αναλογικό σήμα εισόδου.



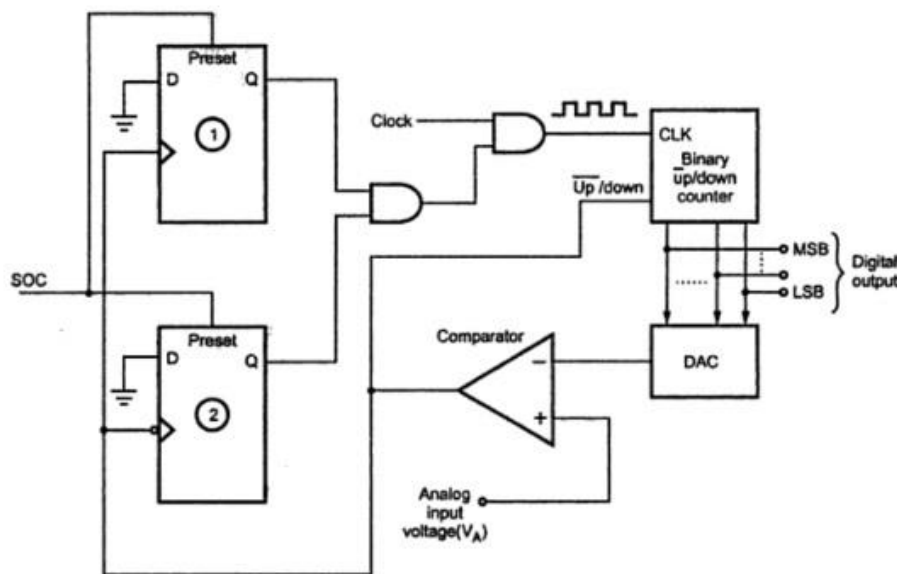
Εικόνα 53: Μετατροπέας A/D τύπου απαριθμητή

Ο μετατροπέας A/D τύπου απαριθμητή αποτελεί μια πολύ καλή μέθοδο ψηφιοποίησης υψηλής ανάλυσης. Αυτή η μέθοδος είναι πολύ πιο απλή από την αντίστοιχα υψηλής ανάλυσης μετατροπέων A/D ταυτόχρονης δειγματοληψίας. Το μειονέκτημα με αυτόν τον μετατροπέα είναι ότι ο απαιτούμενος χρόνος μετατροπής είναι μεγαλύτερος. Από τη στιγμή που ο απαριθμητής ξεκινά πάντα μηδενισμένος και η μέτρησή του ακολουθεί την κανονική δυαδική διαδικασία, θα απαιτηθούν 2^n μετρήσεις πριν την ολοκλήρωση της μετατροπής. Ο μέσος χρόνος μετατροπής είναι $2^n/2 = 2^{n-1}$ μετρήσεις. Κάθε μέτρηση αντιστοιχεί σε ένα κύκλο ρολογιού. Αυτό σημαίνει ότι, αν για παράδειγμα, ο μετατροπέας είναι των 4 bit και η συχνότητα του clock είναι 1MHz, ο μέσος χρόνος μετατροπής θα είναι 8ms. Επίσης, αν ο μετατροπέας είναι των 10 bit και η συχνότητα του clock 1MHz, τότε ο μέσος χρόνος θα ήταν 0,5ms. Στην πραγματικότητα, ο χρόνος μετατροπής διπλασιάζεται για κάθε bit που προστίθεται στο μετατροπέα. Έτσι, η ανάλυση μπορεί να βελτιωθεί μόνο με κόστος την αύξηση του χρόνου μετατροπής. Το γεγονός αυτό καθιστά τον μετατροπέα A/D τύπου απαριθμητή ακατάλληλο για την ψηφιοποίηση ταχέως μεταβαλλόμενων αναλογικών σημάτων.

4.4.4 Μετατροπείς A/D τύπου παρακολούθησης

Στον μετατροπέα A/D τύπου μέτρησης που περιγράφηκε στην προηγούμενη υποενότητα, ο απαριθμητής μηδενίζεται κατά την έναρξη κάθε νέας μετατροπής. Η κλιμακωτή κυματομορφή εξόδου του μετατροπέα D/A ξεκινά πάντα από το μηδέν και αυξάνεται κατά βήματα μέχρι να φθάσει σε ένα σημείο όπου η αναλογική έξοδος του μετατροπέα υπερβαίνει την προς ψηφιοποίηση αναλογική είσοδό του. Το αποτέλεσμα όλης αυτής της διαδικασίας είναι ο μεγάλος χρόνος μετατροπής που παρουσιάζει ο μετατροπέας A/D τύπου απαριθμητή, όπως αναφέρθηκε και στην προηγούμενη υποενότητα.

Ο μετατροπέας A/D τύπου παρακολούθησης (tracking-type A/D converter), γνωστός και ως μετατροπέας A/D κωδικοποίησης δέλτα (delta-encoded A/D converter) ή συνεχής μετατροπέας A/D (continuous A/D converter), είναι μια τροποποιημένη μορφή του μετατροπέα A/D τύπου απαριθμητή που ως έναν βαθμό εξαλείφει το μειονέκτημα του τελευταίου [22]. Για το λόγο αυτό, η διάταξη του μετατροπέα τύπου απαριθμητή τροποποιείται έτσι ώστε ο προς τα πάνω απαριθμητής, (up counter) του κυκλώματος του μετατροπέα τύπου απαριθμητή, αντικαθίσταται με ένα αμφίδρομο απαριθμητή (up/down counter) (Εικ. 54). Ο απαριθμητής αυτός μετράει προς τα πάνω κάθε φορά που η αναλογική έξοδος του μετατροπέα D/A είναι μικρότερη από την προς ψηφιοποίηση τάση της αναλογικής εισόδου, και προς τα κάτω κάθε φορά που η αναλογική έξοδος του μετατροπέα D/A είναι μεγαλύτερη από την αναλογική τάση εισόδου.



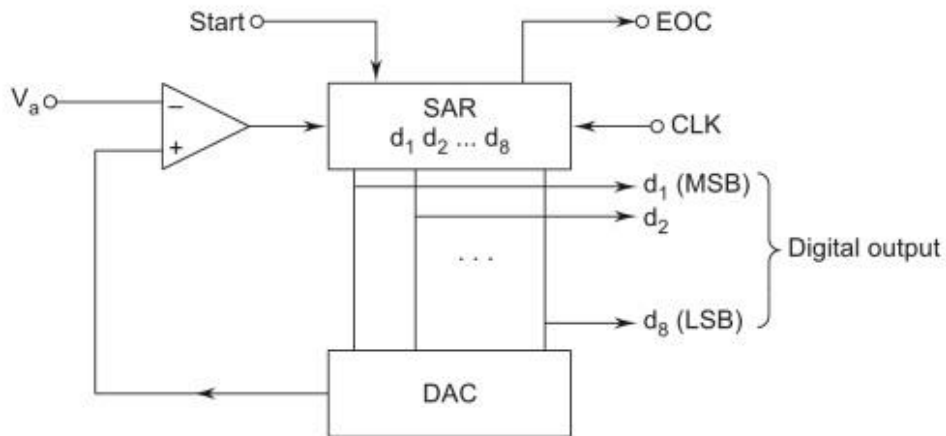
Εικόνα 54: Μετατροπέας A/D τύπου παρακολούθησης

Σε αυτόν τον τύπο μετατροπέα, κάθε φορά που ξεκινάει μια νέα μετατροπή, ο απαριθμητής δεν επαναφέρεται στο μηδέν, αλλά η μέτρησή του ξεκινά είτε προς τα πάνω είτε προς τα κάτω από την τελευταία τιμή του, ανάλογα με την έξοδο του συγκριτή. Η κλιμακωτή κυματομορφή εξόδου του μετατροπέα D/A περιέχει σήματα τόσο θετικού όσο και αρνητικού βήματος που παρακολουθούν το αναλογικό σήμα εισόδου.

4.4.5 Μετατροπείς A/D διαδοχικής προσέγγισης

Η ανάπτυξη των μετατροπέων A/D πραγματοποιήθηκε σε μια προσπάθεια να μειωθεί ο χρόνος μετατροπής. Ο μετατροπέας A/D διαδοχικής προσέγγισης (successive approximation type A/D converter) στοχεύει στην προσέγγιση του προς ψηφιοποίηση αναλογικού σήματος χρησιμοποιώντας μια τεχνική αποτελεσματικής εύρεσης κώδικα ώστε να επιτύχει την ολοκλήρωση της μετατροπής n bit σε ακριβώς n περιόδους ρολογιού [23]. Για παράδειγμα, ένας μετατροπέας A/D των 8 bit απαιτεί ακριβώς 8 παλμούς ρολογιού για την παραγωγή της επιθυμητής ψηφιακής εξόδου.

Στην εικόνα 55 παρουσιάζεται το μπλοκ διάγραμμα ενός τέτοιου μετατροπέα των 8 bit. Αποτελείται από έναν μετατροπέα D/A, έναν συγκριτή και έναν καταχωρητή διαδοχικής προσέγγισης (successive approximation register – SAR), ο οποίος χρησιμοποιείται για την εύρεση της τιμής του κάθε bit με τη μέθοδο της δοκιμής και σφάλματος (trial and error).



Εικόνα 55: Μπλοκ διάγραμμα μετατροπέα A/D διαδοχικής προσέγγισης

Με την άφιξη της εντολής START, ο καταχωρητής SAR θέτει το MSB d_1 σε λογική κατάσταση '1' και όλα τα υπόλοιπα bit σε λογική κατάσταση '0', έτσι ώστε ο κώδικας δοκιμής να είναι ο 10000000. Η έξοδος V_d του μετατροπέα D/A στη συνέχεια συγκρίνεται με την αναλογική είσοδο V_a . Αν η V_a είναι μεγαλύτερη της εξόδου V_d του μετατροπέα D/A, τότε ο κώδικας 10000000 είναι μικρότερος από την σωστή ψηφιακή αναπαράσταση της αναλογικής εισόδου V_a . Στη συνέχεια, με το MSB σε λογικό '1', γίνεται αλλαγή κατάστασης του επόμενου λιγότερου σημαντικού bit από '0' σε '1' και η διαδικασία σύγκρισης επαναλαμβάνεται με νέο κώδικα δοκιμής τον 11000000.

ΠΙΝΑΚΑΣ 2: Τυπική ακολουθία μετατροπής της τεχνικής διαδοχικής προσέγγισης

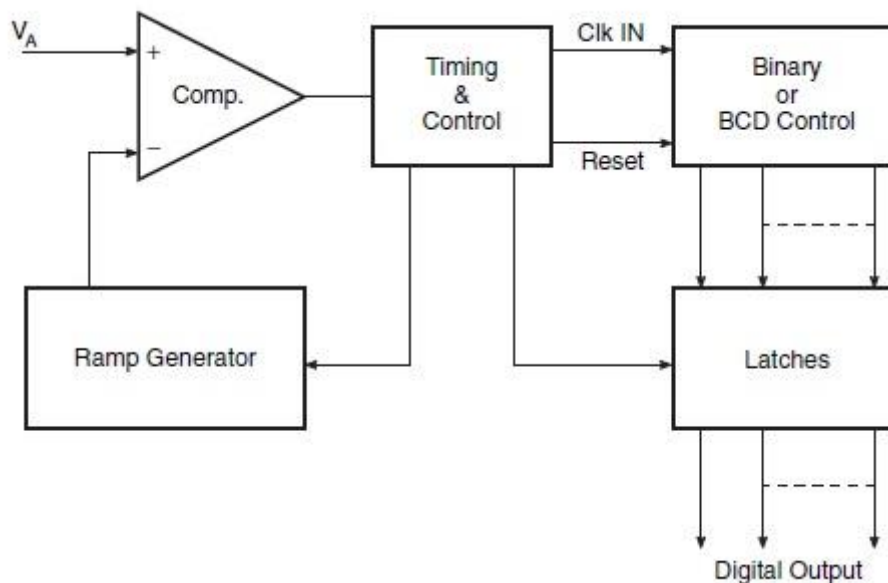
Σωστή ψηφιακή αναπαράσταση της εισόδου V_a	Κώδικες δοκιμής εξόδου καταχωρητή	Έξοδος συγκριτή
11010100	10000000	1 (αρχική έξοδος)
	11000000	1
	11100000	0
	11010000	1
	11011000	0
	11010100	1
	11010110	0
	11010101	0
	11010100	-

Διαφορετικά, αν η V_a είναι μικρότερη της εξόδου V_d του μετατροπέα D/A, τότε ο κώδικας 10000000 είναι μεγαλύτερος από την σωστή ψηφιακή αναπαράσταση της αναλογικής εισόδου V_a . Στην περίπτωση αυτή, το MSB μηδενίζεται και σειρά παίρνει το επόμενο λιγότερο σημαντικό bit. Η διαδικασία επαναλαμβάνεται για όλα τα επόμενα bit, ένα τη φορά, μέχρι την ολοκλήρωση του ελέγχου όλων των bit. Οποτεδήποτε η έξοδος του μετατροπέα D/A υπερβεί την V_a , η κατάσταση του συγκριτή αλλάζει και αυτό συνεπάγεται την ενεργοποίηση της εντολής ολοκλήρωσης της μετατροπής (end of conversion – EOC). Στον πίνακα 2 παρουσιάζεται μια τυπική ακολουθία μετατροπής της τεχνικής διαδοχικής προσέγγισης.

Ο χρόνος μιας μετατροπής T_c εξαρτάται τόσο από την περίοδο T του ρολογιού όσο και από τον αριθμό n των bit και δίνεται από τη σχέση:

$$T_c = T(n+1) \quad (4.1)$$

Ο μετατροπέας A/D διαδοχικής προσέγγισης είναι πολύ γρηγορότερος από τον μετατροπέα A/D τύπου παρακολούθησης που εξετάστηκε στην προηγούμενη υποενότητα. Για έναν μετατροπέα των n bit, η μέση τιμή των κύκλων ρολογιού που απαιτεί ο μετατροπέας A/D τύπου παρακολούθησης για κάθε μετατροπή είναι 2^{n-1} , ενώ ο μετατροπέας A/D διαδοχικής προσέγγισης απαιτεί μόνο n κύκλους. Αυτό σημαίνει ότι ένας μετατροπέας αυτού του τύπου των 8 bit που λειτουργεί με συχνότητα ρολογιού 1MHz παρουσιάζει χρόνο μετατροπής των 8μs.



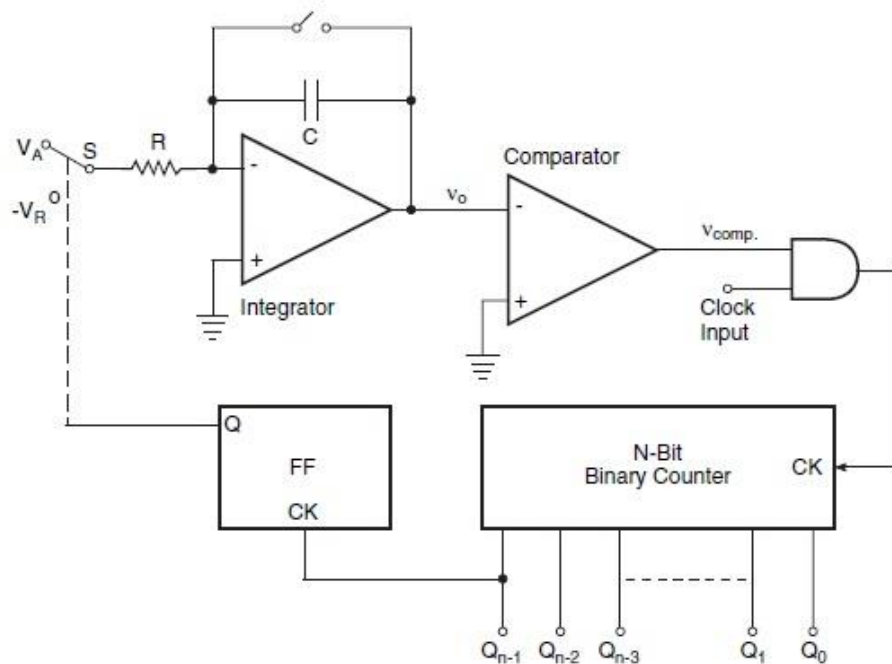
Εικόνα 56: Μπλοκ διάγραμμα μετατροπέα A/D απλής κλίσης

4.4.6 Μετατροπείς απλής, διπλής & πολλαπλής κλίσης

Στην εικόνα 56 παρουσιάζεται μια μπλοκ σχηματική αναπαράσταση ενός μετατροπέα A/D απλής κλίσης (single slop A/D converter). Σε αυτόν τον τύπο του μετατροπέα, μία από τις εισόδους στον συγκριτή είναι σήμα αναρρίχησης (ramp) σταθερής κλίσης, ενώ η άλλη είσοδος είναι το προς ψηφιοποίηση αναλογικό σήμα. Ο

απαριθμητής και η γεννήτρια σήματος αναρρίχησης αρχικά είναι σε μηδενική κατάσταση και εκκινούν με τον πρώτο κύκλο ρολογιού. Η λειτουργία του απαριθμητή σταματά όταν το πλάτος του σήματος αναρρίχησης γίνει ίσο με την αναλογική είσοδο. Σε αυτό το σημείο, η μέτρηση του απαριθμητή είναι ευθέως ανάλογη προς το αναλογικό σήμα.

Ο μετατροπέας απλής κλίσης είναι χαμηλού κόστους με σχετικά υψηλή ακρίβεια μετατροπής, αλλά παρουσιάζει το μειονέκτημα της απώλειας της ακρίβειας λόγω των μεταβολών στα χαρακτηριστικά της γεννήτριας σήματος αναρρίχησης. Το μειονέκτημα αυτό έχει ξεπεραστεί στον μετατροπέα διπλής κλίσης (dual slope A/D converter).



Εικόνα 57: Μπλοκ διάγραμμα μετατροπέα A/D διπλής κλίσης

Στην εικόνα 57 παρουσιάζεται η μπλοκ σχηματική διάταξη ενός μετατροπέα A/D διπλής κλίσης. Ο διακόπτης S είναι συνδεδεμένος με την προς ψηφιοποίηση αναλογική τάση εισόδου V_A . Η έξοδος του ολοκληρωτή δίνεται από τη σχέση:

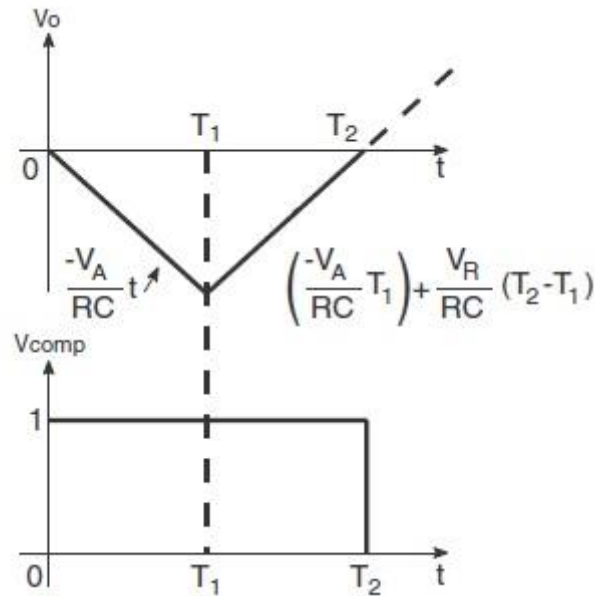
$$v_o = (-1/RC) \int V_A dt = (-V_A / RC)t \quad (4.2)$$

Τη στιγμή που η τάση v_o τείνει να πάρει αρνητική τιμή, παλμοί clock οδηγούνται στην αντίστοιχη είσοδο του απαριθμητή, ο οποίος αρχικά βρίσκεται σε μηδενική κατάσταση, δηλαδή αρχίζει να μετράει από το 0000...0. Μετά από 2^n παλμούς clock, ο απαριθμητής θα επαναμηδενίσει. Τη στιγμή αυτή, η μετάβαση του MSB από λογική κατάσταση '1' σε '0' θα ενεργοποιήσει το flip-flop που ελέγχει την κατάσταση του διακόπτη S. Ο διακόπτης τότε συνδέει την είσοδο του ολοκληρωτή με μια τάση αναφοράς V_R , αντίθετης πολικότητας σε σχέση με εκείνη της αναλογικής εισόδου. Η έξοδος του ολοκληρωτή επομένως γίνεται τώρα θετική. Ο απαριθμητής αρχίζει και πάλι το μέτρημα, στον χρόνο $t=T_1$ (Εικ. 58). Τη στιγμή που η έξοδος του ολοκληρωτή τείνει να υπερβεί το μηδέν, ο απαριθμητής σταματά καθώς οι παλμοί ρολογιού

σταματούν πλέον να φθάνουν στην είσοδό του. Η έξοδος του απαριθμητή την στιγμή αυτή ($t=T_2$) είναι ανάλογη με την αναλογική είσοδο. Μαθηματικά, μπορεί να αποδειχθεί ότι ο αριθμός n που καταγράφεται στον απαριθμητή τη χρονική στιγμή T_2 δίνεται από τη σχέση:

$$n = (V_A / V_R) 2^n \quad (4.3)$$

Στην εικόνα 58 παρουσιάζονται οι κυματομορφές των τάσεων v_o και v_{comp} του μετατροπέα διπλής κλίσης.



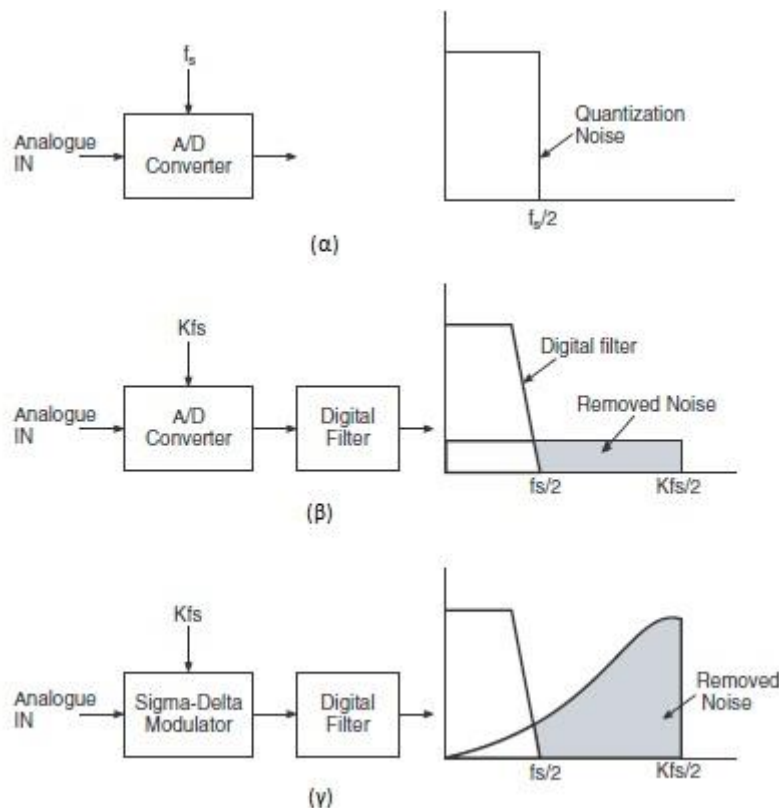
Εικόνα 58: Σχετικές κυματομορφές μετατροπέα A/D διπλής κλίσης

Αυτό το είδος μετατροπέα A/D είναι πολύ δημοφιλές στα ψηφιακά βολτόμετρα λόγω της καλής ακρίβειας μετατροπής που παρουσιάζει αλλά και του χαμηλού κόστους του. Η ακρίβεια του μετατροπέα είναι ανεξάρτητη της χωρητικότητας ολοκλήρωσης και της συχνότητας του ρολογιού, καθώς επηρεάζουν την αρνητική και την θετική κλίση κατά τον ίδιο τρόπο. Ένα άλλο πλεονέκτημα του μετατροπέα διπλής κλίσης είναι ότι η καθορισμένη περίοδος ολοκλήρωσης της αναλογικής εισόδου έχει ως αποτέλεσμα την απόρριψη των συχνοτήτων θορύβου της στο αναλογικό σήμα εισόδου και την ύπαρξη χρονικών περιόδων που είναι ίσες ή υποπολλαπλάσια του χρόνου ολοκλήρωσης. Η σωστή επιλογή του χρόνου ολοκλήρωσης μπορεί, επομένως, να επιτύχει άριστη απόρριψη της κυμάτωσης (ripple) της γραμμής των 50Hz.

Υπάρχουν βέβαια και άλλες αρχιτεκτονικές μετατροπέα πολλαπλής κλίσης που αποσκοπούν στην περαιτέρω βελτίωση της απόδοσής τους. Για παράδειγμα, η αρχιτεκτονική τριπλής κλίσης (triple slope) χρησιμοποιείται για την αύξηση της ταχύτητας μετατροπής, με κόστος όμως την προστιθέμενη πολυπλοκότητα. Αύξηση στην ταχύτητα μετατροπής επιτυγχάνεται αν η ολοκλήρωση της τάσης αναφοράς γίνει με δύο διαφορετικούς ρυθμούς, ένα με υψηλή ταχύτητα και ένα με χαμηλή ταχύτητα. Στην περίπτωση αυτή, ο απαριθμητής χωρίζεται σε δύο τμήματα, ένα για τα MSB bit και ένα για τα LSB bit. Ένας σωστά σχεδιασμένος μετατροπέας τριπλής

κλίσης επιτυγχάνει αυξημένη ταχύτητα μετατροπής χωρίς να διακυβεύονται η εγγενής γραμμικότητα, η διαφορική γραμμικότητα και τα χαρακτηριστικά σταθερότητας του μετατροπέα διπλής κλίσης.

Τα ρεύματα πόλωσης (bias currents), οι τάσεις αντιστάθμισης και τα σφάλματα κέρδους που παρουσιάζουν οι τελεστικοί ενισχυτές που χρησιμοποιούνται ως ολοκληρωτές εισάγουν κάποια σφάλματα. Τα σφάλματα αυτά μπορούν να ακυρωθούν με τη χρήση πρόσθετων κύκλων φόρτισης/αποφόρτισης και με τη χρησιμοποίηση των αποτελεσμάτων για διόρθωση της αρχικής μέτρησης. Κάτι τέτοιο χρησιμοποιείται στον μετατροπέα τετραπλής κλίσης (quad slope A/D converter) ο οποίος χρησιμοποιεί δύο κύκλους φόρτισης/αποφόρτισης, σε σύγκριση με τον ένα κύκλο φόρτισης/αποφόρτισης που χρησιμοποιεί ο μετατροπέας διπλής κλίσης. Η διαφορά αυτή αυξάνει την ακρίβεια μετατροπής των μετατροπέων τετραπλής κλίσης σε σύγκριση με τους ομολόγους τους διπλής κλίσης.



Εικόνα 59: (α) φάσμα θορύβου κβαντοποίησης με συχνότητα Nyquist, (β) φάσμα θορύβου κβαντοποίησης με oversampling και (γ) φάσμα θορύβου κβαντοποίησης με oversampling σε μετατροπέα ΣΔ

4.4.7 Μετατροπείς A/D Σίγμα-Δέλτα

Ένας μετατροπέας A/D σίγμα-δέλτα (ΣΔ) (sigma-delta A/D converter) χρησιμοποιεί μια τελείως διαφορετική φιλοσοφία σε σχέση με τους άλλους τύπους μετατροπέων [3], [4]. Ενώ οι μετατροπείς A/D που έχουν αναφερθεί μέχρι τώρα βασίζονται στη δειγματοληψία του αναλογικού σήματος με συχνότητα Nyquist και κωδικοποιούν την απόλυτη τιμή του δείγματος, στην περίπτωση των μετατροπέων

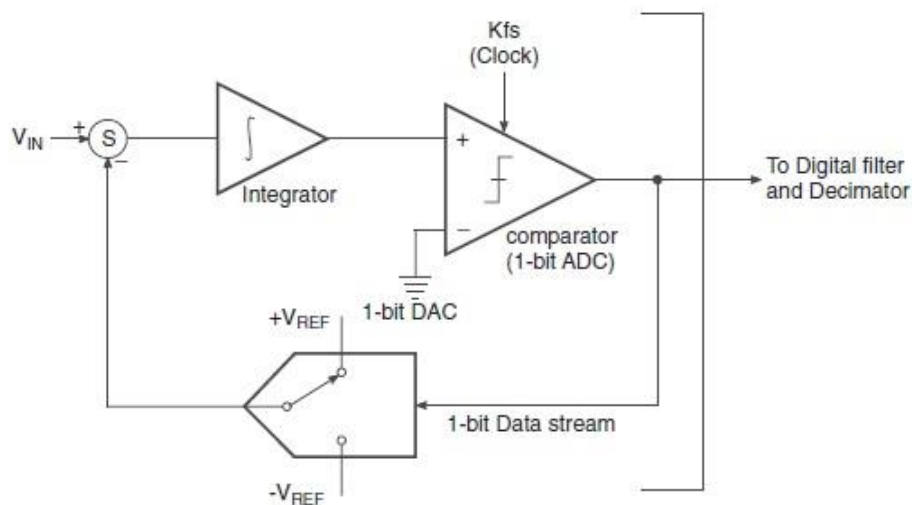
ΣΔ, το αναλογικό σήμα υπερδειγματοληπτείται (oversampling) από ένα μεγάλο συντελεστή (δηλαδή η συχνότητα δειγματοληψίας είναι πολύ μεγαλύτερη από την συχνότητα Nyquist), και επίσης δεν χρησιμοποιείται η απόλυτη τιμή του δείγματος, αλλά κωδικοποιείται η διαφορά μεταξύ των αναλογικών τιμών δύο διαδοχικών δειγμάτων.

Στην περίπτωση των μετατροπέων A/D που περιγράφηκαν στις προηγούμενες υποενότητες, αν ο ρυθμός δειγματοληψίας του Nyquist είναι f_s τότε η τιμή RMS του θορύβου κβαντοποίησης είναι ομοιόμορφα κατανομημένη σε όλη την ζώνη Nyquist (από DC έως τη συχνότητα $f_s/2$), όπως φαίνεται στην εικόνα 59(α). Ο λόγος σήματος προς θόρυβο (S/N) για την πλήρη κλίμακα ενός ημιτονοειδούς σήματος εισόδου σε αυτή την περίπτωση δίνεται από τη σχέση:

$$S / N = (6,02n + 1,76)dB \quad (4.4)$$

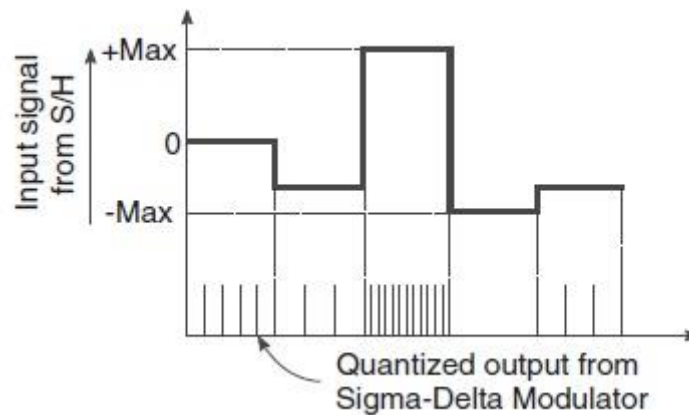
όπου n είναι ο αριθμός των bit. Αυτό σημαίνει ότι ο μόνος τρόπος για να αυξηθεί ο λόγος S/N είναι η αύξηση του αριθμού των bit.

Αντίθετα, ένας μετατροπέας ΣΔ επιχειρεί να ενισχύσει το λόγο S/N με oversampling του αναλογικού σήματος, διαδικασία που έχει ως αποτέλεσμα την εξάπλωση του φάσματος του θορύβου σε ένα πολύ μεγαλύτερο εύρος ζώνης, και στη συνέχεια με φιλτράρισμα της επιθυμητής ζώνης. Αν το αναλογικό σήμα δειγματοληπτείται με ένα ρυθμό Kf_s , ο θόρυβος κβαντοποίησης θα έχει την κατανομή που φαίνεται στην εικόνα 59(β). Η σταθερά K είναι γνωστή ως ο ρυθμός oversampling. Ο τρόπος αυτός μεγαλώνει το λόγο S/N, γεγονός που αυξάνει την ανάλυση. Η αύξηση της ανάλυσης κατά N bit δεν απαιτεί τη χρήση oversampling με ένα συντελεστή της τάξης των 2^{2N} , καθώς η χρήση του συντελεστή K όχι μόνο περιορίζει τη ζώνη διέλευσης του σήματος αλλά διαμορφώνει επίσης το θόρυβο κβαντοποίησης με τέτοιο τρόπο ώστε το μεγαλύτερο μέρος του να βρίσκεται εκτός της ζώνης αυτής, όπως φαίνεται στην εικόνα 59(γ).



Εικόνα 60: Μπλοκ διάγραμμα διαμορφωτή δέλτα

Καρδιά του μετατροπέα ΣΔ αποτελεί ο διαμορφωτής δέλτα (delta modulator). Στην εικόνα 60 παρουσιάζεται μια σχηματική μπλοκ αναπαράσταση ενός διαμορφωτή δέλτα, ο οποίος είναι βασικά ένα κβαντοποιητής του 1 bit τύπου flash (απλός συγκριτής). Η έξοδος του διαμορφωτή δέλτα είναι μια ακολουθία δυαδικών ψηφίων '1' και '0', η σχέση των οποίων σε ένα δεδομένο αριθμό κύκλων ρολογιού δείχνει το πλάτος του αναλογικού σήματος σε αυτό το χρονικό διάστημα. Μια ακολουθία που περιλαμβάνει μόνο '1' σε ένα συγκεκριμένο χρονικό διάστημα αντιστοιχεί στο μέγιστο θετικό πλάτος, ενώ μία ακολουθία που περιλαμβάνει μόνο '0' αντιστοιχεί στο μέγιστο αρνητικό πλάτος. Μια ακολουθία με ίσο αριθμό '1' και '0' υποδεικνύει ένα μηδενικό πλάτος. Οι υπόλοιπες τιμές πλάτους υποδεικνύονται από τη σχέση που έχουν ο αριθμός των '1' με τον αριθμό των '0' της ακολουθίας. Αυτή η έξοδος του διαμορφωτή δέλτα παρουσιάζεται στην εικόνα 61.



Εικόνα 61: Δημιουργία ακολουθίας δεδομένων του 1 bit

Επιστρέφοντας στον διαμορφωτή δέλτα (Εικ. 60), η είσοδος στο κβαντοποιητή του 1 bit, ο οποίος είναι βασικά ένας συγκριτής, προέρχεται από την έξοδο του ολοκληρωτή. Ο ολοκληρωτής με τη σειρά του τροφοδοτείται από την διαφορά μεταξύ του σήματος αναλογικής εισόδου και του αναλόγου ισοδύναμου της κβαντοποιημένης εξόδου που παράγεται από ένα μετατροπέα D/A του 1 bit. Ένας μετατροπέας D/A του 1 bit δεν είναι παρά ένας διακόπτης δύο δρόμων που τροφοδοτεί με $+V_{ref}$ ή $-V_{ref}$ το σημείο άθροισης, ανάλογα με την κατάσταση του bit εισόδου του. Ο βρόγχος αρνητικής ανάδρασης εξασφαλίζει ότι η μέση τιμή της εξόδου του μετατροπέα D/A ισούται σχεδόν με την αναλογική είσοδο, έτσι ώστε η είσοδος του ολοκληρωτή να λαμβάνει ένα σχεδόν μηδενικό σήμα.

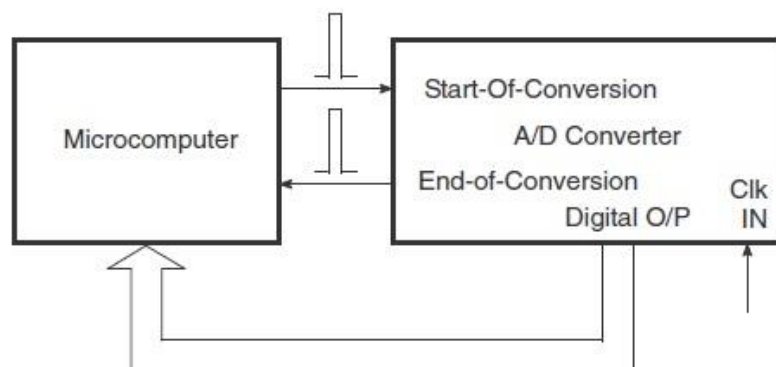
Μια αύξηση του πλάτους του αναλογικού σήματος παράγει ένα μεγαλύτερο αριθμό από '1' στην έξοδο του κβαντοποιητή και συνεπώς μια υψηλότερη μέση τιμή του αναλογικού σήματος εξόδου του μετατροπέα D/A. Αυτό σημαίνει ότι ο αριθμός των '1' στην ακολουθία των bit της εξόδου του κβαντοποιητή αντιστοιχεί στο πλάτος του αναλογικού σήματος για ένα δεδομένο χρονικό διάστημα. Αυτή η ακολουθία των δεδομένων του 1 bit μπορεί στη συνέχεια να κωδικοποιηθεί στην επιθυμητή μορφή εξόδου. Ένας απλός τρόπος κωδικοποίησης θα μπορούσε να είναι η χρήση ενός απαριθμητή για τη μέτρηση του αριθμού των '1' της ακολουθίας δεδομένων για

σταθερά διαστήματα χρόνου, περίπτωση στην οποία η έξοδος του απαριθμητή αντιπροσωπεύει το ψηφιακό ισοδύναμο του αναλογικού σήματος για τα χρονικά διαστήματα αυτά. Στην πράξη, οι μετατροπείς ΣΔ χρησιμοποιούν ένα ψηφιακό φίλτρο αποδεκατισμού (digital decimation filter) στην έξοδο του διαμορφωτή δέλτα για την επεξεργασία της ακολουθίας των δεδομένων του ενός δυαδικού ψηφίου και την παραγωγή μιας εξόδου στην επιθυμητή μορφή.

Οι μετατροπείς A/D ΣΔ χρησιμοποιούνται ευρέως σε εφαρμογές σχετικά μέτριας προς χαμηλή ταχύτητας που απαιτούν υψηλή ανάλυση και ακρίβεια, όπως είναι η υψηλής ποιότητας ψηφιακή μουσική (high quality digital audio). Η ιδιαίτερα ψηφιακή αρχιτεκτονική τους είναι ιδανική για τέτοιες εφαρμογές καθώς επιτρέπει την εύκολη προσθήκη των ψηφιακών λειτουργιών χωρίς σημαντική αύξηση του κόστους. Το AD 1871 της Analog Devices είναι ένας τέτοιος μετατροπέας υψηλής απόδοσης αρχιτεκτονικής ΣΔ που προορίζεται για ψηφιακές εφαρμογές ήχου.

4.5 Εφαρμογές μετατροπέων A/D

Όπως συμβαίνει και με τους μετατροπείς D/A, οι μετατροπείς A/D έχουν πολυάριθμες εφαρμογές. Χρησιμοποιούνται σε όλες σχεδόν τις εφαρμογές όπου ένα αναλογικό σήμα θα πρέπει να υποβάλλεται σε επεξεργασία, να αποθηκεύεται ή να μεταφέρεται σε ηλεκτρονική μορφή. Αποτελούν ουσιαστική διεπαφή, στις περιπτώσεις όπου αναλογικά δεδομένα πρόκειται να αναλυθούν μέσω ψηφιακών υπολογιστικών συστημάτων, μια διαδικασία που είναι γνωστή ως ανάκτηση δεδομένων (data acquisition). Οι μετατροπείς αυτοί είναι μια απολύτως απαραίτητη συνιστώσα κάθε ψηφιακού συστήματος επικοινωνίας όπου το προς μετάδοση αναλογικό σήμα ψηφιοποιείται στο άκρο αποστολής δεδομένων. Χρησιμοποιούνται σταθερά σε όλα τα είδη εξοπλισμού ψηφιακής ανάγνωσης δοκιμών και μετρήσεων, όπως τα ψηφιακά πολύμετρα, ψηφιακούς παλμογράφους αποθήκευσης, κ.λπ. Τέλος, οι μετατροπείς A/D αποτελούν αναπόσπαστο μέρος της σύγχρονης τεχνολογίας μουσικής αναπαραγωγής, καθώς το μεγαλύτερο μέρος της γίνεται μέσω υπολογιστών. Στην περίπτωση της αναλογικής μουσικής εγγραφής επίσης, ένας μετατροπέας A/D είναι απαραίτητος για τη δημιουργία της ροής των PCM δεδομένων που τελικά καταλήγουν σε ένα ψηφιακό δίσκο (compact disc).

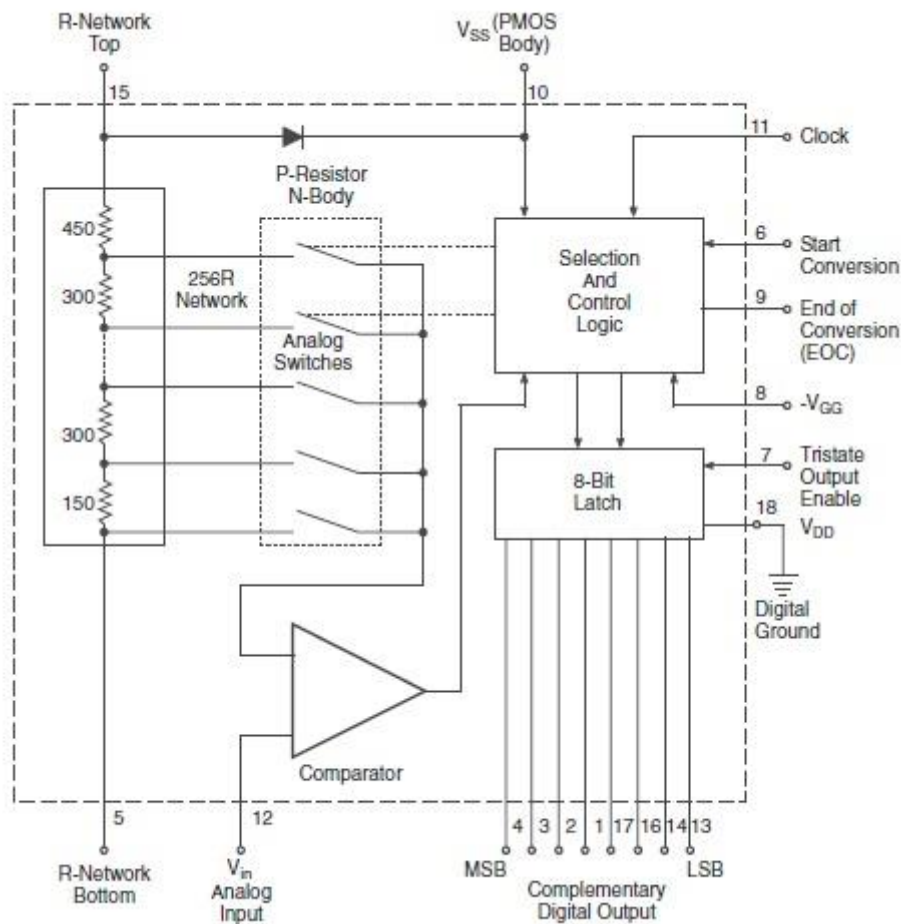


Εικόνα 62: Βασικό μπλοκ διάγραμμα μετατροπέα A/D για ανάκτηση δεδομένων

Στην εικόνα 62 παρουσιάζεται το βασικό μπλοκ διάγραμμα της διαδικασίας ανάκτησης δεδομένων, μιας από τις πιο ευρέως χρησιμοποιούμενες εφαρμογές των μετατροπέων A/D. Ο υπολογιστής παράγει ένα σήμα έναρξης της μετατροπής. Κατά τη χρονική στιγμή εμφάνισης του σήματος τέλους της μετατροπής που παράγεται από τον μετατροπέα A/D, ο υπολογιστής φορτώνει την ψηφιακή έξοδο του μετατροπέα A/D στη μνήμη του.

4.6 Ολοκληρωμένα κυκλώματα μετατροπέων A/D

Στην ενότητα αυτή θα εξεταστούν κάποια από τα πιο ευρέως χρησιμοποιούμενα ολοκληρωμένα κυκλώματα (IC) μετατροπέων A/D. Καθώς σκοπός της εργασίας δεν είναι να δοθεί μια λεπτομερή περιγραφή καθενός από αυτά, θα γίνει μια εστίαση σε πληροφορίες που σχετίζονται με τις εφαρμογές των μετατροπέων αυτών.



Εικόνα 63: Εσωτερική αρχιτεκτονική μετατροπέα ADC 0800

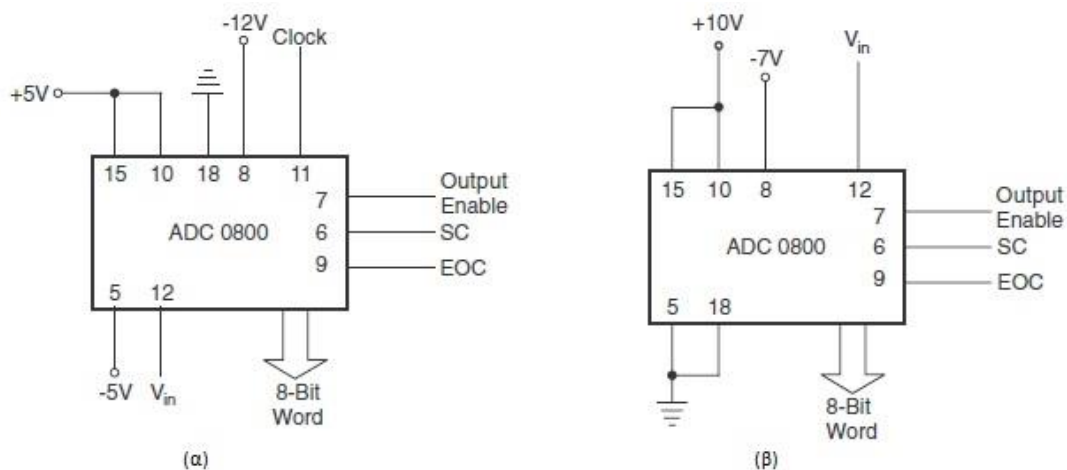
4.6.1 Μετατροπέας ADC-0800

Το ADC-0800 είναι ένας μετατροπέας A/D διαδοχικής προσέγγισης των 8 bit. Η εσωτερική αρχιτεκτονική του φαίνεται στην εικόνα 63. Η ψηφιακή, συμπληρωματικής μορφής, tristate έξοδος του επιτρέπει την αποθήκευση (buffering)

κοινών γραμμών δεδομένων. Ανάμεσα στα βασικά χαρακτηριστικά του περιλαμβάνονται [24]:

- ratiometric μετατροπή,
- δεν παρουσιάζει χαμένους κώδικες (missing codes),
- tristate έξοδοι,
- τυπικός χρόνος μετατροπής 50 μ s,
- γραμμικότητα ± 1 LSB και
- εύρος συχνότητας ρολογιού 50 - 800kHz

Στην εικόνα 64(α) - (β) παρουσιάζονται κυκλώματα εφαρμογών του ADC-0800. Η εικόνα 64(α) δείχνει τις τυπικές συνδέσεις του κυκλώματος για τάση εισόδου με εύρος $\pm 5V$ και επίπεδα εξόδου συμβατά με TTL, ενώ η 64(β) δείχνει τις συνδέσεις για εύρος εισόδου 0 - 10V και επίπεδα εξόδου 0 - 10V.



Εικόνα 64: Βασικά κυκλώματα εφαρμογών μετατροπέα ADC-0800

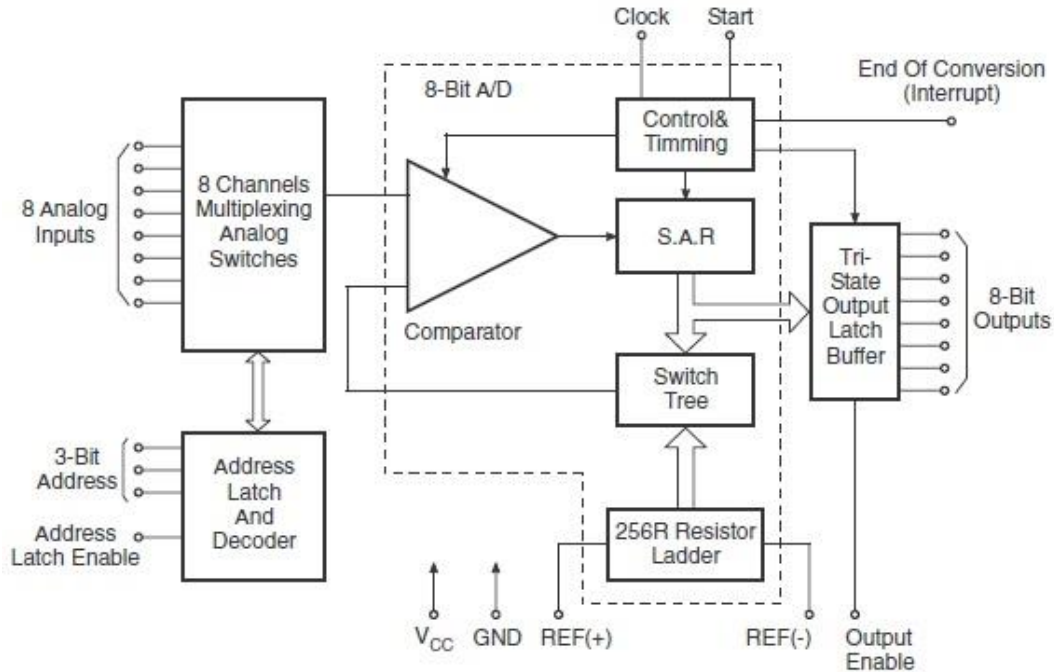
4.6.2 Μετατροπέας ADC-0808

Το ADC 0808 είναι ένας CMOS μετατροπέας A/D διαδοχικής προσέγγισης. Το ολοκληρωμένο περιλαμβάνει ένα πολυπλέκτη 8 καναλιών και ένα λογικό κύκλωμα ελέγχου συμβατό με μικροεπεξεργαστή. Ανάμεσα στα βασικά χαρακτηριστικά του περιλαμβάνονται [25]:

- ανάλυση των 8 bit,
- δεν παρουσιάζει χαμένους κώδικες (missing codes),
- τυπικός χρόνος μετατροπής 100 μ s,
- αυτόνομη λειτουργία ή εύκολη διασύνδεση με όλους τους μικροεπεξεργαστές,
- αναλογική είσοδος με εύρος 0-5V,

- απλή τροφοδοσία 5V και
- μανδαλωμένες tristate εξόδους

Η εικόνα 65 δείχνει την εσωτερική αρχιτεκτονική του ολοκληρωμένου.



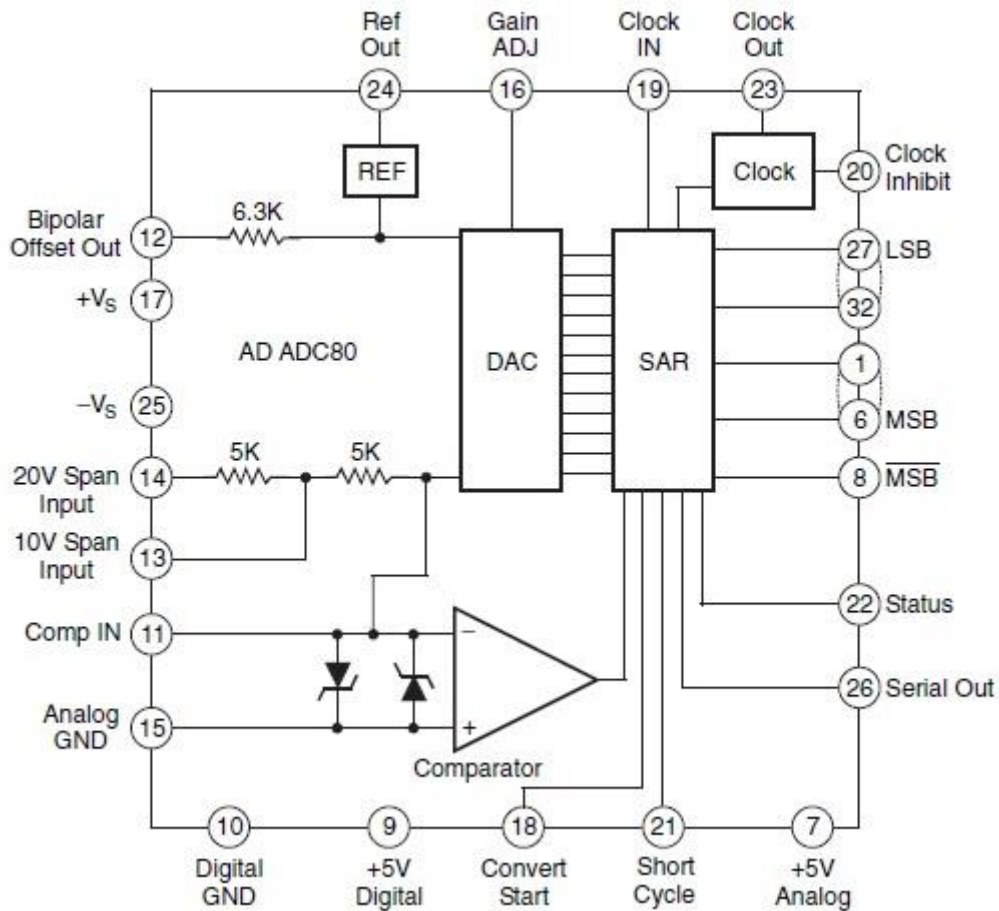
Εικόνα 65: Εσωτερική αρχιτεκτονική του επεξεργαστή ADC-0808

4.6.3 Μετατροπέας AD ADC-80

Το AD ADC-80 είναι ένας μετατροπέας A/D διαδοχικής προσέγγισης των 12 bit. Περιλαμβάνει γεννήτρια ρολογιού, αναφορά και συγκριτή. Είναι συμβατός pin προς pin με το βιομηχανικό πρότυπο ADC-80. Ανάμεσα στα εξέχοντα χαρακτηριστικά του περιλαμβάνονται [26]:

- χαμηλό κόστος,
- γραμμικότητα $\pm 0,012\%$,
- μέγιστος χρόνος μετατροπής 25 μ s,
- τάση τροφοδοσίας $\pm 12V$ ή $\pm 15V$,
- δεν παρουσιάζει χαμένους κώδικες, εγγυημένα, σε ένα εύρος θερμοκρασίας από $-25^{\circ}C$ έως $+85^{\circ}C$ και
- μέγιστη κατανάλωση ισχύος 595mW

Στην εικόνα 66 παρουσιάζεται το εσωτερικό διάγραμμα συνδέσεων του AD ADC-80.



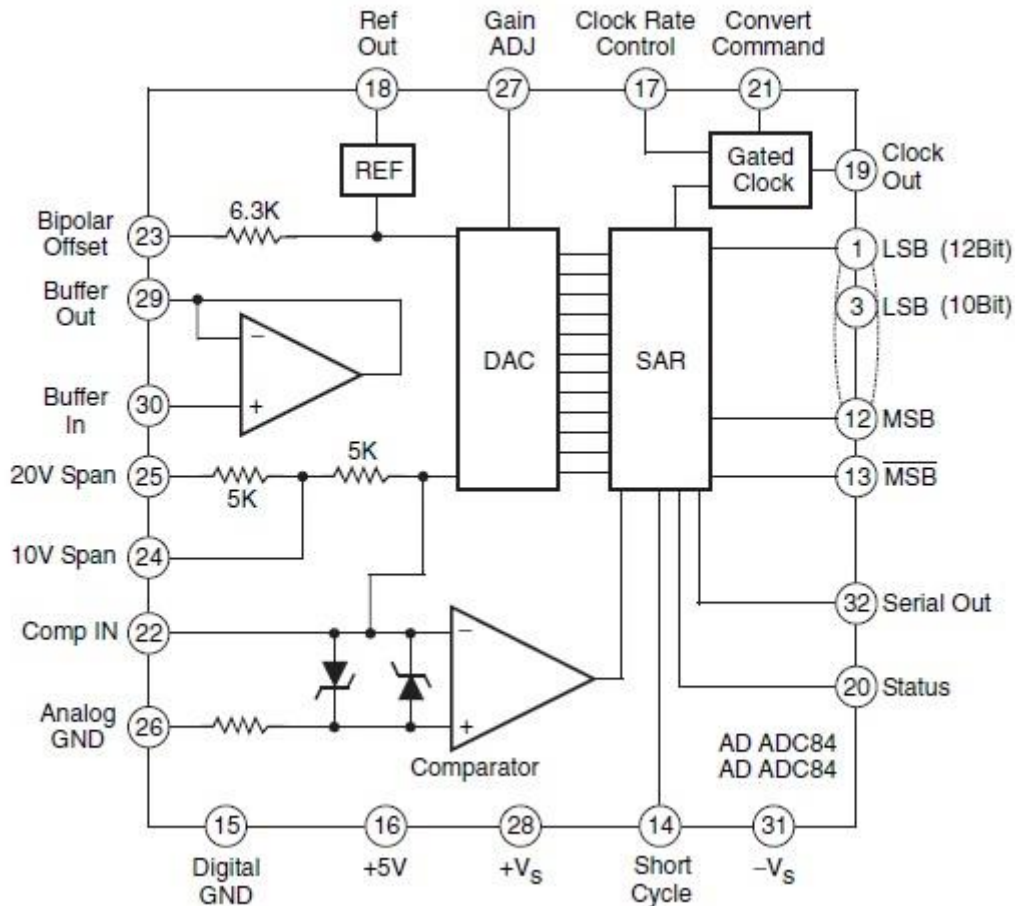
Εικόνα 66: Εσωτερική αρχιτεκτονική δομή – διάγραμμα διασύνδεσης pin μετατροπέα AD ADC80

4.6.4 Οικογένειες μετατροπέων ADC-84 & ADC-85

Οι οικογένειες ADC-84 και ADC-85 είναι μετατροπείς A/D των 10 bit (ADC 84-10 και ADC 85-10) και 12 bit (ADC 84-12 και ADC 85-12) αντίστοιχα, πλήρως συμβατές με το βιομηχανικό πρότυπο ADC-80. Ανάμεσα στα χαρακτηριστικά τους περιλαμβάνονται [27]:

- εσωτερικό clock (1,9MHz στην περίπτωση των μετατροπέων των 10 bit και 1,35MHz στην περίπτωση των μετατροπέων των 12 bit),
- εσωτερικός συγκριτής,
- αναφορά 6,3V,
- ενισχυτής buffer εισόδου,
- χρόνος μετατροπής 6μs (για λειτουργία 10 bit) και 10μs (για λειτουργία 12 bit)

Στην εικόνα 67 παρουσιάζεται το εσωτερικό διάγραμμα συνδέσεων των οικογενειών AD ADC-84 & AD ADC-85.



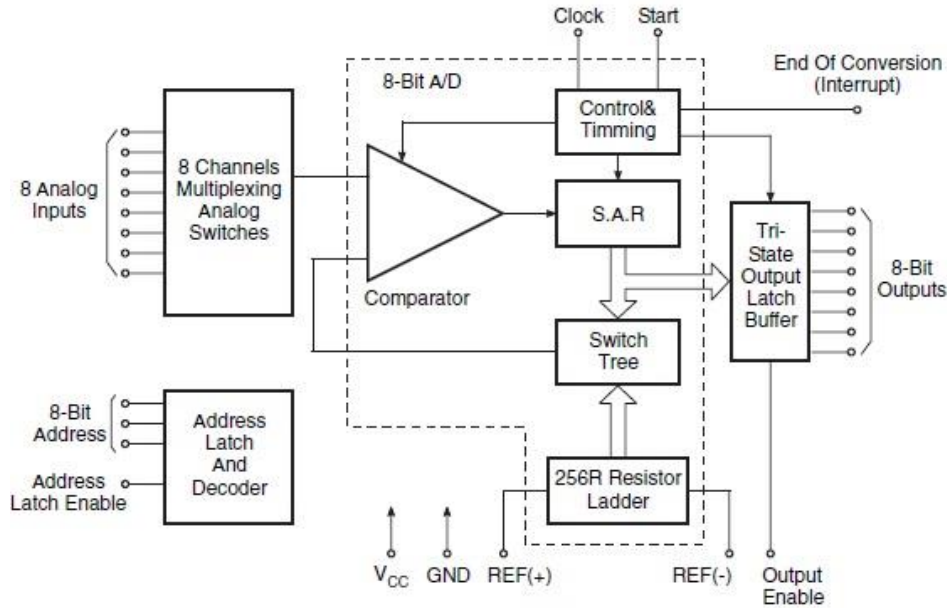
Εικόνα 67: Εσωτερική αρχιτεκτονική δομή – διάγραμμα διασύνδεσης pin μετατροπέων AD ADC-84 / ADC-85 / AD-5240

4.6.5 Μετατροπέας AD 7820

Το AD 7820 είναι ένας μP -συμβατός μετατροπέας A/D των 8 bit half-flash αρχιτεκτονικής. Περιλαμβάνει ενσωματωμένη κυκλωματική διάταξη S/H, η οποία εξαλείφει την ανάγκη για σύνδεση με εξωτερικό κύκλωμα δείγματος και συγκράτησης για σήματα που έχουν μέγιστο ρυθμό μεταβολής (slew rate) μικρότερο από 100mV. Ανάμεσα στα χαρακτηριστικά του περιλαμβάνονται [28]:

- μέγιστος χρόνος μετατροπής 1,36 μs ,
- δεν παρουσιάζει χαμένους κώδικες σε εκτεταμένο θερμοκρασιακό εύρος λειτουργίας,
- ratiometric μετατροπή,
- απλή τροφοδοσία +5V και
- tristate ρυθμισμένες εξόδους

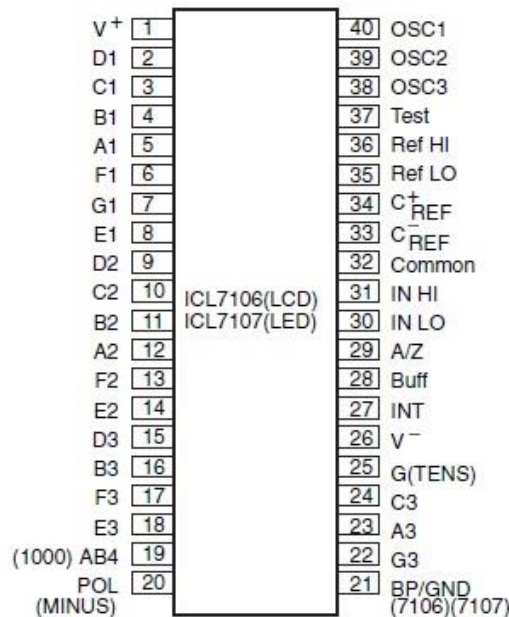
Η εικόνα 68 δείχνει το εσωτερικό διάγραμμα σύνδεσης του AD 7820.



Εικόνα 68: Εσωτερική αρχιτεκτονική δομή – διάγραμμα διασύνδεσης pin μετατροπέα AD7820

4.6.6 Μετατροπείς ICL 7106 & ICL 7107

Τα ICL 7106 και ICL 7107 είναι οι πιο συχνά χρησιμοποιούμενοι IC μετατροπείς A/D σε εφαρμογές ψηφιακών μετρητών πάνελ (digital panel meter - DPM) με οθόνη LCD και ψηφιακών βολτομέτρων (DVM) με οθόνες LED. Πρόκειται για δύο IC μετατροπείς A/D διπλής κλίσης, υψηλής απόδοσης και χαμηλής ισχύος που περιέχουν όλα τα αναγκαία στοιχεία για την μετατροπή ενός αναλογικού σε ψηφιακό σήμα, όπως γεννήτρια ρολογιού, αναφορά, αποκωδικοποιητές 7 τμημάτων (7 segment decoders), οδηγούς απεικόνισης, κλπ, για την άμεση οδήγηση οθονών 7 τμημάτων (7 segment displays). Η εικόνα 69 δείχνει το pin-out διάγραμμα των ICL 7106/7107.

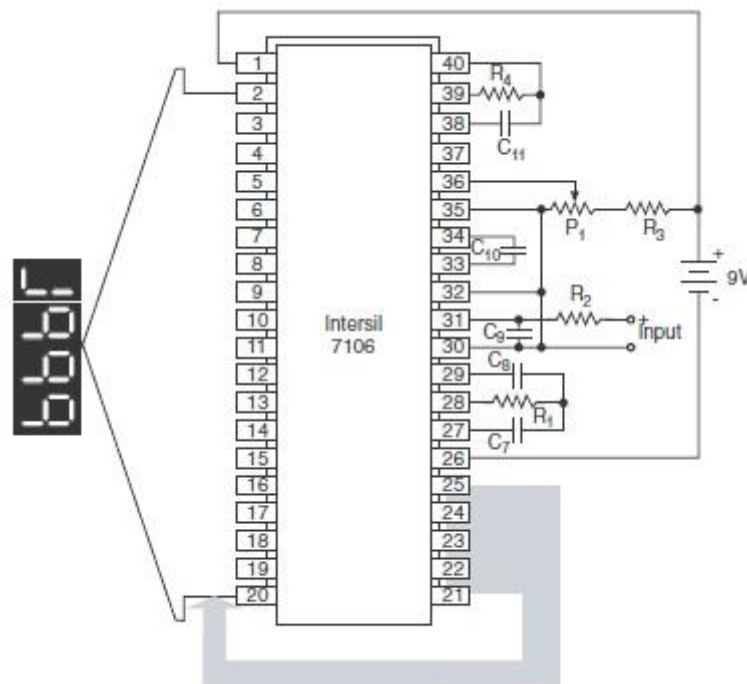


Εικόνα 69: Pin-out διάγραμμα των ICL 7106/7107

Ανάμεσα στα χαρακτηριστικά τους περιλαμβάνονται [29]:

- χαμηλό κόστος,
- χαμηλή κατανάλωση ενέργειας (συνήθως μικρότερη των 10mW),
- χαμηλά επίπεδα θορύβου (μικρότερα από 15μVp-p),
- ακριβή ανίχνευση του μηδενός με πραγματική πολικότητα (true polarity),
- πραγματική διαφορική είσοδος και αναφορά,
- σφάλμα rollover μικρότερο του ενός βήματος

Η τάση αναφοράς έχει οριστεί ώστε να είναι το ήμισυ της πλήρους κλίμακας της αναλογικής εισόδου. Αν η μέγιστη αναλογική είσοδος είναι μεγαλύτερη από το μέγιστο αποδεκτό όριο των εισόδων του μετατροπέα ($\pm 4V$ για τροφοδοσία $\pm 5V$), η είσοδος θα πρέπει να μειωθεί κατά ένα παράγοντα 10. Οι παράγοντες μείωσης της κλίμακας είναι 100 και 1000 για ($20 < V_{in} \leq 200$)V και ($200 < V_{in} \leq 2000$)V αντίστοιχα.



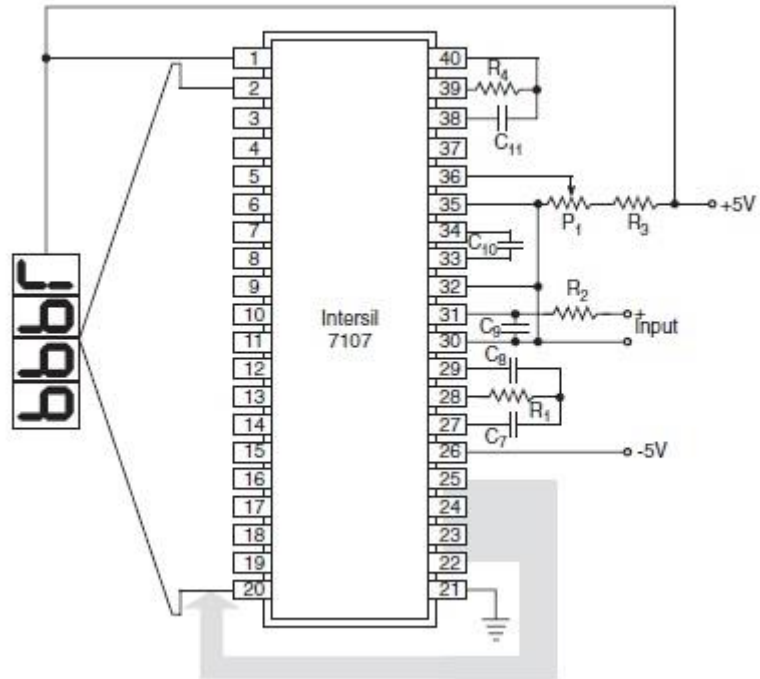
Εικόνα 70: Βασικό κύκλωμα εφαρμογής του ICL 7106

Στις εικόνες 70 και 71 παρουσιάζονται τα βασικά κυκλώματα εφαρμογών των ICL 7106 και ICL 7107 αντίστοιχα. Το ICL 7106 λειτουργεί με απλή τροφοδοσία των 9V (Εικ. 70), ενώ το ICL 7107 με διπλή τροφοδοσία των $\pm 5V$ (Εικ. 71). Οι τιμές των εξαρτημάτων πόλωσης των ολοκληρωμένων και των σημαντικών στοιχείων του κυκλώματος επιλέγονται με βάση κάποια κριτήρια, τα οποία είναι τα ακόλουθα:

- **Αντίσταση ολοκλήρωσης (R_1):** Η αντίσταση ολοκλήρωσης R_1 (pin 28 του ολοκληρωμένου) θα πρέπει να είναι αρκετά μεγάλη ώστε ο ολοκληρωτής να παραμένει στην γραμμική περιοχή λειτουργίας με βάση το εύρος της αναλογικής τάσης εισόδου, αλλά και αρκετά μικρή για την αποφυγή

ύπαρξης αδικαιολόγητης διαρροής ρεύματος προς την πλακέτα. Οι βέλτιστες τιμές της R_1 για κλίμακες 200mV και 2V είναι 47Ω και 470Ω, αντίστοιχα

- Πυκνωτής ολοκλήρωσης (C_7):** Για ένα ρυθμό μετατροπής 3 αναγνώσεων ανά δευτερόλεπτο (συχνότητα ταλάντωσης του clock της τάξης των 48kHz), η τιμή του πυκνωτή ολοκλήρωσης C_7 (pin 27 του ολοκληρωμένου) θα πρέπει να είναι 0.22μF. Συνιστάται η χρήση ενός πυκνωτή με χαμηλή διηλεκτρική απορρόφηση για την αποφυγή σφαλμάτων rollover. Επίσης, οι πυκνωτές πολυπροπυλενίου ή πολυανθρακικού θα πρέπει να προτιμώνται λόγω της ικανότητάς τους σε μη ανιχνεύσιμα σφάλματα. Εάν η συχνότητα του ταλαντωτή είναι μεγαλύτερη ή μικρότερη των 48kHz, η τιμή του C_7 θα πρέπει να είναι μικρότερη ή μεγαλύτερη, αντίστοιχα, προκειμένου να διατηρηθεί η ίδια κυμάτωση εξόδου
- Πυκνωτής αυτομηδενισμού (C_8):** Ο πυκνωτής αυτομηδενισμού (auto zero) C_8 (pin 29 του ολοκληρωμένου) επηρεάζει το θόρυβο του συστήματος. Για 200mV πλήρους κλίμακας, όπου ο θόρυβος του συστήματος είναι κρίσιμος, συνιστάται ένας πυκνωτής C_8 των 0,47μF. Για μεγαλύτερες κλίμακες θα πρέπει να χρησιμοποιείται πυκνωτής μικρότερης τιμής, για παράδειγμα, 0,047μF για 2V πλήρους κλίμακας. Οι μικρότερης τιμής πυκνωτές αυτομηδενισμού δίνουν το πρόσθετο πλεονέκτημα της ταχύτερης ανάκαμψης από καταστάσεις υπερφόρτωσης
- Πυκνωτής αναφοράς (C_{10}):** Η τιμή του πυκνωτή αναφοράς C_{10} , που συνδέεται μεταξύ των pin 33 και 34 συνιστάται να είναι της τάξης των 0,1μF. Ωστόσο, εάν το REF/LO (pin 35) δεν συνδέεται στο αναλογικό κοινό (pin 30) και χρησιμοποιείται κλίμακα των 200mV, απαιτείται μεγαλύτερη τιμή του πυκνωτή για την αποφυγή σφάλματος rollover. Στην περίπτωση αυτή, ένας πυκνωτής του 1μF θα κρατούσε το σφάλμα rollover στη μισή μέτρηση
- Συχνότητα ταλάντωσης:** Η συχνότητα f του ταλαντωτή δίνεται από τη σχέση $f = [0,45/(R_4C_{11})]$. Με δεδομένο ότι η αντίσταση R_4 (pin 39 του ολοκληρωμένου) επιλέγεται να είναι της τάξης των 100Ω, ο πυκνωτής C_{11} (pin 38 του ολοκληρωμένου) υπολογίζεται από την παραπάνω σχέση για μια γνωστή τιμή της συχνότητας του ταλαντωτή. Για $f = 48\text{kHz}$ (3 αναγνώσεις ανά δευτερόλεπτο), η C_{11} υπολογίζεται στα 100pF
- Τάση αναφοράς:** Η τάση αναφοράς V_{ref} επιλέγεται με βάση την αναλογική είσοδο που απαιτείται για να δημιουργηθεί μια πλήρους κλίμακας έξοδος των 2000 μετρήσεων και δίνεται από τη σχέση $V_{\text{ref}} = V_{\text{in}}/2$. Η V_{ref} θα είναι της τάξης των 100mV για 200mV πλήρους κλίμακας και 1V για 2V πλήρους κλίμακας



Εικόνα 71: Βασικό κύκλωμα εφαρμογής του ICL 7107

Συμπεράσματα

Η μετατροπή ψηφιακών σημάτων σε αναλογικά (D/A) είναι η διαδικασία μετατροπής των ψηφιακών κωδίκων σε μία συνεχή σειρά αναλογικών σημάτων. Αντίθετα, η μετατροπή αναλογικών σημάτων σε ψηφιακά (A/D) είναι η συμπληρωματική διαδικασία μετατροπής μιας συνεχής σειράς αναλογικών σημάτων σε ψηφιακούς κώδικες. Αυτές οι διαδικασίες μετατροπής είναι απαραίτητες για τη διασύνδεση των συστημάτων του πραγματικού κόσμου, τα οποία συνήθως παρακολουθούν συνεχώς μεταβαλλόμενα αναλογικά σήματα, με ψηφιακά συστήματα που επεξεργάζονται, αποθηκεύουν, αξιολογούν και διαχειρίζονται τις αναλογικές τιμές των σημάτων αυτών.

Στα πλαίσια της παρούσας πτυχιακής εργασίας έγινε μια επισκόπηση των μετατροπέων A/D και D/A. Μετά την ανάπτυξη της σχετικής θεωρίας σχετικά με τη μετατροπή των σημάτων από ψηφιακά σε αναλογικά και το αντίστροφο, έγινε μια σχετική προσπάθεια μιας όσο το δυνατόν πιο εκτεταμένης παρουσίασης των χαρακτηριστικών, των ειδών και των διαφόρων τεχνικών που υπάρχουν για την σχεδίαση των μετατροπέων D/A και A/D.

Μετά την μελέτη αυτή, αυτό που μπορεί να βγει ως τελικό συμπέρασμα είναι ότι τελικά οι διαδικασίες μετατροπής για να είναι επιτυχημένες, μεγάλο ρόλο παίζει η επιλογή του κατάλληλου τύπου μετατροπέα. Η επιλογή αυτή θα πρέπει να βασίζεται στις απαιτήσεις της εφαρμογής, τις απαιτήσεις για επιδόσεις των μετατροπέων και, φυσικά, στο κόστος. Το σημαντικότερο στην επιλογή αυτή είναι η αξιολόγηση κάποιων παραμέτρων οι οποίες θα καθορίσουν και την τελική απόφαση.

Αρχικά, θα πρέπει να καθοριστούν όλες οι απαιτήσεις εισόδου και εξόδου του συστήματος: το εύρος όλων των σημάτων τάσης και ρεύματος, τα λογικά επίπεδα, οι σύνθετες αντιστάσεις εισόδου και εξόδου, οι ψηφιακοί κώδικες, οι διάφορες συχνότητες και οι μορφές των δεδομένων. Κατόπιν, θα πρέπει να καθοριστεί το επίπεδο της ακρίβειας που απαιτείται. Χαρακτηριστικά, όπως η ανάλυση που απαιτείται σε όλο το εύρος της αναλογικής τάσης, η δυναμική απόκριση, ο βαθμός της γραμμικότητας και ο αριθμός των bit κωδικοποίησης, παίζουν σημαντικότερο ρόλο. Στη συνέχεια, θα πρέπει να καθοριστεί η ταχύτητα του συστήματος μέσα από στοιχεία, όπως: η μέγιστη συχνότητα της αναλογικής εισόδου που θα καθορίσει τη δειγματοληψία σε ένα σύστημα A/D, ο αριθμός των bit για την κωδικοποίηση κάθε αναλογικού σήματος και ο ρυθμός μεταβολής των ψηφιακών κωδίκων της εισόδου σε ένα D/A σύστημα. Τέλος, μεγάλο παράγοντα παίζει και το λειτουργικό περιβάλλον του συστήματος, καθώς το θερμοκρασιακό εύρος και η επιλογή της κατάλληλης τροφοδοσίας είναι στοιχεία που καθορίζουν την ακρίβεια μετατροπής σε όλο το εύρος λειτουργίας.

Η τελική επιλογή των IC μετατροπέων θα πρέπει να γίνεται και με βάση τις τεχνικές προδιαγραφές των ολοκληρωμένων οι οποίες υπάρχουν στα τεχνικά εγχειρίδια που τα συνοδεύουν και που είναι πλέον εύκολα να βρεθούν μέσω του

διαδικτύου από τους κατασκευαστές, σημαντικότεροι των οποίων είναι ενδεικτικά: Analog Devices, Burr-Brown, DATEL, Maxim, National, Phillips Components, Signetics, Sony, Texas Instruments και Yamaha.

Βιβλιογραφία

- [1] L. K. Maheswari, M. M. S. Anand “Analog Electronics”, PHI Learning Pvt. Ltd., 2009, ISBN 978-8-120-32722-1
- [2] J. G. Proakis, D. G. Manolakis “Digital Signal Processing”, Pearson Prentice Hall international editions, 2007, ISBN 978-0-131-87374-2
- [3] Anil K. Maini “Digital Electronics: Principles, Devices and Applications”, John Wiley & Sons, Ltd., 2007, ISBN: 978-0-470-03214-5
- [4] D.P. Leach, A.P. Malvino “Digital Principles and Applications”, 5th ed., McGraw-Hill Science/Engineering/Math, 1994, ISBN 978-0-028-01821-8
- [5] ALL ABOUT CIRCUITS “Digital-Analog Conversion”, <http://www.allaboutcircuits.com/textbook/digital/chpt-13/digital-analog-conversion/> (Πρόσβαση την 09 Οκτ. 2015)
- [6] V.K. Puri “Digital Electronics: Circuits and Systems”, Tata McGraw-Hill Education, 2000, ISBN 978-0-074-63317-5
- [7] A. van den Bosch, M. Steyaert, W. Sansen “Static and Dynamic Performance Limitations for High Speed D/A Converters”, Springer Science & Business Media, 2013, ISBN 978-1-475-76579-3
- [8] M.M.S. Anand “Electronics Instruments and Instrumentation Technology”, PHI Learning Pvt. Ltd., 2004, ISBN 978-8-120-32454-1
- [9] J.C. Whitaker “The Electronics Handbook”, 2nd Ed., CRC Press, 2005, ISBN 978-1-420-03666-4
- [10] R. Libbey “Signal And Image Processing Sourcebook”, Springer Science & Business Media, 1994, ISBN 978-0-442-30861-2
- [11] M. Clara “High-Performance D/A-Converters Application to Digital Transceivers”, Springer Science & Business Media, 2012, ISBN 978-3-642-31229-8
- [12] Texas Instruments “Optimizing Portable Applications with D/A Converters”, 2011, <http://www.ti.com/lit/wp/snua108/snua108.pdf>
- [13] Silicon Laboratories “Using DAC as a Function Generator”, 2003, <https://www.silabs.com/Support%20Documents/TechnicalDocs/an123.pdf>
- [14] Analog Devices “DAC08: 8-Bit, High Speed, Multiplying D/A Converter (Universal Digital Logic Interface)”, 2004, <http://www.analog.com/media/en/technical-documentation/data-sheets/DAC08.pdf>
- [15] Texas Instruments “DAC0808 8-Bit D/A Converter”, 2011, <http://www.farnell.com/datasheets/1761168.pdf>
- [16] Texas Instruments “DAC80 – DAC80P: Monolithic 12-Bit Digital-to-Analog Converters”, 2000, <http://www.ti.com/lit/ds/sbas148/sbas148.pdf>
- [17] Analog Devices “AD7524: CMOS 8-Bit Buffered Multiplying DAC”, 1986, <https://www2.informatik.hu-berlin.de/~hochmuth/bvp/ad7524.pdf>

- [18] R. Gaggi “Delta-Sigma A/D-Converters: Practical Design for Communication Systems”, Springer Science & Business Media, 2012 ISBN 978-3-642-34543-2
- [19] Texas Instruments “ADC accuracy: Effect of temperature drift on ADC signal chain”, https://e2e.ti.com/blogs_/b/precisionhub/archive/2015/02/27/adc-accuracy-effect-of-temperature-drift-on-adc-signal-chain-part-3 (Πρόσβαση την 16 Οκτ. 2015)
- [20] Texas Instruments “A Glossary of Analog-to-Digital Specifications and Performance Characteristics”, Application Report, SBAA147B, Aug. 2006, <http://www.ti.com/lit/an/sbaa147b/sbaa147b.pdf>
- [21] Texas Instruments “Coding Schemes Used With Data Converters”, Application Report, SBAA042A, Sep. 2000, <http://www.ti.com/lit/an/sbaa042a/sbaa042a.pdf>
- [22] U.A.Bakshi, A.P.Godse “Basic Electrical And Electronics Engineering”, Technical Publications, 2009, ISBN 978-8-184-31539-4
- [23] P. Manimegalai, G. Pabitha “Electronics and Microprocessors”, Laxmi Publications, 2013, ISBN 978-9-381-15945-3
- [24] National Semiconductor “ADC0800: 8-Bit A/D Converter”, Datasheet, Feb. 1995, <http://www.ti.com/lit/ds/symlink/adc0800.pdf>
- [25] Texas Instruments “ADC0808/ADC0809: 8-Bit μ P Compatible A/D Converters with 8-Channel Multiplexer”, Datasheet, Oct. 1999, <http://www.ti.com/lit/ds/symlink/adc0808-n.pdf>
- [26] ALLDATASHEET.com “AD ADC80: 12-Bit Successive Approximation Integrated A/D Converter”, Analog Devices, Datasheet, <http://pdf1.alldatasheet.com/datasheet-pdf/view/48629/AD/ADC80.html> (Πρόσβαση την 19 Οκτώβρη, 2015)
- [27] DATEL “ADC-85 Analog to Digital Converter”, Datasheet, Feb. 2014, http://www.datel.com/new_products/adc-85-analog-to-digital-converter.php (Πρόσβαση την 19 Οκτώβρη, 2015)
- [28] Analog Devices “AD7820: LC2MOS High Speed μ P-Compatible 8-Bit ADC with Track/Hold Function”, Datasheet, <http://www.analog.com/media/en/technical-documentation/data-sheets/AD7820.pdf>
- [29] Intesil “ICL7106, ICL7107, ICL7107S: 3 ½ Digit, LCD/LED Display, A/D Converters”, Datasheet, Oct. 2014, <http://www.intersil.com/content/dam/Intersil/documents/icl7/icl7106-07-07s.pdf>